

SinoMCU 实时时钟(RTC)专用芯片

MC9003B

用户手册

V1.2



本产品由上海晟矽微电子股份有限公司研制与销售，公司保留对产品在设计方面的改进作进一步说明的权利。本文档的更改，恕不另行通知。

目录

1	产品概要.....	4
1.1	产品特性.....	4
1.2	应用领域.....	4
1.3	引脚排列.....	5
1.4	端口说明.....	5
2	电气特性.....	7
2.1	极限参数.....	7
2.2	直流电气特性.....	7
2.3	通信接口特性参数.....	8
3	功能详述.....	9
3.1	系统功能.....	9
3.1.1	系统框图.....	9
3.1.2	万年历功能.....	9
3.1.3	高精度的时间调整功能.....	9
3.1.4	报时功能与周期性中断.....	10
3.1.5	停振检测功能.....	10
3.1.6	脉冲输出功能.....	10
3.1.7	控制单元.....	10
3.2	寄存器详细说明.....	11
3.2.1	寄存器内部地址分配.....	11
3.2.2	时钟计数器.....	11
3.2.3	星期计数器.....	12
3.2.4	万年历.....	12
3.2.5	数字化时间调整寄存器.....	13
3.2.6	定时寄存器.....	14
3.2.7	控制寄存器 1.....	15
3.2.8	控制寄存器 2.....	17
3.3	通信规则.....	19
3.3.1	两线的通信规则.....	19
3.3.2	数据有效性协议.....	20
3.3.3	操作条件.....	20
3.3.4	器件寻址字节的定义.....	21
3.3.5	两线数据传输格式.....	21
3.3.6	特殊条件下的数据传输.....	24
3.4	晶振配置与时钟计时精度调整.....	24
3.4.1	晶振配置.....	24
3.4.2	晶振频率测量.....	25
3.4.3	电容微调频率.....	25
3.4.4	数字化时间精度调整电路.....	26
3.5	中断.....	27
3.5.1	中断系统.....	27
3.5.2	INTRA (INTRB) 输出控制.....	27

3.5.3	报时中断	28
3.5.4	周期性中断	28
3.5.5	32KHz 时钟脉冲输出	28
3.6	晶振的停振检测功能	28
4	典型应用	30
5	典型软件基本操作	31
5.1	上电复位初始化	31
5.2	写时钟和万年历寄存器	31
5.3	读时钟和万年历寄存器	32
5.4	±30 秒校正	32
5.5	中断操作	32
5.5.1	周期性中断操作	32
5.5.2	闹铃中断操作	33
6	抗干扰解决方法	34
6.1	PCB 电路改进	34
6.1.1	电源的改进	34
6.1.2	晶振布线	34
6.1.3	I2C 通信接口改进	35
6.2	软件改进方法	35
7	特性曲线	36
7.1	测试电路	36
7.2	静态电流 VS 电压	36
7.3	静态电流 VS 温度	37
7.4	动态功耗 VS SCL 频率	38
7.5	振荡频率偏差 VS 外部 CG 电容	38
7.6	振荡频率偏差 VS 电源电压	39
7.7	振荡频率偏差 VS 温度	39
7.8	晶振起振时间 VS 电源电压	40
7.9	晶振起振电压 VS 温度	40
8	封装尺寸	41
8.1	SOP8	41
8.2	TSSOP8	42
9	修订记录	43

1 产品概要

本产品为一款低功耗实时时钟电路专用芯片，可通过 IIC 总线接口与 MCU 实时通信，主要应用在基于精准时基的控制系统中。芯片可产生多种周期性中断脉冲（最长周期可长达 1 个月），并具有两套报时系统。

芯片内部集成一个低功耗稳压电源，恶劣环境下仍可保持振荡器超低功耗正常工作（典型值：400nA@3.6V）。芯片具有晶振停振检测并锁存的功能，可通过晶振状态位检测内部时钟数据的有效性。芯片内置数字时间调整电路，可保证时钟高精度计时并支持 32KHz 和 32.768KHz 两种晶振模式。

1.1 产品特性

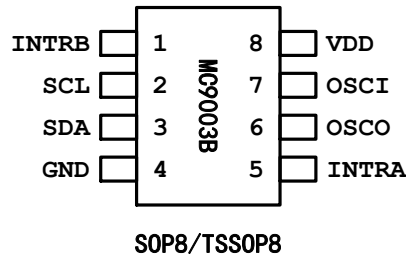
- 超低功耗（典型值 400nA@3.6V）
- 实时时钟，支持 12 小时制或 24 小时制两种计时方式
- 自动识别闰年、平年（2000 年~2099 年）
- BCD 码表示时钟计数（包括时、分、秒）和万年历（包括闰年、平年、月、日、周）
- 30 秒数字校时功能
- 可控的 32.768KHz（或者 32KHz）输出
- 两个可编程闹钟输出
- 两路可编程方波输出，为 MCU 提供多种中断（一月至一秒的周期性中断）
- 通过 IIC 两线接口与 MCU 相连（IIC 最大通信速率为 100KHz）
- 晶振停振检测锁存功能可保证时钟数据有效性
- 可选择 32KHz 或 32.768KHz 晶振
- 高精度时间调整电路，可保证时钟精准计时
- 超低电压工作（计时电压最低可至 1.45V，通信电压最低可至 1.8V）
- 封装形式：SOP8/TSSOP8

1.2 应用领域

- 办公用品（传真机，打印机）
- 电脑（台式机，移动 PC，平板电脑，PDA 产品，电子笔记，视频游戏）
- 通信产品（外功能电话，手机，PHS）
- 视频产品（手提视频产品，摄像机，照相机，数码相机，遥控器）
- 家庭应用（电饭锅，电烤箱）
- 其它（汽车导航系统，多功能手表）

1.3 引脚排列

SOP8/TSSOP8



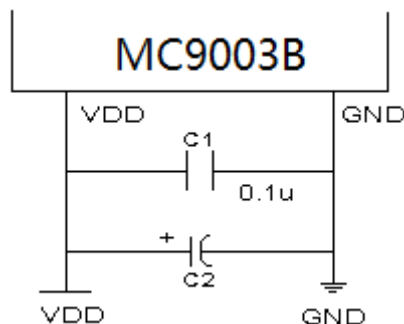
1.4 端口说明

引脚编号	端口名称	类型	功能说明
1	INTRB	DO	中断输出 B, 开漏输出
2	SCL	DI	IIC 通信时钟接口
3	SDA	D	IIC 通信数据接口, 开漏输出
4	GND	P	地
5	INTRA	DO	中断输出 A, 开漏输出
6	OSCO	AO	外部时钟振荡器输出
7	OSCI	AI	外部时钟振荡器输入
8	VDD	P	电源

注: P-电源; D-数字输入输出, DI-数字输入, DO-数字输出; A-模拟输入输出, AI-模拟输入, AO-模拟输出。

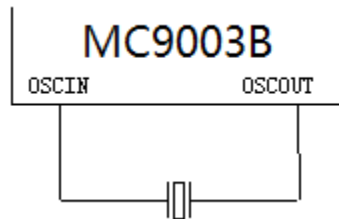
VDD 和 GND

VDD 和 GND 分别为工作电源和接地引脚。为防止芯片引脚信号快速变化时的噪声问题, 需在芯片旁边安置电容。可如下图所示尽可能靠近芯片的地方, 放置一个旁路电容。C2 的电容量可根据需要由用户确定, 它可使引脚与地之间具有大电流通过能力。



OSCI 和 OSCO

在 OSCI 和 OSCO 之间连接一个晶体振荡器可以驱动片内振荡器。下图给出了晶振电路连接方式。参照晶振供应商的建议选用合适的晶振参数，因为它决定了外接晶振起振的可靠性和振荡的稳定性。振荡电路中选择电容容量时应当考虑分布电容的影响，为了减小输出失真，晶振和电容应安装在尽可能靠近芯片引脚的地方。



SCL 和 SDA

SCL 和 SDA 为两线通信接口 IIC 的时钟线与数据线：SCL 为时钟输入线；SDA 为开漏输出的双向 I/O 端口，既可以输入数据也可以输出数据。在外部电路板上，SCL/SDA 可根据电压的不同接不同的上拉电阻。

INTRA 和 INTRB

INTRA 和 INTRB 为两个开漏输出的中断输出口，因此在芯片应用时 INTRA 和 INTRB 引脚外部必须接上拉电阻。INTRA 可以输出周期中断信号、闹钟信号（ALARM-A、ALARM-B）；而 INTRB 可以输出 32.768KHz 方波信号（使用 32.768KHz 晶振）、周期性中断信号、闹钟信号（ALARM-B），上电时默认输出 32.768kHz 方波信号（使用 32.768KHz 晶振）。

2 电气特性

2.1 极限参数

参数	符号	值	单位
电源电压	VDD	-0.3~6.0	V
SCL/SDA 输入电压	Vin	-0.3~6.0	V
SDA 输出电压	Vout1	-0.3~6.0	V
INTRA/INTRB 输出电压	Vout2	-0.3~10.0	V
工作温度	Ta	-40~85	°C
储存温度	Tstg	-55~125	°C
焊接温度 (持续 10s)	Tsol	260	°C

注：若芯片工作条件超过极限值，则将造成永久性损坏；若芯片长时间工作在极限条件下，则会影响其可靠性。

2.2 直流电气特性

T=25°C

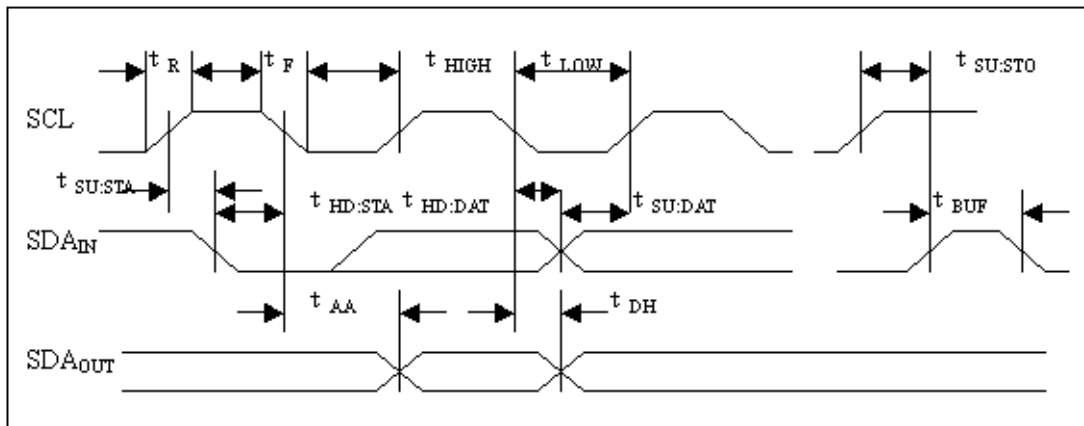
特性	符号	端口	条件	最小	典型	最大	单位
工作电压	VDD	VDD		1.8		5.5	V
计时电压				1.45		5.5	V
输入漏电流	Ileak	所有输入脚	VDD=6V, Vin=6V	-1		1	uA
输出漏电流	Ioz	所有输出脚	VDD=6V, Vout=6V	-1		1	uA
输入高电平	Vih	所有输入脚		0.7VDD		6.0	V
输入低电平	Vil	所有输入脚		-0.3		0.3VDD	V
输出灌电流	Iol1	INTRA/INTRB	Vol=0.4V	1			mA
	Iol2	SDA	Vol=0.6V	6			mA
工作电流	Idd1	VDD	VDD=3.6V, T=25°C, SCL/SDA=3.6V, 输出关闭		0.4	0.9	uA
	Idd2		VDD=3.6V, T=-40°C~85°C, SCL/SDA=3.6V, 输出关闭			1.0	uA
	Idd3		VDD=6V, SCL/SDA=6V, 输出关闭		0.8	2.0	uA
晶振引脚内部	CG	OSCI			10	pF	
对地电容	CD	OSCO			10	pF	

注：条件项中，未注明模块默认关闭，无关端口状态为输出无负载。输入或开漏输出高则端口电压为 VDD/GND。

2.3 通信接口特性参数

特性	符号	条件	最小	典型	最大	单位
SCL 时钟频率	Tscl		0		100	KHz
时钟低周期	Tlow		4.7			us
时钟高周期	Thigh		5			us
总线释放时间	Tbuf	在下一个数据传输之前	4.7			us
起始条件建立时间	Tsu:STA		4.7			us
终止条件建立时间	Tsu:STO		4.7			us
起始条件保持时间	Thd:STA		4			us
终止条件保持时间	Thd:STO		4			us
数据输入建立时间	Tsu:DAT		250			ns
数据输入保持时间	Thd:DAT		0			ns
数据输出保持时间	THD	SCL 下跳到 SDA 数据输出变化	0			ns
时钟输出	Taa	SCL 下跳到 SDA 数据输出有效	0.3		3.5	us
SCL 和 SDA 上升时间	Tr				1	us
SCL 和 SDA 下降时间	Tf				300	ns
噪声尖波宽度	Ti	SCL、SDA 输入的时间常数			100	ns

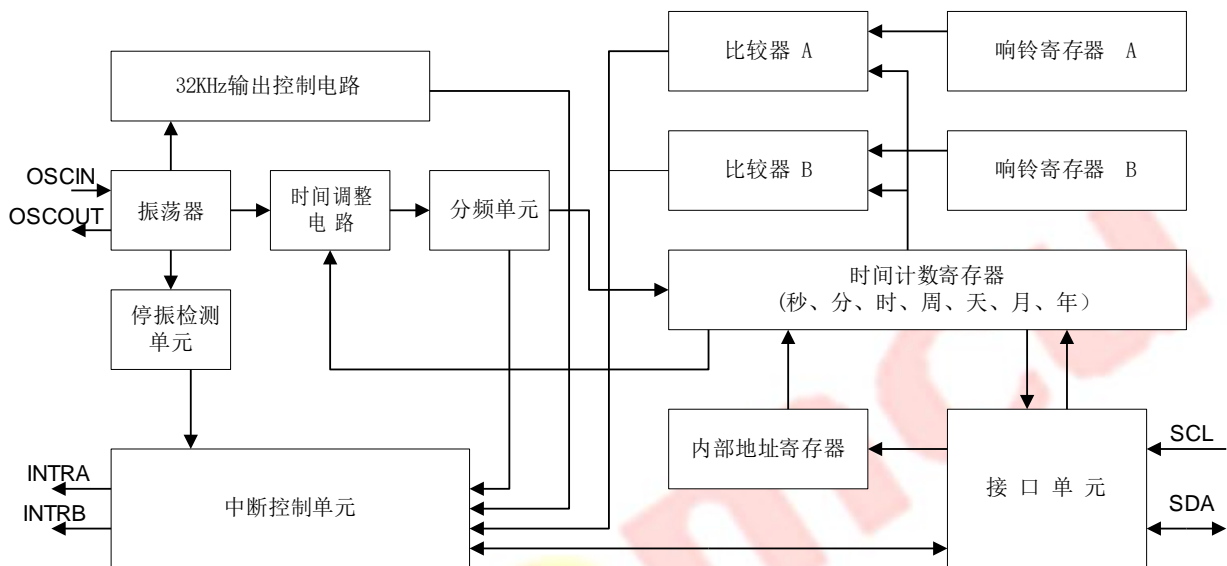
总线时序图



3 功能详述

3.1 系统功能

3.1.1 系统框图



3.1.2 万年历功能

芯片可以与 CPU 交换年份（低两位）到秒的时钟数据。当年份的低两位能被 4 整除时，该年为闰年。它能够自动识别 2000~2099 年的年份。这些数据分别存放在 0H~6H 的寄存器中。

3.1.3 高精度的时间调整功能

芯片内部集成了数字化的时间精度调整电路（寄存器内部地址 7H），它根据高精度频率测量仪检测出的晶振本身的频率，再写入调整电路寄存器中，可以有效的调整时钟走时的精度（ $\pm 1.5\text{ppm}$ ）。调整范围： $\pm 189\text{ppm}$ （当使用 32.000KHz 晶振时为 $\pm 194\text{ppm}$ ），最小调整步长为 3ppm。

应用该技术具有如下优势：

- (1) 使用精度偏差较大的晶体也可以使时钟走时保持高精度。
- (2) 能够调整由于晶振季节性偏差导致时钟走不准情况。
- (3) 对于配有温度检测的系统，能有效的调整晶振精度随温度波动带来的走时偏差情况。

3.1.4 报时功能与周期性中断

报时功能

定时寄存器内部地址为 (8H~DH)，当星期、时、分与定时寄存器预设的时间吻合时，两套定时中断信号就可以从端口 INTRA、INTRB 输出。两套报时系统 (ALARM-A, ALARM-B)，根据所设定的时间，分别产生独立的中断信号。报时功能的开启与关闭可以通过控制寄存器 1 (内部地址 EH) 中的 D7, D6 位选择，也可通过星期来选择，这样就能选择每天或者一个星期中的几天产生特定的中断。ALARM-A 仅能从端口 INTRA 输出，而 ALARM-B 可通过控制寄存器 1 (内部地址 EH 的 D4、D5) 选择从端口 INTRA 或 INTRB 输出。

周期性中断

芯片除可从端口 INTRA、INTRB 输出闹钟信号外，还可输出周期性中断脉冲。该周期性中断的频率可通过控制寄存器 1 (内部地址 EH 的低三位) 选择从 2Hz、1Hz、1/60Hz、1/3600Hz 到一个月。周期性中断输出波形包括标准的脉冲波形 (2Hz 和 1Hz) 和电平波形 (每秒、每分、每时、每月)。

3.1.5 停振检测功能

芯片配有专门的寄存器 (内部地址 FH 的 XSTP 位) 用于保存晶振停振信息。该功能可判断上电、掉电、晶振停止振荡等情况，以确定时钟数据是否有效。

3.1.6 脉冲输出功能

芯片可以从 INTRB 输出晶体振荡器的频率脉冲，脉冲的输出与否可以通过内部寄存器 (内部地址 FH 的 CLEN 位) 设定，但在上电的时候是保持脉冲输出状态。并且能够通过内部的寄存器 (内部地址 7H 的 XSL 位) 选择不同的晶体振荡器 (32.768KHz 或者 32.000KHz)，可以输出两种频率的脉冲。

3.1.7 控制单元

控制单元是芯片的重要部分，整个电路的功能都在控制电路的控制下实现的。时间显示的选择，中断、报时的选择、标志以及输出口选择，停振检测的信息均由控制电路发出。

3.2 寄存器详细说明

注:

1. "W"为写操作, "R"为读操作, "缺省"则指当 XSTP 为 1 (上电、掉电、或停振后再起振) 时, 执行读操作;
2. "-"表示操作无效;
3. "P"表示 P 为高电平有效, "A_"表示 A 为低电平有效, 其他以此类推;

3.2.1 寄存器内部地址分配

内部地址	寄存器	功能
0H	秒寄存器	以 BCD 码形式计数与存储秒
1H	分寄存器	以 BCD 码形式计数与存储分
2H	时寄存器	以 BCD 码形式计数与存储时
3H	星期寄存器	以 BCD 码形式计数与存储星期
4H	日寄存器	以 BCD 码形式计数与存储日
5H	月寄存器	以 BCD 码形式计数与存储月
6H	年寄存器	以 BCD 码形式计数与存储年
7H	时间调整	存储晶振的修正参数及外部晶振选择控制
8H	分定时 A	存储定时器 ALARM-A 分的数据
9H	时定时 A	存储定时器 ALARM-A 时的数据
AH	周定时 A	存储定时器 ALARM-A 星期的数据
BH	分定时 B	存储定时器 ALARM-B 分的数据
CH	时定时 B	存储定时器 ALARM-B 时的数据
DH	周定时 B	存储定时器 ALARM-B 星期的数据
EH	控制寄存器 1	存储响铃使能、中断输出口选择、周期性中断的周期选择信息
FH	控制寄存器 2	存储时间显示选择、中断与报时标志、停振检测信息

3.2.2 时钟计数器

- 时间数字显示 (BCD 码显示)
 - ◇ 秒计数: 00~59, 当从 59 变为 00 时, 分计数加 1
 - ◇ 分计数: 00~59, 当从 59 变为 00 时, 时计数加 1
 - ◇ 时计数: 当从 11 PM 变为 12 AM 或 23 变为 00 时, 日计数和星期计数均加 1
- 设置时钟时, 应设置实际中出现的时间, 才可确保时钟正确显示时间

秒计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	S40	S20	S10	S8	S4	S2	S1
R	0	S40	S20	S10	S8	S4	S2	S1
缺省	0	-	-	-	-	-	-	-

分计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	M40	M20	M10	M8	M4	M2	M1
R	0	M40	M20	M10	M8	M4	M2	M1
缺省	0	-	-	-	-	-	-	-

时计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	H20	H10	H8	H4	H2	H1
R	0	0	H20	H10	H8	H4	H2	H1
缺省	0	0	-	-	-	-	-	-

注：12小时制时，H20=1表示PM，H20=0表示AM。

3.2.3 星期计数器

- 当日计数加1时，星期计数也加1
- 星期日为(0, 0, 0)，星期一至星期六为(1, 1, 0)
- 星期计数的显示(特性的进位表示)
 - ◇ (W4, W2, W1) = (0, 0, 0) --> (0, 0, 1) -->.....--> (1, 1, 0) --> (0, 0, 0)
 - ◇ (W4, W2, W1) 不可设为(1, 1, 1)

星期计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	-	-	-	W4	W2	W1
R	0	0	0	0	0	W4	W2	W1
缺省	0	0	0	0	0	-	-	-

3.2.4 万年历

- 万年历可自动识别闰年和平年，BCD码显示
 - ◇ 日计数：1~31(一月、三月、五月、七月、八月、十月、十二月)
1~30(四月、六月、九月、十一月)
1~29(闰年的二月)
1~28(平年的二月)
 - ◇ 月计数：1~12，当从12变为1时，年计数加1
 - ◇ 年计数：00~99，其中00、04、08、.....、92、96为闰年
- 设置万年历时，应设置实际中出现的日期，才可确保万年历正确显示日期

日计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	D20	D10	D8	D4	D2	D1
R	0	0	D20	D10	D8	D4	D2	D1
缺省	0	0	-	-	-	-	-	-

月计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	-	MO10	MO8	MO4	MO2	MO1
R	0	0	0	MO10	MO8	MO4	MO2	MO1
缺省	0	0	0	-	-	-	-	-

年计数寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1
R	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1
缺省	-	-	-	-	-	-	-	-

3.2.5 数字化时间调整寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	XSL_	F6	F5	F4	F3	F2	F1	F0
R	XSL_	F6	F5	F4	F3	F2	F1	F0
缺省	0	0	0	0	0	0	0	0

BIT[7] **XSL_** – 晶振选择位
 0: 选择 32.768KHz;
 1: 选择 32KHz;

BIT[6:0] **F[6:0]** – 时间调整设置位

时间调整电路是在当秒计数为 00, 20, 40 时, 根据预先设置的数据改变一秒钟内的计数周期的大小。通常每 32768 个时钟脉冲 (32000 个, 当使用 32.000KHz 晶振时) 才为 1 秒。对寄存器预设初值, 才能激活调整电路工作。

F6=0 时, 产生 1 秒的寄存器计数脉冲将增加 ((F5, F4, F3, F2, F1, F0) - 1) * 2 个脉冲; F6=1 时, 产生 1 秒的寄存器计数脉冲将减少 ((F5_, F4_, F3_, F2_, F1_, F0_) + 1) * 2 个脉冲。

当 (F6, F5, F4, F3, F2, F1, F0) 预设 (*, 0, 0, 0, 0, 0, *) 时, 产生 1 秒的寄存器计数脉冲不变。

例如 (使用 32.768KHz 晶振时):

当 (F6, F5, F4, F3, F2, F1, F0) = (0, 1, 0, 1, 0, 0, 1) 且当 00, 20, 40 秒时刻时, 寄存器计数脉冲变为: 32768 + (41-1) * 2 = 32848;

当 (F6, F5, F4, F3, F2, F1, F0) = (0, 0, 0, 0, 0, 0, 1) 且当 00, 20, 40 秒时刻时, 寄存器计数脉冲保持不变;

当 (F6, F5, F4, F3, F2, F1, F0) = (1, 1, 0, 1, 0, 1, 0) 且当 00, 20, 40 秒时刻时, 寄存器计数脉冲变为: $32768 + (- (21+1)) \times 2 = 32724$ 。

每 20 秒增加 2 个晶体振荡时钟脉冲: $2 / (32768 \times 20) = 3.051\text{ppm}$ (若使用 32.000KHZ 晶振则为 3.125ppm,) 将使时钟走时滞后约 3ppm, 同样, 每 20 秒减少 2 个时钟脉冲, 将会使时钟超前约 3ppm, 因此时钟走时精度为 $\pm 1.5\text{ppm}$ 。不过, 值得注意的是时间调整电路仅调整是时钟走时, 不对晶振本身振荡频率调整, 所以 32.768KHz 脉冲输出没有变化。

3.2.6 定时寄存器

- ALARM-A, ALARM-B 时寄存器第 5 位, 12 小时制显示中 “0” 表示 AM, “1” 表示 PM; 在 24 小时制显示中表示小时的十位。
- 使用报时功能时, 必须设置实际中出现的时间, 以避免报时功能出错现象。
- 在 12 小时制显示中, 零晨 0 点应该设置为 “12”, 正午 0 点应该设置 “32”。
- AW0~AW6 (BW0~BW6) 对应着周寄存器 (0, 0, 0) ~ (1, 1, 0)。
- 当设置 AW0~AW6 (BW0~BW6) 全部为 “0” 时, 报时功能不起作用。

ALARM-A 定时分寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	AM40	AM20	AM10	AM8	AM4	AM2	AM1
R	0	AM40	AM20	AM10	AM8	AM4	AM2	AM1
缺省	0	-	-	-	-	-	-	-

ALARM-A 定时时寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	AH20	AH10	AH8	AH4	AH2	AH1
R	0	0	AH20	AH10	AH8	AH4	AH2	AH1
缺省	0	0	-	-	-	-	-	-

注: 12 小时制时, AH20=1 表示 PM, AH20=0 表示 AM。

ALARM-A 定时周寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	AW40	AW20	AW10	AW8	AW4	AW2	AW1
R	0	AW40	AW20	AW10	AW8	AW4	AW2	AW1
缺省	0	-	-	-	-	-	-	-

ALARM-B 定时分寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	BM40	BM20	BM10	BM8	BM4	BM2	BM1
R	0	BM40	BM20	BM10	BM8	BM4	BM2	BM1
缺省	0	-	-	-	-	-	-	-

ALARM-B 定时时寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	BH20	BH10	BH8	BH4	BH2	BH1
R	0	0	BH20	BH10	BH8	BH4	BH2	BH1
缺省	0	0	-	-	-	-	-	-

注：12小时制时，BH20=1表示PM，BH20=0表示AM。

ALARM-B 定时周寄存器

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	BW40	BW20	BW10	BW8	BW4	BW2	BW1
R	0	BW40	BW20	BW10	BW8	BW4	BW2	BW1
缺省	0	-	-	-	-	-	-	-

报时时间设置举例

预设时间	星期							12小时制				24小时制			
	日	一	二	三	四	五	六	10H	1H	10M	1M	10H	1H	10M	1M
00:00AM 每天	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
05:30AM 每天	1	1	1	1	1	1	1	0	5	3	0	0	5	3	0
11:59AM 每天	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
00:00PM 星期一~星期五	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
05:50PM 星期三	0	0	0	1	0	0	0	2	5	5	0	1	7	5	0
11:59PM 星期二/四/六	0	0	1	0	1	0	1	3	1	5	9	2	3	5	9

3.2.7 控制寄存器 1

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	AALE	BALE	SL2	SL1	TEST	CT2	CT1	CT0
R	AALE	BALE	SL2	SL1	TEST	CT2	CT1	CT0
缺省	0	0	0	0	0	0	0	0

BIT[7] AALE – ALARM-A 中断使能位

0: 禁止 ALARM-A 中断;

1: 允许 ALARM-A 中断;

BIT[6] **BALE** – ALARM-B 中断使能位
 0: 禁止 ALARM-B 中断;
 1: 允许 ALARM-B 中断;

BIT[5:4] **SL[2:1]** – 中断输出选择位

SL[2:1]	中断输出选择
00	INTRA 输出: ALARM-A, ALARM-B, 周期性中断 INTRB 输出: 32K 时钟脉冲
01	INTRA 输出: ALARM-A, 周期性中断 INTRB 输出: 32K 时钟脉冲, ALARM-B
10	INTRA 输出: ALARM-A, ALARM-B INTRB 输出: 32K 时钟脉冲, 周期性中断
11	INTRA 输出: ALARM-A INTRB 输出: 32K 时钟脉冲, ALARM-B, 周期性中断

BIT[3] **TEST** – 测试模式控制位（正常应用时需固定写“0”）
 0: 正常工作模式;
 1: 测试模式;

BIT[2:0] **CT[2:0]** – 周期性中断模式选择位

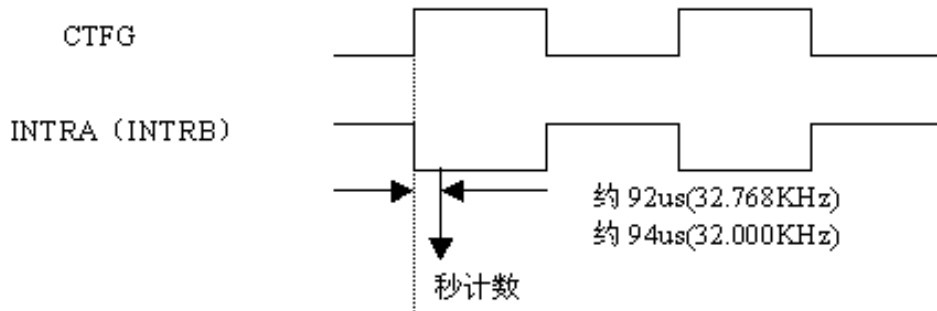
CT[2:0]	模式	功能
000	-	INTRA 为高电平, INTRB 输出 32K (@CLEN_=0) INTRB 为高电平 (@CLEN_=1)
001	-	INTRA (INTRB) 为低电平
010	脉冲模式	2Hz (占空比 50%)
011	脉冲模式	1Hz (占空比 50%)
100	电平模式	每秒 (与秒计数同步)
101	电平模式	每分 (每分 00 秒)
110	电平模式	每时 (每时 00 分: 00 秒)
111	电平模式	每月 (每月第 1 天 00 时: 00 分: 00 秒)

- 脉冲模式：输出 2Hz，1Hz 时钟脉冲
 - ◇ 2Hz 时钟脉冲输出模式：0.496 秒时钟脉冲与 0.504 秒时钟交替输出
 - ◇ 1Hz 时钟脉冲输出模式：占空比为 50.4%
 - ◇ 脉冲的低电平最大变化范围±3.784ms（当选择 32KHz 晶振时为±3.875ms）。如：1Hz 脉冲输出时，占空比变化范围为 50±0.3784%（当选择 32KHz 晶振时为 50±0.3875%）

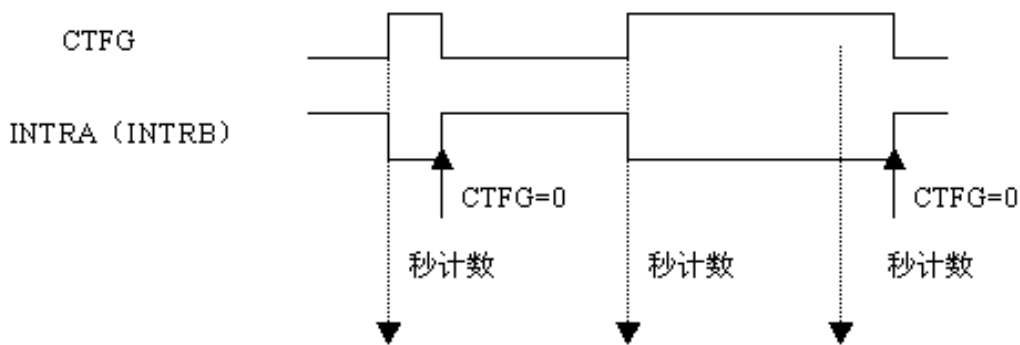
- 电平模式：每秒、每分或者每月的周期性中断，可以从 INTRA（INTRB）引脚输出低电平。1 秒最大变化范围±3.784ms（当选择 32KHz 晶振时，±3.875ms）

注：当时间调整电路作用时，每 20 秒会改变周期性中断脉冲大小。

以下是不同模式波形与 CTFG 位的关系图：



脉冲模式波形与 CTFG 位的关系图



电平模式波形与 CTFG 位的关系图

3.2.8 控制寄存器 2

操作	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
W	-	-	12_/24	ADJ	CLEN_	CTFG	AAFG	BAFG
R	0	0	12_/24	ADJ	CLEN_	CTFG	AAFG	BAFG
缺省	0	0	-	1	0	0	0	0

BIT[5] 12_/24 – 12/24 小时制显示选择位

0: 12 小时制显示;

1: 24 小时制显示;

时间显示数字表

	12 小时制	24 小时制	12 小时制	24 小时制
00		12(AM12)	12	32(PM12)
01		01(AM1)	13	21(PM1)
02		02(AM2)	14	22(PM2)
03		03(AM3)	15	23(PM3)
04		04(AM4)	16	24(PM4)
05		05(AM5)	17	25(PM5)

06	06(AM6)	18	26(PM6)
07	07(AM7)	19	27(PM7)
08	08(AM8)	20	28(PM8)
09	09(AM9)	21	29(PM9)
10	10(AM10)	22	30(PM10)
11	11(AM11)	23	31(PM11)

注：不管是使用 12 小时制还是 24 小时制显示，都必须在写时钟数据之前选择。

BIT[4] **ADJ** – ±30 秒调整控制位

0: 正常工作;
1: 秒调整操作;

- ADJ 置 1 时
 - ◇ 秒计数为 00~29: 秒计数复位为 00 时, 分计数不变
 - ◇ 秒计数为 30~59: 秒计数复位为 00 时, 分计数加 1
- ADJ 置 1 后, 秒调整将在 122us (若使用 32KHz 则为 125us) 内调整
- ADJ 为只写位, 不可读

BIT[4] **XSTP** – 晶振停振检测位

0: 正常工作;
1: 停振检测;

- XSTP 可以检测晶振停振与否
- 上电、掉电或者晶振停振后, 该位自动置“1”, 通过该位可以判断时钟数据有效性。当该位置“1”后, XSL_, F6~F0, CT2, CT1, CT0, AALE, BALE, SL2, SL1, CLEN_和 TEST 位全部复位为“0”; INTRA 停止输出, INTRB 输出 32KHz 时钟脉冲。
- 在正常工作时, XSTP 通过设置控制寄存器 2 (FH) 将其复位为“0”。

BIT[3] **CLEN_** – 32KHz 脉冲输出控制位

0: 允许 32KHz 脉冲输出;
1: 禁止 32KHz 脉冲输出;

BIT[2] **CTFG** – 周期性中断标志位

0: 无周期性中断;
1: 周期性中断状态;

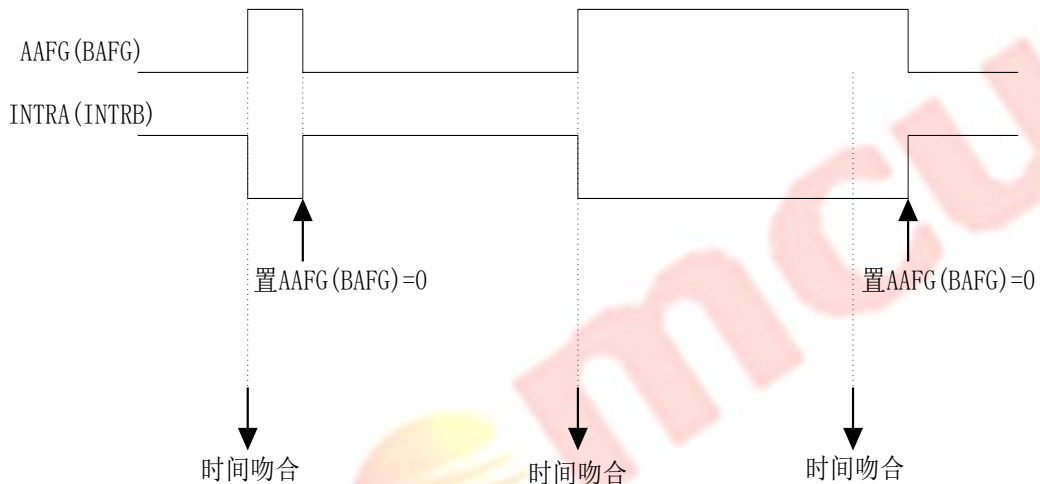
- 当有周期性中断脉冲 (INTRA 或 INTRB 为低电平) 输出时, 该位将为 1
- 在电平中断模式中, CTFG 写 0 可终止中断过程。当写入 0 后, INTRA 或者 INTRB 均变成高电平。若写入 1 则没有任何变化

BIT[1] **AAFG** – ALARM-A 标志位

0: 无 ALARM-A 报时中断;
1: ALARM-A 报时中断状态;

BIT[0] **BAFG** – ALARM-B 标志位
 0: 无 ALARM-B 报时中断;
 1: ALARM-B 报时中断状态;

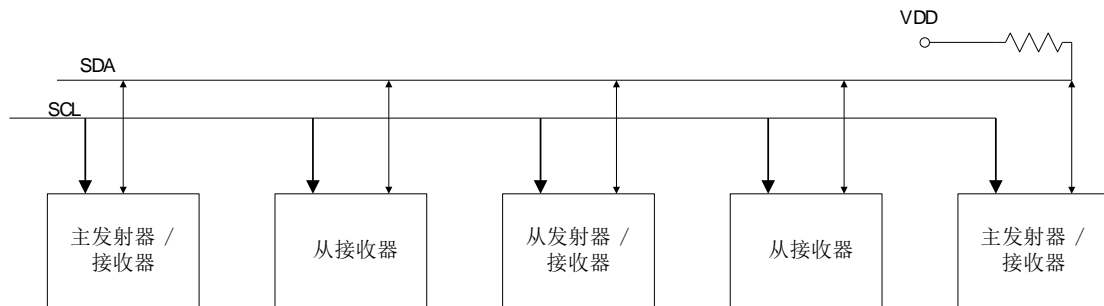
- 仅当 AALE/BALE 为 1 时，才能产生报时中断。当时钟时间与预置时间吻合时，该位将置 1
- 在报时中断状态中，AAFG/BAFG 写 0 可终止中断过程。当写入 0 后，INTRA 或 INTRB 均变成高电平。若写入 1 则没有任何变化
- 当 AALE/BALE 位为 0 时，禁止报时中断，AAFG/BAFG 为 0。
- AAFG (BAFG) 与 INTRA (INTRB) 关系图如下：



3.3 通信规则

3.3.1 两线的通信规则

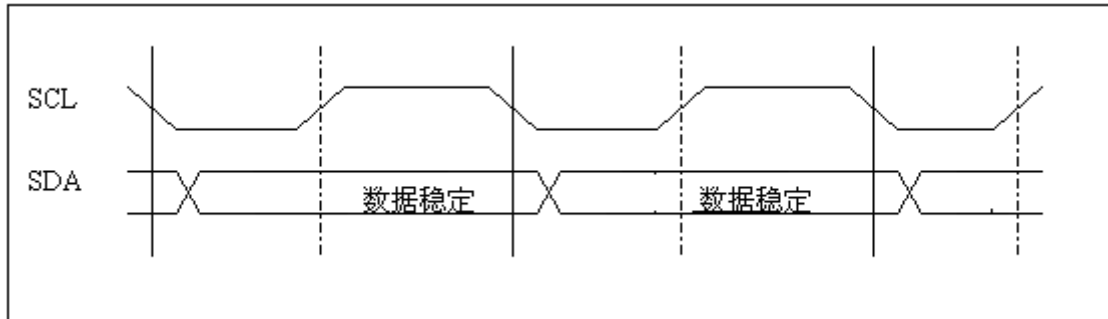
通信协议规定：任何向 SDA 总线输出数据的设备、电路都看作是发射器；反之，从 SDA 总线上接收数据的设备、电路都是接收器。控制数据传输的是主（MASTER）设备、电路；而受控的是从属电路（SLAVE）电路。（如图所示）



典型的系统总线结构

3.3.2 数据有效性协议

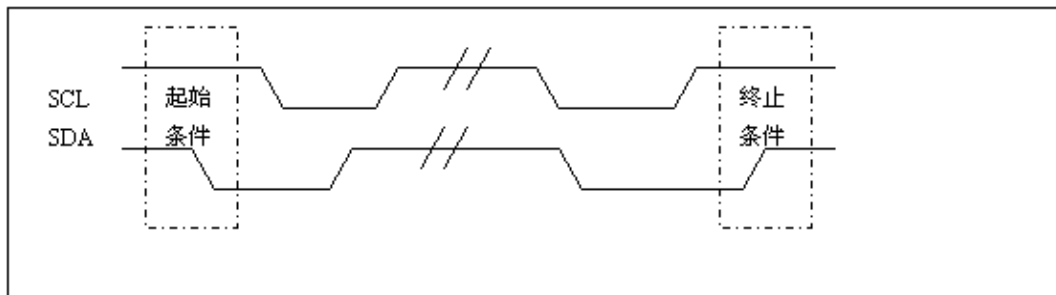
数据传输协议规定：每个时钟周期传输一位数据。在时钟周期的高电平段 SDA 线上的数据必须保持稳定，因为这时 SDA 线的电平变化将被看作是“起始”或“终止”控制信号。（如图所示）



数据有效性协议

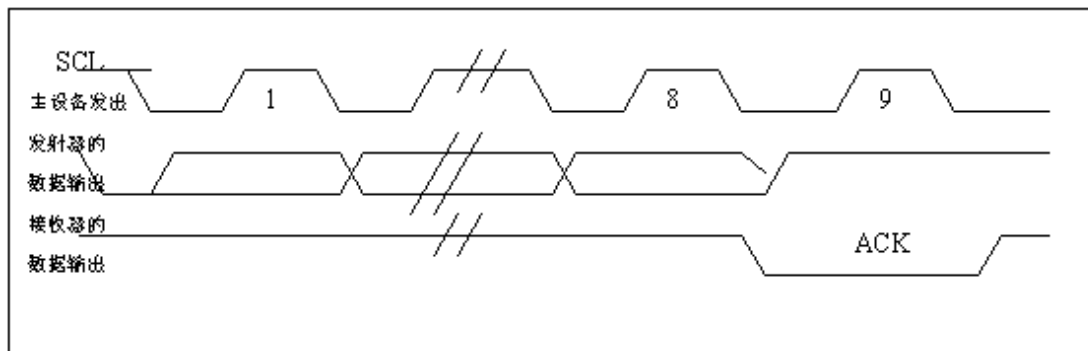
3.3.3 操作条件

SDA 和 SCL 在总线不工作时保持高电平。SCL 为高电平时，SDA 有一个从高电平到低电平跳变，这个跳变定义为“起始条件”；反之，SDA 有一个从低电平到高电平的跳变的话则定义“终止条件”。（如图所示）



起始和终止条件

随着起始条件（START）的到达，主发射器必须发出一个“寻址命令字节”，字节中包括电路类型标识符、指定电路地址和读写操作模式。总线上的某个接收器被选中后，会发出应答（ACK）信号，即 SDA 变为低电平。ACK 信号用来表明数据传输成功。发射器在 SCL 时钟下降沿逐个连续发射 8 位数据后，会释放数据总线。（如图所示）



接收器的应答（ACK）信号

3.3.4 器件寻址字节的定义

寻址字节的高有效 7 位(bit7—bit1)定义为器件类型标识符。对于本芯片规定这 7 位是 0110010，最低位 bit0 定义为是“写入”还是“读出”操作，该位是“1”就执行“读”操作，是“0”则选择“写”操作。（如图所示）

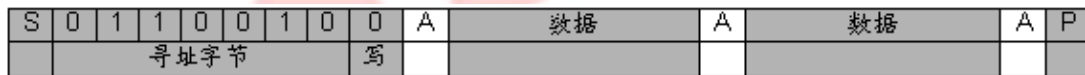


器件寻址字节的定义

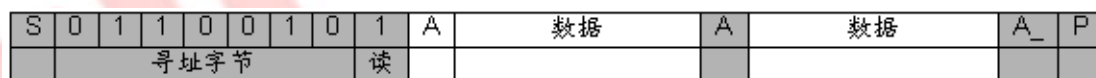
3.3.5 两线数据传输格式

因为两线接口没有片选信号，取而代之的是 7 位寻址字节。所以第一个字节传送 7 位寻址字节和 1 位读/写命令位以唤醒要访问的电路。本芯片的寻址字节为 (0110010)。

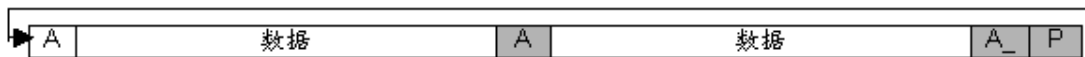
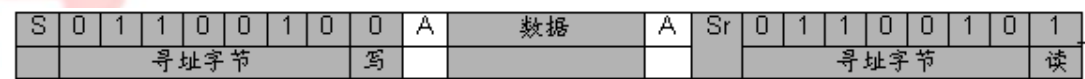
在数据传输/接收结束信号到来时，将结束其数据传输。如果只有起始信号，而没有结束信号，接着重新产生起始信号，还需要重新设置寻址字节，当传输方向需要改变时，就需以此传输方式传输数据。



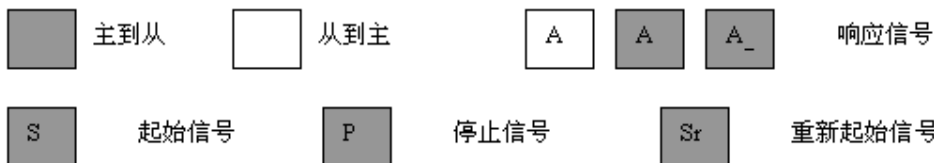
主设备向从设备写入数据过程



主设备向从设备直接读取数据过程



通知从设备以结束读数据——↑

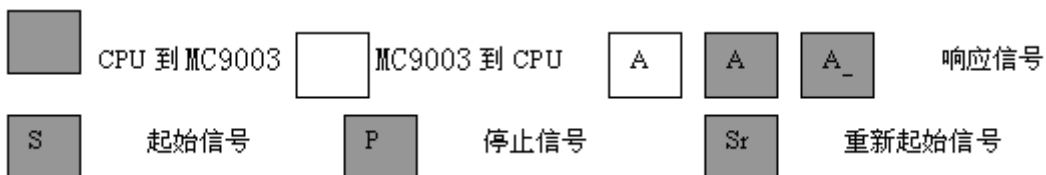


数据传输时改变其传输方向过程

注：响应信号 A 为低电平，A₋ 则为高电平。

数据传输的写模式

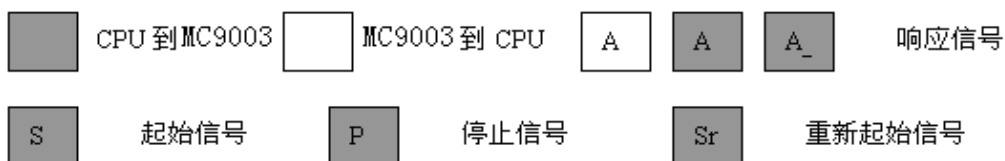
- (1) 先送 7 位寻址字节 (0110010)，第 8 位送入写命令 (“0”)。
- (2) 第 9 位是响应信号后，芯片进入写状态。
- (3) 接下来 1 个字节，高 4 位确定芯片内部地址 (0H~FH)，低 4 位是传输模式 (写状态时，定义传输模式为 “0000”)。
- (4) 再经过 1 位的响应信号，就正常的写数据。
- (5) 每写完 1 字节数据之后，都经过 1 位的响应信号，才能写入下 1 字节的数据，如果想结束写操作，则需要在响应信号之后的 1 位产生停止信号即可。



写数据实例 (向 4H, 5H 地址写数据)

数据传输的读模式

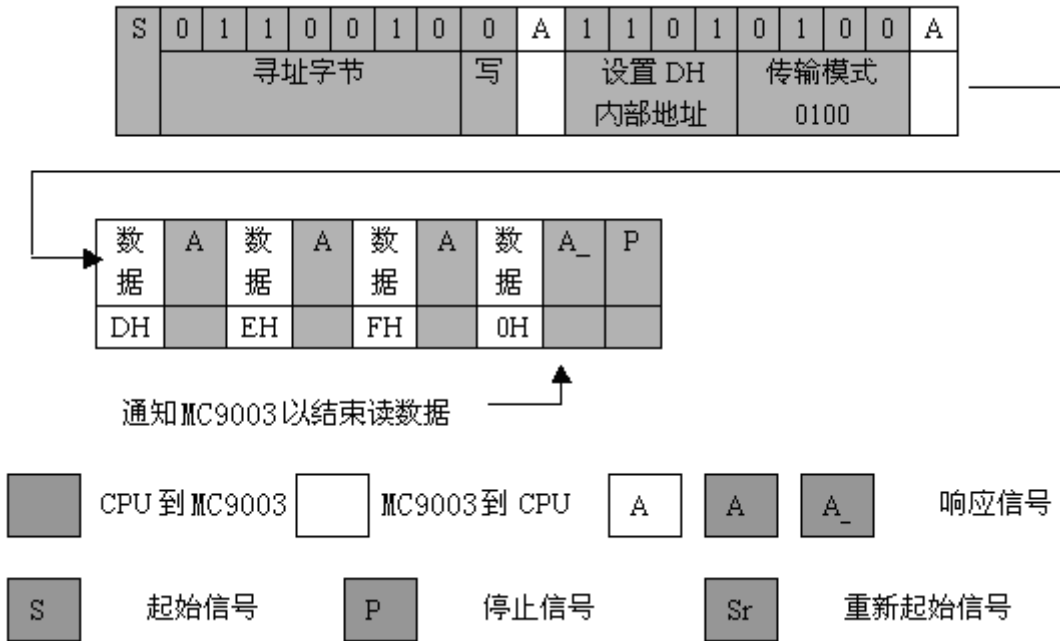
- 一、从指定的内部地址中读取数据:
- (1) 与写模式的前 3 步一样。
- (2) 经一位响应信号后，再重新产生起始信号以改变两线接口数据传输方向。
- (3) 接着送 7 位寻址字节，第 8 位读/写命令位为 “1”，芯片进入读数据状态。
- (4) 再经过 1 位响应信号，就正常读数据。
- (5) 每读出一个字节数据，CPU 送入一位响应信号(低电平)，才可以读下一字节数据，如果想要结束读数据过程，CPU 送入的一位响应信号必须为高电平，然后接着送入停止信号。



第一种读数据实例 (从内部地址 7H~9H 读取数据)

二、指定的内部地址读数据（与第一种不同的是通过传输模式寄存器改变数据传输方向，此时设置传输模式寄存器为“0100”）：

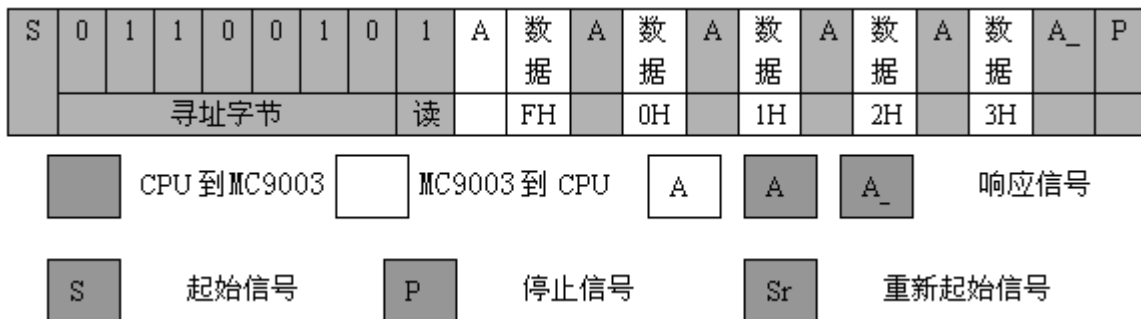
- (1) 与写模式前两步一样。
- (2) 接下来 1 个字节，高四位为芯片内部地址（0H~FH），低四位为传输模式（读状态时，定义传输模式为“0100”）。
- (3) 再经过一个响应信号，就可以正常的读数据。
- (4) 每读出一字节的数据后，CPU 都会发送一位响应信号（低电平），才能读下一个地址的数据。如果想结束本次读过程，CPU 发送一位响应信号（高电平）后再产生停止信号。



第二种读数据实例（从内部地址 DH-0H 读取数据）

三、直接读取数据（只能从 FH 地址开始依次读取数据）：

- (1) 起始信号到来时，先送 7 位寻址字节，第 8 位读命令（“1”）。
- (2) 第 9 位响应信号后，芯片进入读数据状态。
- (3) 在每读出一字节的数据后，CPU 都会发送一位响应信号（低电平），才能读下一个地址的数据。如果想结束本次读过程，CPU 发送一位响应信号（高电平）后再产生停止信号。



第三种读数据实例

3.3.6 特殊条件下的数据传输

为了保证读写数据的有效性，芯片的两线通信开始到结束仅在 0.5 秒到 1 秒之内，如果超过这一时间范围，时钟就会产生秒进位以及其它的时间进位，会导致所读写的数据与预想的不一致，从而导致数据出错。

两线通信方式支持在通信过程中改变数据传输方向，在这种传输方式下，会在第一个起始信号到来之后的 0.5 秒到 1 秒之内自动终止本次通信。

简而言之，注意以下三点：

- (1) 从起始信号开始读/写数据，直到停止信号到来时，才结束本次通信过程。
- (2) 读/写操作过程必须在 0.5 秒到 1 秒之内完成。
- (3) 每次读/写操作最好进行三次，尤其在读秒分时数据时，比较后两次数据，如果相等，则数据有效，如果不相等，则重新进行读数据。

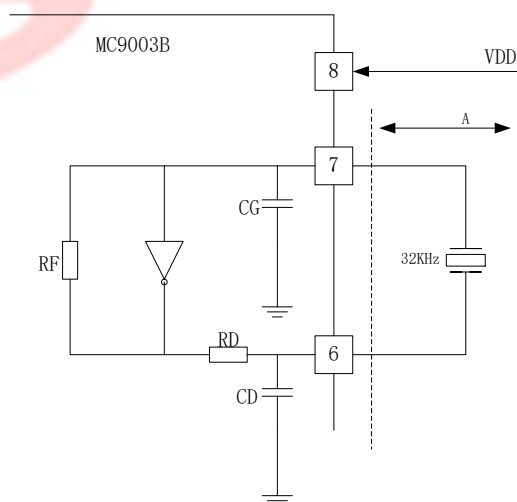
读数据出现的错误实例

(起始信号) → (读秒) → (读分) → (停止信号) → (起始信号) → (读时) → (停止信号)
 假定读操作的起始时间为 09:59:59PM，当读完秒与分时，恰好产生时间进位为 10:00:00PM。这个时候读出的秒与分是 59:59，而读时时，刚变成了 10，故得到了错误的的数据 10:59:59。

3.4 晶振配置与时钟计时精度调整

一般的晶体振荡器是按照内部基频负载电容和振荡精度波动范围分类的（如： $\pm 10\text{ppm}$ ， $\pm 20\text{ppm}$ 和 $\pm 50\text{ppm}$ ）；因为晶体振荡器用在 IC 电路上频率的波动在室温下一般是 $\pm 5\sim 10\text{ppm}$ ，时钟精度在室温下是随着晶振自身特性的变化而改变的。

3.4.1 晶振配置



典型外部参数：

$X'tal: 32.768\text{KHz}$ 或 32.000KHz

($R1=30\text{K}\Omega$)

($CL=6\text{pF}\sim 8\text{pF}$)

典型内部参数

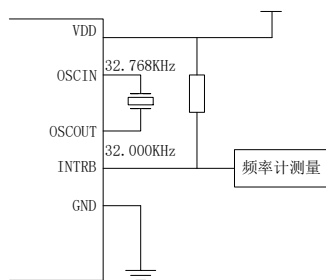
$RF=100\text{M}\Omega$

$RD=30\text{K}\Omega$

$CG=CD=10\text{pF}$

- (1) 晶振电路由为 1.5V 的恒压驱动，因此其产生相对于 GND 标准振幅大约为 1.5V。
- (2) 外接晶体的基本参数包括串联电阻 R1 和负载电容 CL。芯片的 R1 典型值为 30KΩ，CL 典型值为 6pF~8pF。
- (3) 外接晶体应尽可能的靠近芯片。
- (4) 在 PCB 布局时，靠近晶振电路附近不可走任何信号线或者电源线，特别是上图的 A 区域内。
- (5) 在 PCB 布线时，在 OSCIN 和 OSCO 引脚之间使用高绝缘电阻。
- (6) 在 PCB 布线时，避免使用长的平行连线连接 OSCIN 和 OSCO 引脚。
- (7) 为了得到稳定的振荡频率，请勿使用 OSCO 引脚驱动其它 IC。

3.4.2 晶振频率测量



注：

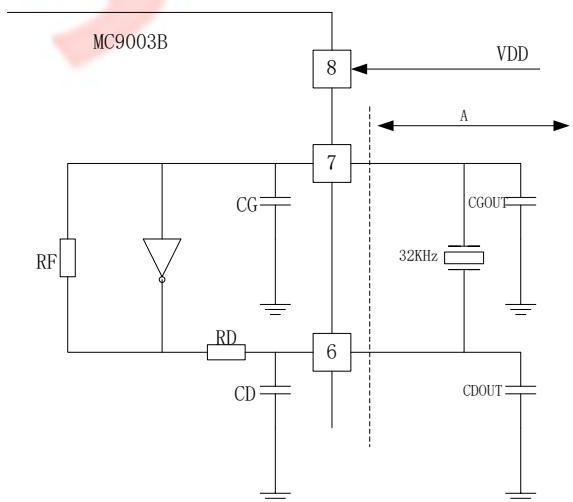
- (1) 上电开始 (XSTP=1)，32.768KHz 或者 32.000KHz 脉冲从 INTRB 输出
- (2) 使用频率计数器至少要有 6 位，推荐用 7 位以上的
- (3) INTRB 上拉电阻接到 VDD 端

3.4.3 电容微调频率

因为调整晶振的频率也就是调整时钟的频率。晶振频率的调整可以通过连接在晶体两边的电容 CGOUT 和 CDOUT。因此芯片时钟配合 CGOUT 和 CDOUT，振荡频率就可以以晶振的 CL 做为参考。

一般这种关系如下式：

$$CL = \frac{CG * CD}{CG + CD} + CS \quad CS: \text{PCB 上的浮动电容}$$



如果晶振频率偏高（时钟偏快）则减小 CL 电容值，反之，如果晶振频率偏慢（时钟偏慢）就要增大 CL 的电容值。根据这个标准来选择最佳的 CL 来修正频率值达到时钟频率调整。如：频率偏高（时钟偏快）我们可以通过外加 CGOUT /CDOUT 电容来降低频率。（见左图）

$$CGOUT=CDOUT=0\sim 15pF$$

3.4.4 数字化时间精度调整电路

利用数字时间调整电路可以每 20 秒改变当前 1 秒内的脉冲计数的变化，从而达到时钟走时调整，使芯片保持高精度时钟走时。

一、当晶振频率*1 大于目标频率*2（增加 1 秒内的计数脉冲）：

$$\begin{aligned} \text{调整数值}^*3 &= \frac{(\text{晶振频率} - \text{目标频率} + 0.1)}{\text{晶振频率} * \frac{2}{\text{目标频率} * 20}} \\ &= (\text{晶振频率} - \text{目标频率}) * 10 + 1 \end{aligned}$$

- (1) 晶振频率：从 INTRB 引脚测出的脉冲频率。
- (2) 目标频率：标准的 32.768KHz 或者 32.000KHz 脉冲。
- (3) 调整数值：设置 F6~F0 的数值。该数值用二进制补码形式表示。

二、当晶振频率等于目标频率（不需要改变 1 秒内的计数脉冲）：

调整数值为 0、+1、-64、-63 或者缺省

三、当晶振频率小于目标频率（减少 1 秒内的计数脉冲）：

$$\begin{aligned} \text{调整数值} &= \frac{(\text{晶振频率} - \text{目标频率})}{\text{晶振频率} * \frac{2}{\text{目标频率} * 20}} \\ &= (\text{晶振频率} - \text{目标频率}) * 10 \end{aligned}$$

计算调整数值大小实例

例：晶振频率=32770Hz，目标频率=32768Hz

$$\begin{aligned} \text{调整数值} &= (32770 - 32768 + 0.1) / (32770 * 2 / (32768 * 20)) \\ &= (32770 - 32768) * 10 + 1 \\ &= 21 \end{aligned}$$

故设置 (F6, F5, F4, F3, F2, F1, F0) = (0, 0, 1, 0, 1, 0, 1)。

例：晶振频率=32762Hz；目标频率=32768Hz。

$$\begin{aligned} \text{调整数值} &= (32762 - 32768) / (32762 * 2 / (32768 * 20)) \\ &= (32762 - 32768) * 10 \\ &= -60 \end{aligned}$$

因为-60 的七位二进制补码为 80H-3CH=44H，故设置 (F6, F5, F4, F3, F2, F1, F0) = (1, 0, 0, 0, 1, 0, 0)，经过调整电路把时钟走调整后，时钟走精度只与目标频率相差±1.5ppm（在室温下）。

注：

1. 时间调整电路不能改变从 INTRB 输出的脉冲频率；

2. 最大调整范围：

1) 振频率大于目标频率时，调整数值范围为 (F6, F5, F4, F3, F2, F1, F0) = (0, 0, 0, 0, 0, 0, 1) 到 (0, 1, 1, 1, 1, 1, 1)，实际可调范围将从-3.05ppm 到-189.2ppm (-3.125ppm 到-193.7ppm，当使用 32.000KHz 晶振时)；

2) 振频率小于目标频率时, 调整数值范围为 (F6, F5, F4, F3, F2, F1, F0) = (1, 1, 1, 1, 1, 1, 1) 到 (1, 0, 0, 0, 0, 1, 0), 实际可调范围将从+3.05ppm到+189.2ppm (+3.125ppm到+193.8ppm, 当使用 32.000KHZ 晶振时);

3) 当外接晶振与标准频率相差约±6Hz 时, 均能使芯片走时保持高精度;

3.5 中断

3.5.1 中断系统

芯片的中断系统从 INTRA (INTRB) 引脚输出波形有三种:

(1) 报时中断

当报时寄存器预设值(星期、时、分)与时钟的走时吻合时, CPU 将会产生报时中断, 使 INTRA (INTRB) 输出变为低电平。

(2) 周期性中断:

根据不同周期性选择位, 输出不同的波形。波形模式有脉冲模式与电平模式两种。

(3) 32KHz 脉冲输出:

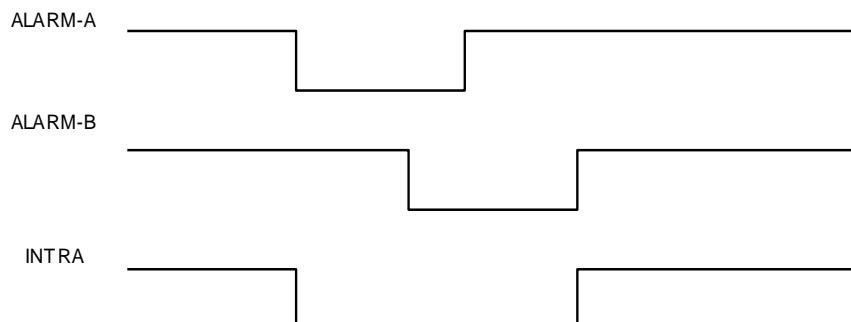
根据需要, 可以有选择的输出 32KHz 时钟脉冲。

3.5.2 INTRA (INTRB) 输出控制

上述三种中断方式, 中断输出时, 会产生中断标志位; 中断使能位决定是否能够产生中断; 中断选择位是选择中断从 INTRA 还是从 INTRB 输出。

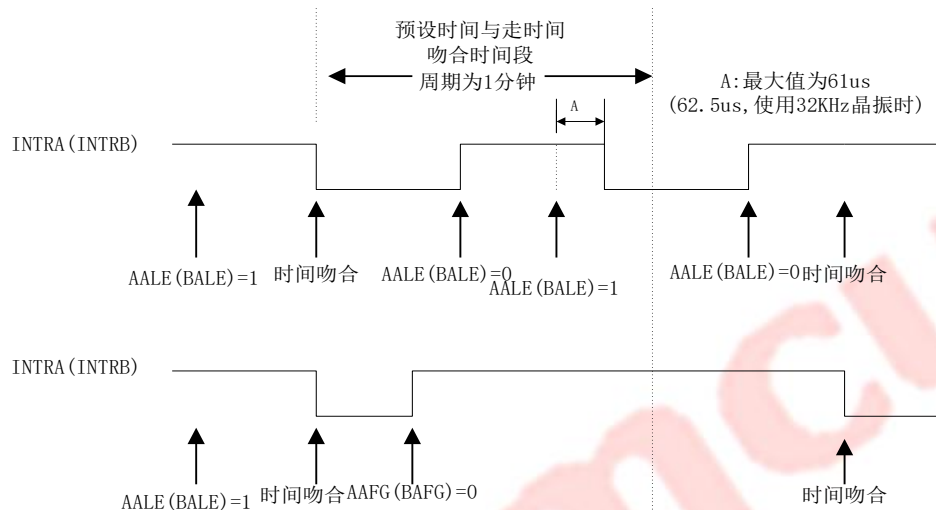
	标志位	使能位	中断输出选择位 (SL2, SL1) (D5, D4@EH)			
			(0, 0)	(0, 1)	(1, 0)	(1, 1)
报时 A	AAFG	AALE	INTRA	INTRA	INTRA	INTRA
报时 B	BAFG	BALE	INTRA	INTRB	INTRA	INTRB
周期性中断	CTFG	CT2~CT0	INTRA	INTRA	INTRB	INTRB
32KHz 脉冲输出	-	CLEN_	INTRB	INTRB	INTRB	INTRB

当上电 (XSTP=1) 时, AALE=BALE=CT2=CT1=CT0=SL2=SL1=0, INTRA 输出为高电平, INTRB 输出 32KHz 时钟脉冲。当两个中断从同一个引脚输出时, 输出低电平波形会叠加, 也就是两波形是逻辑或关系 (见下图)。



3.5.3 报时中断

设置报时时间应该在 AALE (BALE) 为“0”时，设定报时时间（星期、时、分），之后设置 AALE (BALE) 为“1”，从此刻起到万年历走时与设定时间吻合时，则 INTRA (INTRB) 变成低电平。INTRA (INTRB) 的输出与否是由 AALE (BALE) 和 AAFG (BAFG) 位来控制的。INTRA (INTRB) 的输出情况请见下图。



3.5.4 周期性中断

INTRA (INTRB) 引脚通过中断周期选择位 (CT2~CT0) 和中断输出选择位 (SL2, SL1) 可以向 CPU 输出某个周期的中断信号。周期性中断周期选择位可以选择输出中断的模式: 脉冲模式和电平模式。

3.5.5 32KHz 时钟脉冲输出

INTRB 能够输出晶体振荡器产生的 32KHz 时钟脉冲。当设置 CLEN_ 为 1 时 INTRB 将为高。32KHz 时钟脉冲的频率不受调整电路的影响 (输出晶体振荡器的真实频率的脉冲)。上电时 (XSTP=1), 32KHz 时钟脉冲从 INTRB 输出。

3.6 晶振的停振检测功能

通过 XSTP 位可以判断晶振是否停振过，当检测到 XSTP=1 时，说明晶振曾经停振过，这时的读取的时钟数据是错误数据。XSTP 变成 1 时，XSL_, F6~F0, CT2, CT1, CT0, AALE, BALE, SL2, SL1, CLEN_ 和 TEST 将全部复位为“0”。

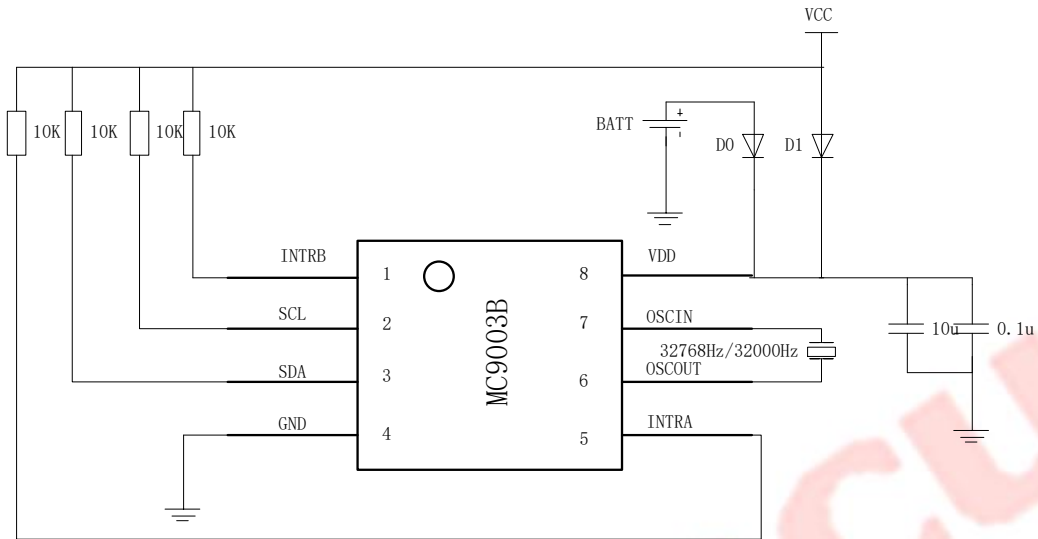
注:

1. 上电复位时, XSTP 置 1, 值得注意的是任何瞬间的断电可能使 XSTP 置 1;
2. 晶振停振后就会使 XSTP 置 1, 即使晶振再次起振, XSTP 仍然保持为 1, 除非对内部地址 FH 进行写动作;

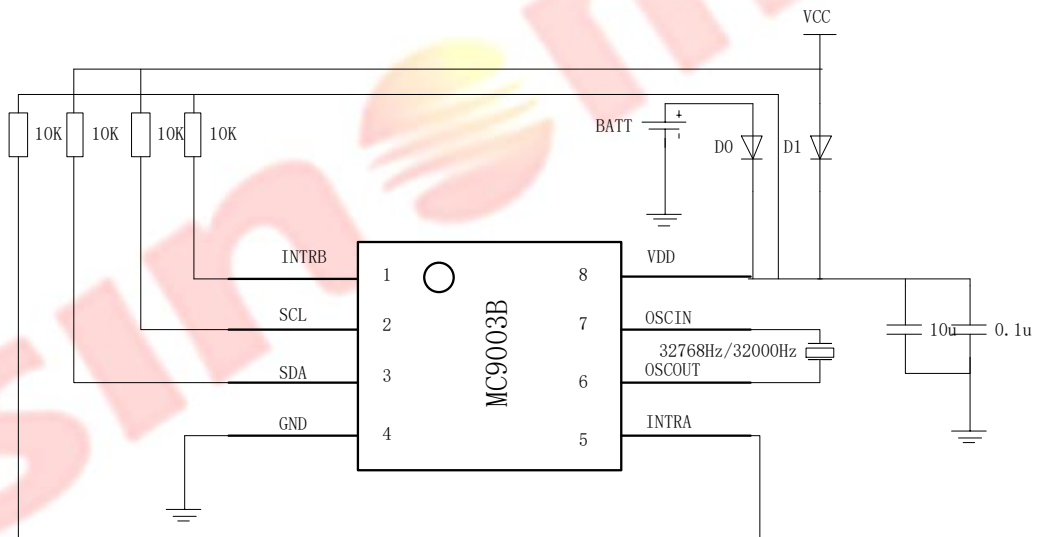
为了避免晶振停振现象，应确保不发生下面情况：

- (1) 瞬间的掉电
- (2) 晶振短接
- (3) PCB 版上的噪声
- (4) 供给电源电压超出于芯片电压极限值

4 典型应用



典型应用图 (A)

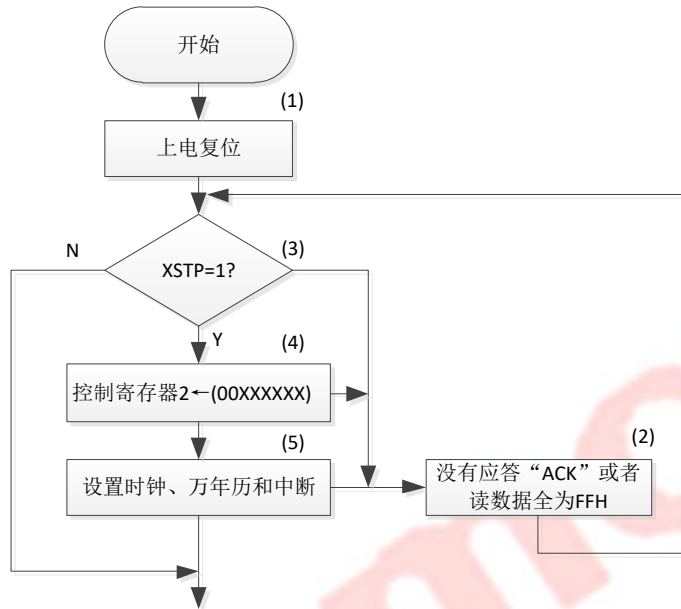


典型应用图 (B)

- (1) C0、C1 分别是高频与低频的旁路电容 (典型值 C0=10uF, C1=0.1uF)。
- (2) 限流电阻 R0~R3 的典型值为 10KΩ, 高速通信时, R1/R2=3KΩ。
- (3) BATT 与 VCC 电压关系满足: $V_{BATT} \leq V_{VCC}$ 。
- (4) INTRA (INTRB) 上拉电阻 R 接法: A、当备用电池供电时不使用 INTRA (INTRB); B、当备用电池供电时使用 INTRA (INTRB)。
- (5) 为了提高 EMC 抗干扰性能, 可在系统电源与芯片 VDD 之间串接 50Ω~100Ω 电阻

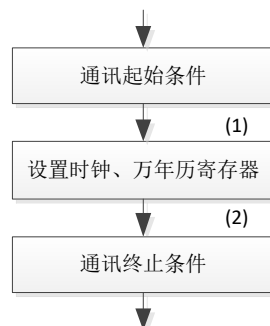
5 典型软件基本操作

5.1 上电复位初始化



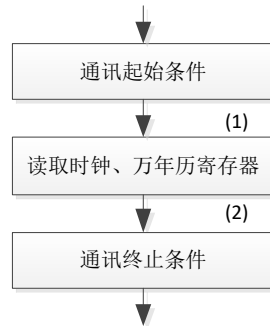
- (1) 从 0V 上电后，需要等待 1 到 2 秒钟晶体振荡稳定时间，再进行软件通信
- (2) 通信时如果出现没有应答信号或者读数据全为 FFH，请重新进行通信
- (3) 当晶振停振检测位 XSTP=0，则表明芯片不是从 0V 上电而从备用电源上电
- (4) 通过写控制寄存器 2，可使 XSTP 清 0
- (5) 写入正常的时钟、万年历或者中断

5.2 写时钟和万年历寄存器



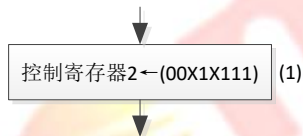
- (1) 当设置时钟和万年历寄存器时，为防止发生写入时间错误，从秒到年之间不要产生通信终止。
- (2) 从通信起始到通信终止，整个通信过程一定保证在 0.5 秒之内完成。（因为芯片从通信开始后在 0.5 秒到 1 秒之间，自动将通信中断）

5.3 读时钟和万年历寄存器



- (1) 当读时钟和万年历寄存器时，为防止发生读出时间错误，从秒到年之间不要产生通信终止。
- (2) 从通信起始到通信终止，整个通信过程一定保证在 0.5 秒之内完成。因为芯片从通信开始后在 0.5 秒到 1 秒之间，自动将通信中断)

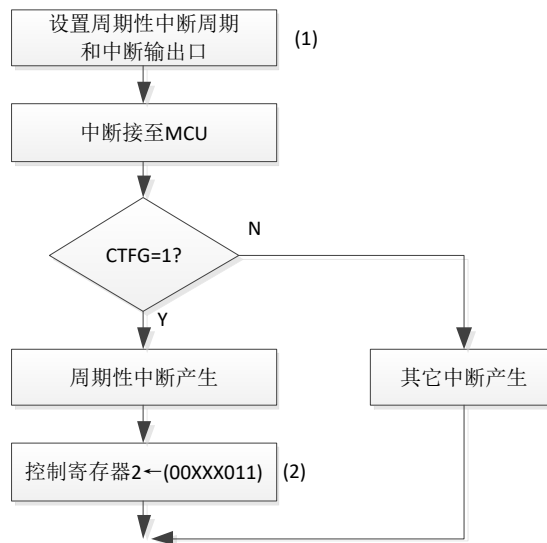
5.4 ±30 秒校正



- (1) 当设置 ADJ=1 时，±30 秒校正将在 122.1us (125us 当使用 32.000KHz 晶体时) 之内完成。

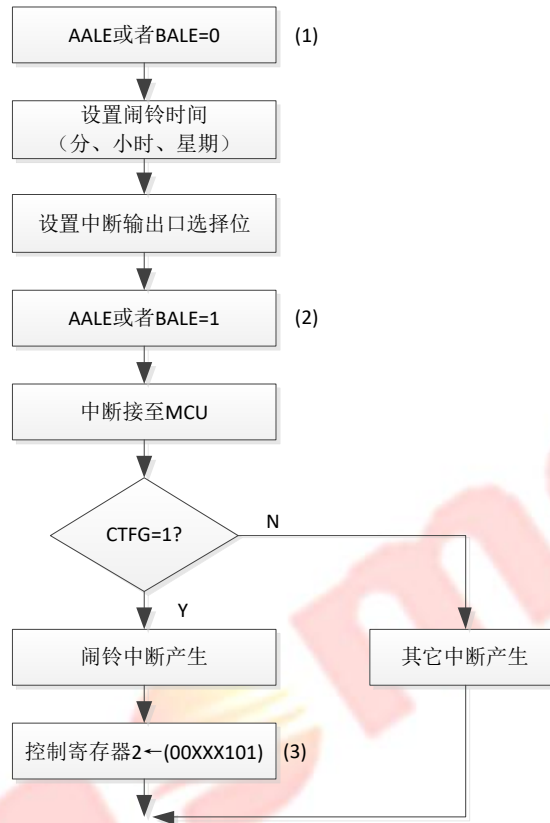
5.5 中断操作

5.5.1 周期性中断操作



- (1) 电平模式也被看作是周期性中断
- (2) 将 CTFG 清 0 即可清除周期性中断

5.5.2 闹铃中断操作



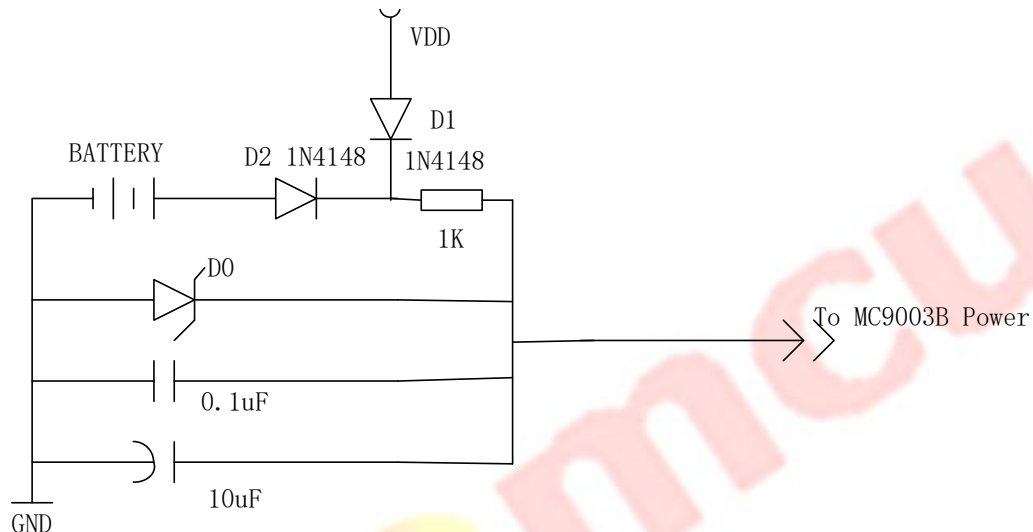
- (1) 设置闹铃之前，通过设置 AALE=BALE=0 将闹铃功能屏蔽，以防止在设置过程中时间吻合而产生闹铃中断
- (2) 所有的闹铃设置完成，再使能闹铃功能。
- (3) 如果要产生暂时的闹铃，当使用闹铃 A 时，写入 (00XXX101) 至控制寄存器 2；当使用闹铃 B 时，写入 (00XXX110) 至控制寄存器 2

6 抗干扰解决方法

6.1 PCB 电路改进

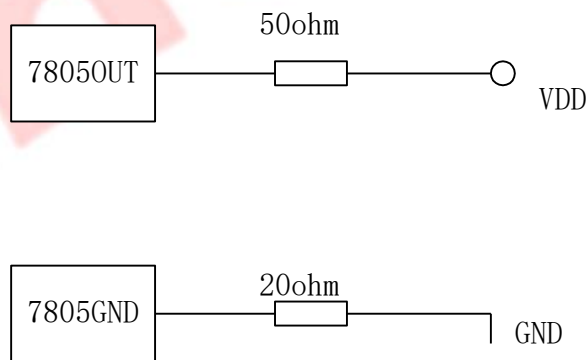
6.1.1 电源的改进

芯片电源改进如下图：



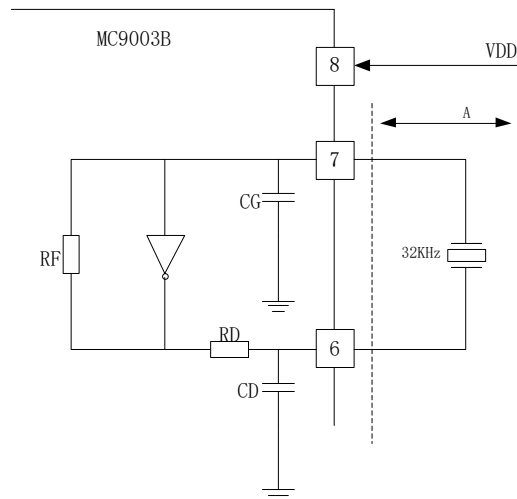
D0是稳压管 (5.1V), 为了抗电磁干扰

系统电源改进：在 7805 输出端到系统板电源 VDD 之间串一 50ohm 的小电阻，7805 的地到系统板地 GND 之间串一 20ohm 的小电阻，如下图



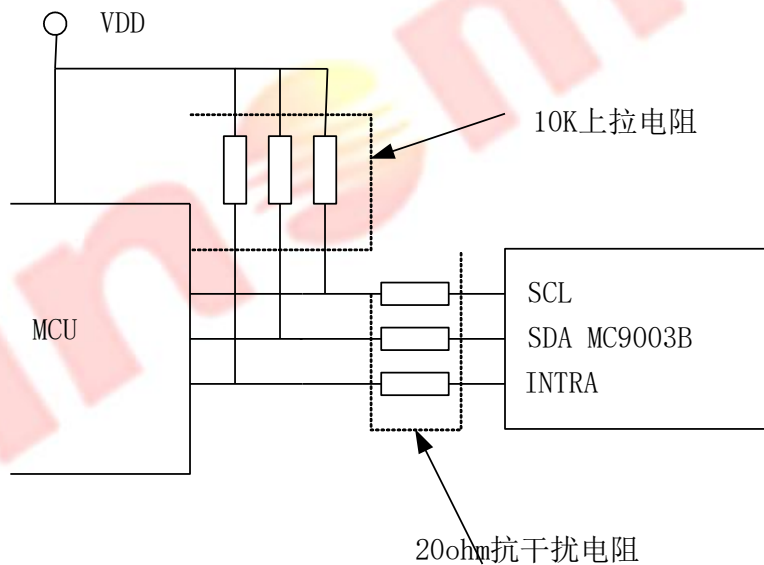
6.1.2 晶振布线

- (1) 外接晶体尽可能的靠近芯片 IC
- (2) 在 PCB 布线时，靠近晶振电路附近不可以走任何信号线或者电源线，特别是下图的 A 区域内
- (3) 在 PCB 布线时，在 OSC1 和 OSC0 引脚之间使用高绝缘电阻
- (4) 在 PCB 布线时，避免使用长的平行连线连接 OSC1 和 OSC0 引脚
- (5) 为了得到稳定的振荡频率，请勿使用 OSC0 引脚驱动其它 IC



6.1.3 I2C 通信接口改进

- (1) 在与 MCU 的通信口处增加抗冲击和抗干扰的小电阻，如下图
- (2) 10KΩ 上拉电阻可适当减小至 3KΩ



6.2 软件改进方法

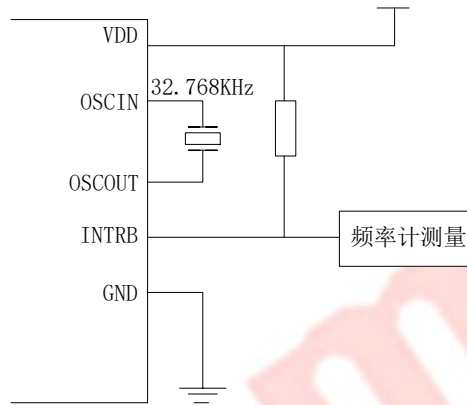
- (1) 降低 I2C 通信频率。
- (2) 上电时去读 0XFH 的 XSTP 位判断时钟是否有停振过,建议读至少 3 次,有一次正常即判为正常,如果 XSTP 全部为“1”则重新初始化时钟。
- (3) 每次读时间的时候也去读 0XFH 的 XSTP 位判断是否有出错,若有出错,则用上一次读的时间数据重新写时钟。
- (4) 不要频繁的去读芯片,1 秒钟读 2~3 次比较合适

7 特性曲线

注:

1. 特性曲线图中数据均来自抽样实测, 仅作为应用参考, 部分数据因生产工艺偏差, 可能与实际芯片不符; 为保证芯片能正常工作, 请确保其工作条件符合电气特性参数说明;
2. 若图文中无特别说明, 则电压特性曲线的温度条件为 $T=25^{\circ}\text{C}$, 温度特性曲线的电压条件为 $VDD=5\text{V}$;

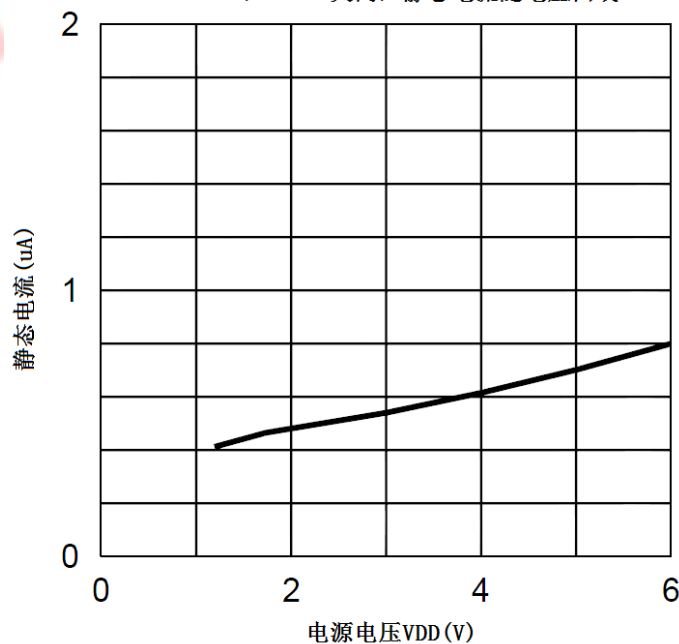
7.1 测试电路

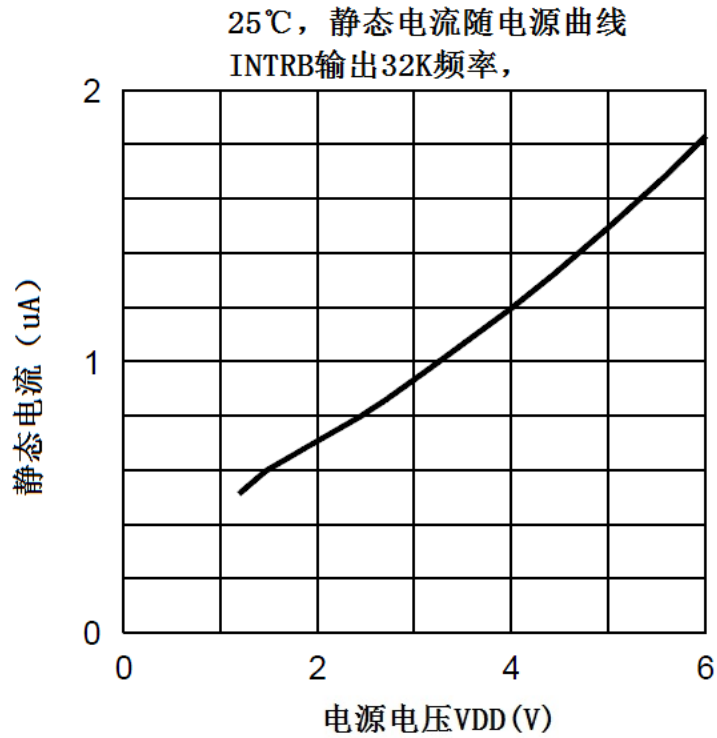


晶体频率 32.768KHz, $R1=30\text{K}\Omega$ 、 $CL=6\text{pF}\sim 8\text{pF}$, 输出引脚: 开漏输出

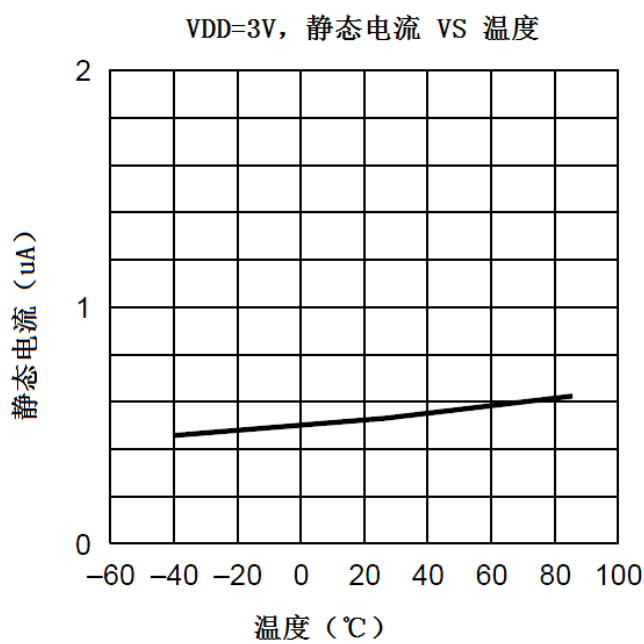
7.2 静态电流 VS 电压

25 $^{\circ}\text{C}$, INTRB关闭, 静态电流随电压曲线

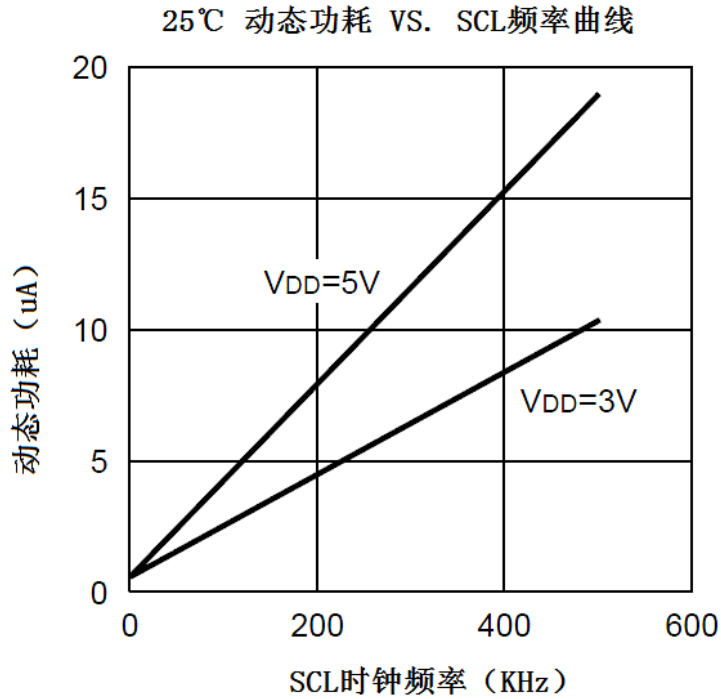




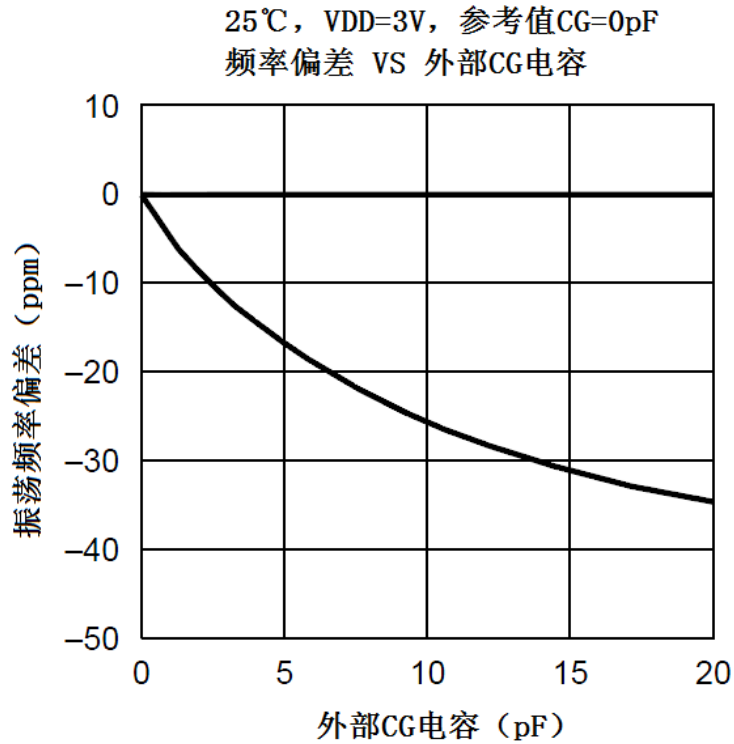
7.3 静态电流 VS 温度



7.4 动态功耗 VS SCL 频率

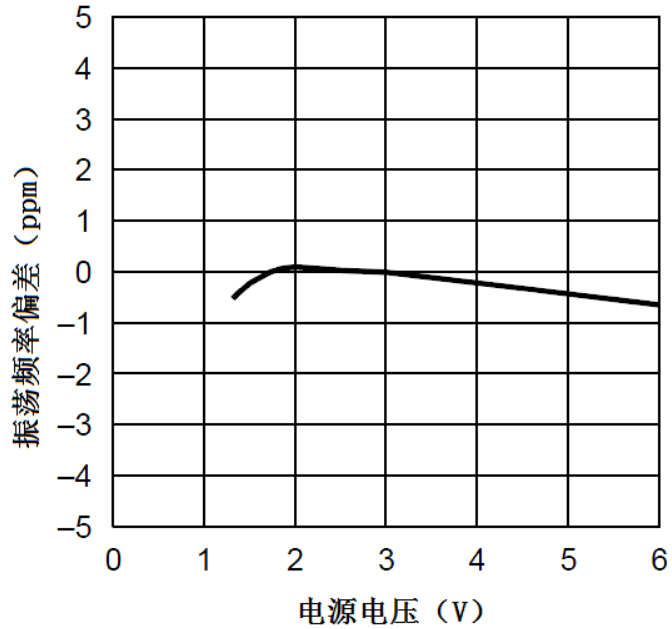


7.5 振荡频率偏差 VS 外部 CG 电容



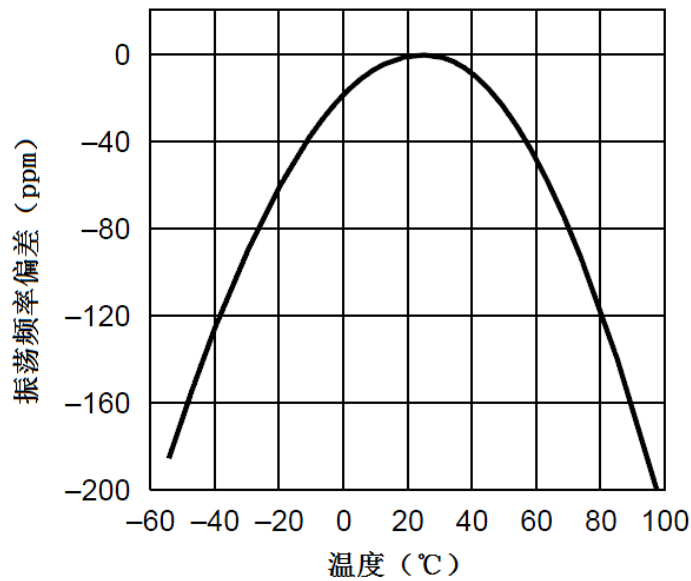
7.6 振荡频率偏差 VS 电源电压

25°C, 振荡频率偏差 VS 电源电压
标准值为VDD=3V时

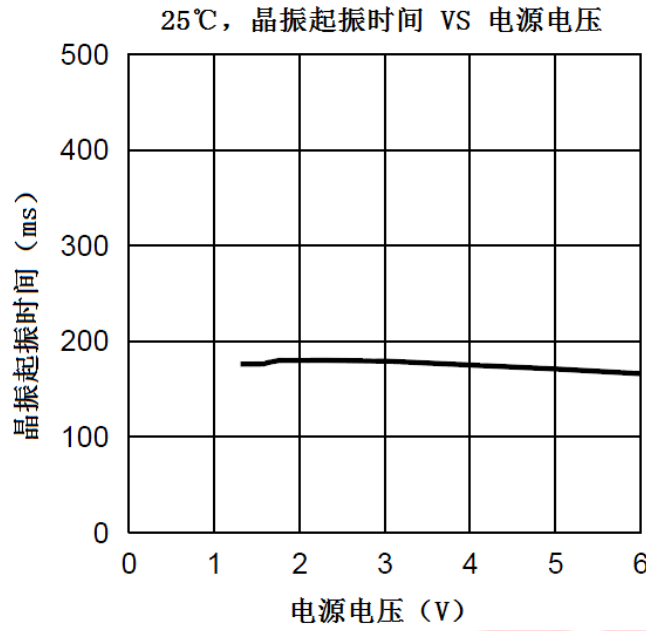


7.7 振荡频率偏差 VS 温度

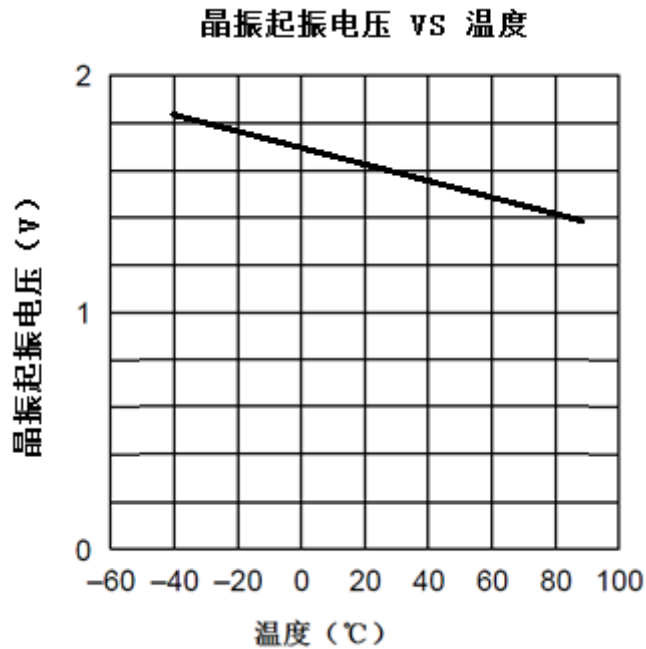
VDD=3V, 振荡频率偏差 VS 温度
标准值为温度25°C



7.8 晶振起振时间 VS 电源电压

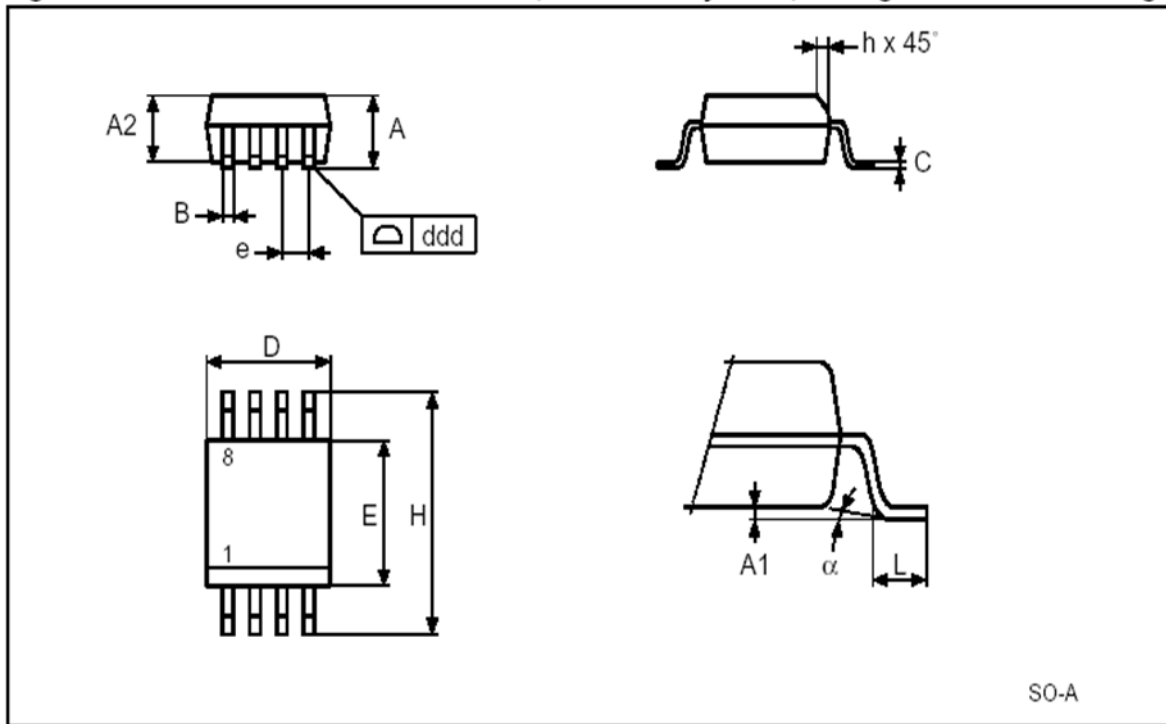


7.9 晶振起振电压 VS 温度



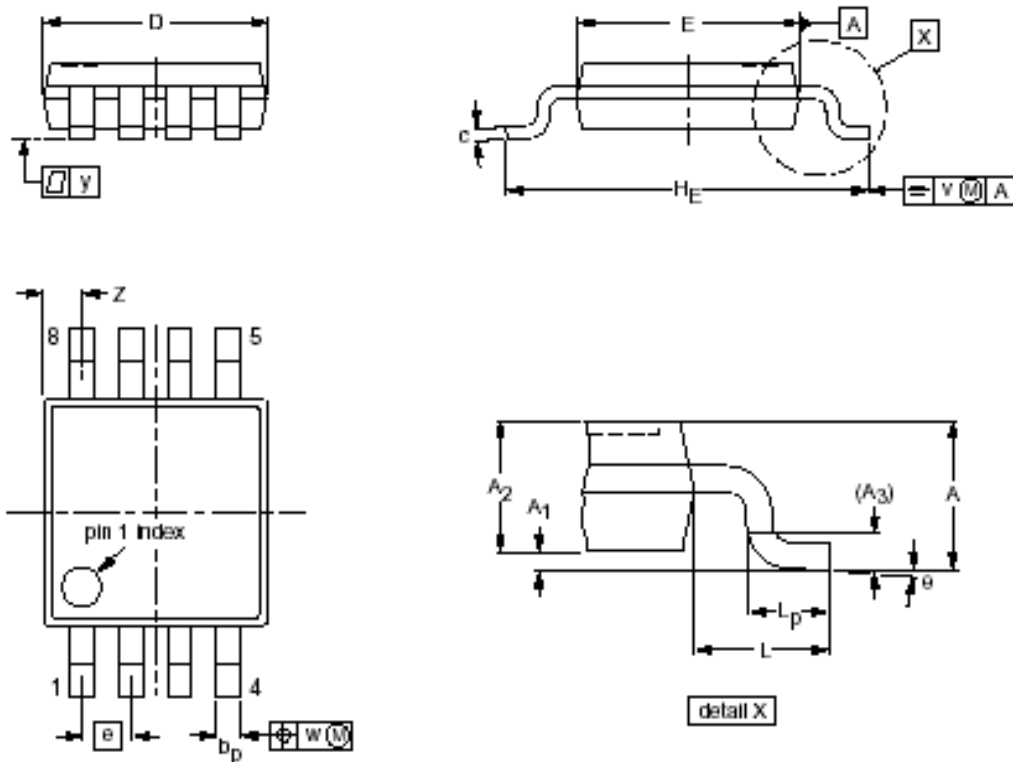
8 封装尺寸

8.1 SOP8



符号	mm			inches		
	min	typ	max	min	typ	max
A	1.35	-	1.75	0.053	-	0.069
A1	0.10	-	0.25	0.004	-	0.010
B	0.33	-	0.51	0.013	-	0.020
C	0.19	-	0.25	0.007	-	0.010
D	4.80	-	5.00	0.189	-	0.197
ddd	-	-	0.10	-	-	0.004
E	3.80	-	4.00	0.150	-	0.157
e	-	1.27	-	-	0.050	-
H	5.80	-	6.20	0.228	-	0.244
h	0.25	-	0.50	0.010	-	0.020
L	0.40	-	0.90	0.016	-	0.035
α	0°	-	8°	0°	-	8°

8.2 TSSOP8



单位	A max.	A1	A2	A3	Bp	C	D ^{注1}	E ^{注2}	e
mm	1.10	0.15 0.05	0.95 0.80	0.25	0.32 0.12	0.25 0.10	3.10 2.90	4.60 4.20	0.65

单位	HE	L	Lp	v	w	y	Z ^{注1}	θ
mm	6.70 6.10	0.94	0.80 0.20	0.1	0.1	0.1	0.70 0.35	100 00

注:

- 1、不包括每边塑料或者金属伸出的尺寸 0.15mm(最大值);
- 2、不包括每边塑料或者金属伸出的尺寸 0.25mm(最大值);

9 修订记录

版本	修订日期	修订内容
V1.0	2013-04-26	初版发布;
V1.1	2013-05-15	新增晶振起振电压 VS 温度曲线;
V1.2	2013-08-23	修改 CT[2:0]为 0 时的功能定义;