

SinoMCU RF 2.4G 射频传输专用芯片

MC2410

用户手册

V1.0



目录

1	产品概要.....	3
2	产品特性.....	3
3	模块框图.....	4
4	端口定义.....	4
	4.1 引脚排列.....	4
	4.2 端口说明.....	5
5	电气特性.....	6
6	典型应用.....	8
7	SPI 接口.....	9
	7.1 SPI 默认格式.....	9
	7.2 SPI 时序要求.....	10
8	发送/接收流程.....	11
	8.1 RF 初始化.....	11
	8.2 短包发送/接收流程.....	11
	8.3 长包发送/接收流程.....	12
	8.4 进入 IDLE 模式流程.....	13
	8.5 进入 SLEEP 模式流程.....	13
	8.6 SLEEP 唤醒.....	13
	8.7 扫描 RSSI 流程.....	13
	8.8 250K 传输数据率的附加流程.....	13
9	寄存器信息.....	15
10	数据包格式.....	19
11	电源要求.....	19
12	发射功率的调整.....	20
13	ESOP8 封装功能说明.....	20
	13.1 MCU 通讯接口.....	20
	13.2 射频性能.....	20
14	应用注意事项.....	21
	14.1 IO 电压.....	21
	14.2 CE 管脚.....	21
	14.3 POR.....	21
	14.4 状态转换.....	21
	14.5 同步字使用注意事项.....	22
15	封装尺寸.....	23
	15.1 SOP16.....	23
	15.2 ESOP8.....	23
16	修订记录.....	24

1 产品概要

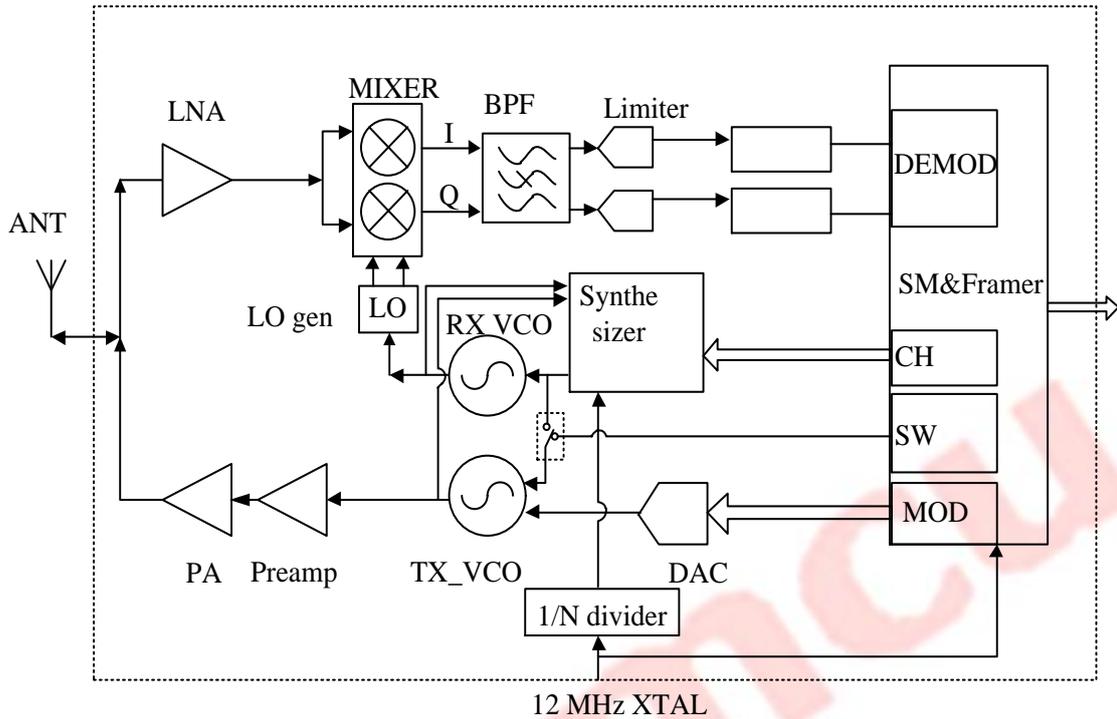
本产品是一款低成本，高集成度的 2.4GHz 的无线收发芯片，片上集成发射机、接收机、频率综合器和 GFSK 调制解调器，具有高灵敏度、低功耗以及抗干扰能力强的优点，可适用于无线遥控、无线键鼠、无线通讯以及工业控制等领域。

片上的发射接收 FIFO 寄存器可以和 MCU 进行通信，存储数据，然后以 1Mbps 或 250Kbps 数据率在空中传输。内置了 CRC、FEC、Auto ACK 和自动重传机制，可以大大简化系统设计并优化性能。同时外围电路简单，只需搭配 MCU 以及少数外围被动元件。为了提高电池使用寿命，芯片在各个环节都降低功耗，芯片最低工作电压可以到 1.9V，最低睡眠模式电流小于 1 μ A。数字基带支持 SPI 接口，PKT_FLAG 数字接口可作为 MCU 的中断输入。

2 产品特性

- 低功耗的 2.4GHz ISM 频段、GFSK 射频收发器
- 1Mbps/250Kbps 的数据速率
- DSSS 调制解调器
- 内嵌 8bit 成帧器的 64 字节缓存区，可减轻 MCU 工作量
- 简单的微处理器接口-SPI
- 强大的 C/I 提供良好的 WIFI 共存性能
- 可编程数据白化
- 支持 FEC，增加通信可靠性
- 支持 8/16 位 CRC
- 支持 AGC
- Auto ACK 和自动重传
- 高效的功耗管理模块（最低 1 μ A 休眠电流）
- 外接晶振容许 50PPM 的变化
- 符合 FCC/ETSI 等国际标准
- 110 度工作温度，适用于 LED 灯（要求晶振频率变化在 ± 50 ppm 以内）
- 近距离模式，适用于有特定安全需求的环境
- 可外接 PA，增加通讯距离
- 支持 SOP16，ESOP8 的封装

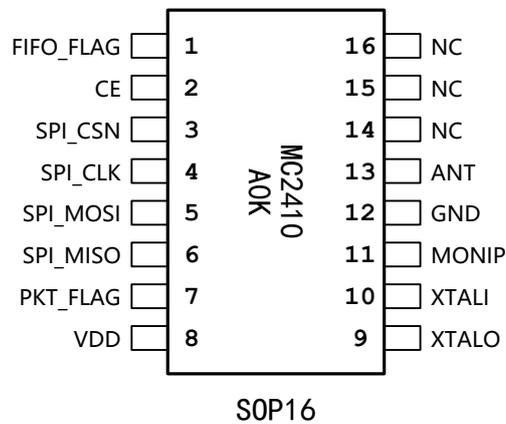
3 模块框图



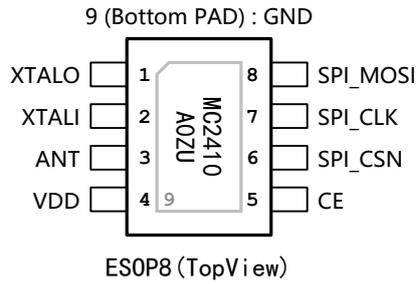
4 端口定义

4.1 引脚排列

MC2410A0K



MC2410A0ZU



4.2 端口说明

端口名称	类型	功能说明
VDD	P	电源
GND	P	地
CE	DI	复位/使能控制, 弱上拉 0: 芯片复位; 1: 芯片使能;
ANT	R	射频端口
XTALI, XTALO	A	外部时钟振荡器输入/输出
SPI_CSn	DI	SPI 片选输入
SPI_CLK	DI	SPI 时钟
SPI_MOSI	D	SPI 数据输入/输出
SPI_MISO	D	SPI 数据输出
PKT_FLAG	DO	RF 封包数据收/发完成标志
FIFO_FLAG	DO	FIFO 空/满标志
MONIP	AO	测试专用端口

注: P-电源端口; D-数字端口, DI-数字输入, DO-数字输出; A-模拟端口, AI-模拟输入, AO-模拟输出; R-射频端口。

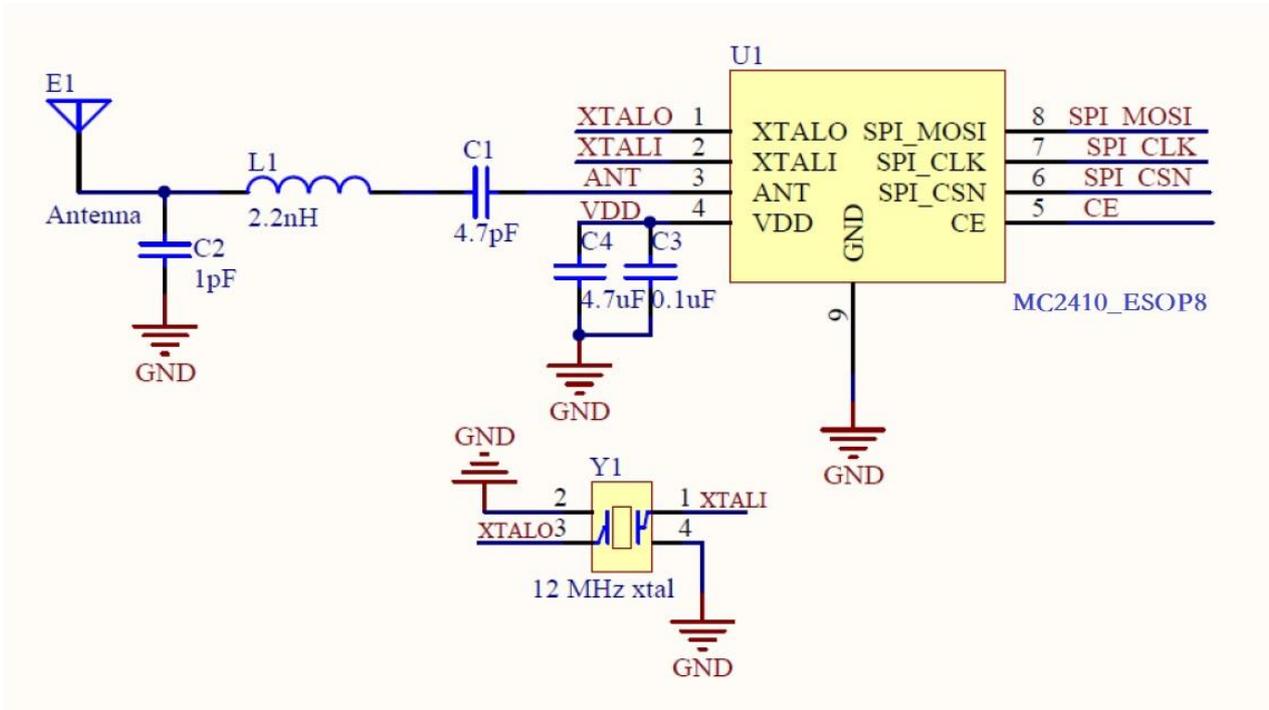
5 电气特性

VDD=3.3V, T=25°C

特性	符号	说明	最小	典型	最大	单位
工作温度	T _{OP}		-40		110	°C
工作电压	V _{DD}		1.9		3.6	V
晶体频率	F _{xtal}	容许 50PPM 的变化		12	24	MHz
TX 工作电流	I _{DD_TX}	P _{OUT} =0dBm		18		mA
RX 工作电流	I _{DD_RX}			16		mA
IDLE 工作电流	I _{IDLE}			0.7		mA
Sleep 工作电流	I _{SLP}			1		μA
输出时钟	F _{clk}			12		MHz
SPI 时钟上升下降沿时间	T _{R_SPI}	读写正确的最低要求			25	ns
SPI 时钟速度	F _{SPI}	SOP16			12	MHz
工作频率	F _{OP}		2402		2483	MHz
射频端口差异	VSWR	Z ₀ =50Ω		< 2:1		VSWR
接收灵敏度	RXS	BER≤0.1%, ESOP8	-94@ 250Kbps	-89@ 1Mbps		dBm
最大输入功率	RXM	BER≤0.1%	-15			dBm
数据率	R _{data}		250K		1M	Bit/s
同频干扰	Cl _{CO_CH}			9		dB
1MHz 同频信号干扰	Cl _{1M}	-60dBm 信号		-1		dB
2MHz 同频信号干扰	Cl _{2M}	-60dBm 信号		-27		dB
3MHz 同频信号干扰	Cl _{3M}	-60dBm 信号		-35		dB
Carrier/Interference @image frequency	Cl _{image}	-67dBm 信号		-20		dB
Carrier/Interference @>3MHz offset	Cl _{3M_UP}	-60dBm 信号		-33		dB
带外干扰	OBB1	30MHz~2000MHz		-10		dBm
	OBB2	2000MHz~2400MHz		-27		
	OBB3	3000MHz~12.75GHz		-10		
最大发射功率	P _{OUT_MAX}				8	dBm
最大频偏 00001111 pattern	DF1avg	调制特性 TX 眼图		250		KHz
最大频偏 01010101 pattern	DF2max	调制特性 TX 眼图		250		KHz
TX EYE opening	DF2max /DF1avg	10101010 序列相对 00001111 序列	80			%

带内辐射 ($\pm 850\text{KHz}$)	IBS1	随机数@ $P_{\text{OUT}}=0\text{dBm}$			-20	dBm
带内辐射 ($\pm 2\text{MHz}$)	IBS2	随机数@ $P_{\text{OUT}}=0\text{dBm}$			-40	dBm
带内辐射 ($\pm 3\text{MHz}$)	IBS3	随机数@ $P_{\text{OUT}}=0\text{dBm}$			-55	dBm
带外辐射	OBS1	30MHz~1GHz			-60	dBm
	OBS2	1GHz~12.75GHz			-45	
	OBS3	1.8GHz~1.9GHz			-60	
	OBS4	5.15GHz~5.3GHz			-65	

6 典型应用



注:

- 1、图中 C1、C2、L1 为认证所需匹配元器件，若无认证要求，则可省去所有匹配元器件；
- 2、图中 C3、C4 为电源退耦电容，若系统电源能确保稳定，则可省去退耦电容；
- 3、图中元器件清单如下表所示：

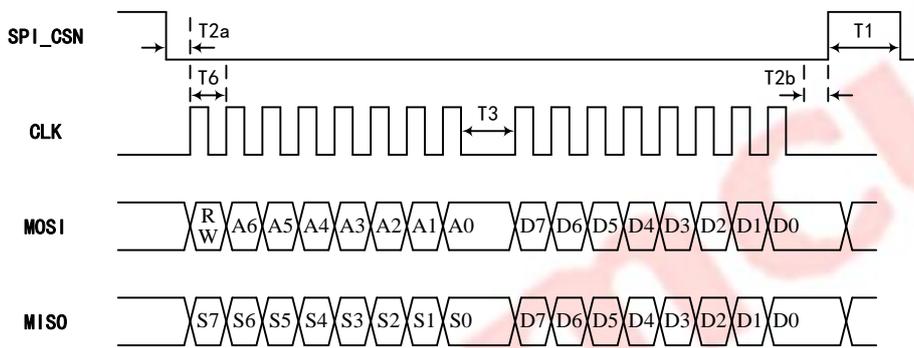
元器件类型	值	电路标识	封装	数量	备注
贴片电感	2.2nH	L1	0603	1	murata, ±0.2nH
贴片电容	4.7pF	C1	0603	1	murata, ±0.2pF, 50V
贴片电容	1pF	C2	0603	1	murata, ±0.2pF, 50V
贴片电容	0.1μF	C3	0603	1	murata, ±5%, 50V
贴片电容	4.7μF	C4	0603	1	murata, ±5%, 50V
晶体振荡器	12MHz	Y1	3225	1	< ±50ppm, ESR < 60Ω
IC 芯片		U1	ESOP8	1	MC2410

7 SPI 接口

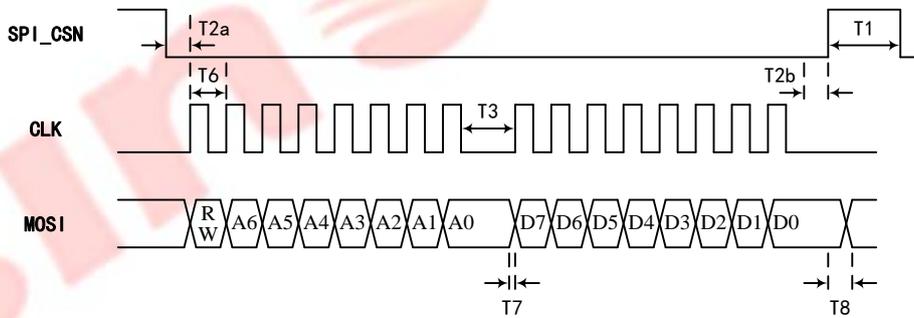
7.1 SPI 默认格式

- (1) SPI 读写位，“0”为写操作，“1”为读操作；
- (2) 访问 FIFO 寄存器时，可采用仅写一次地址的方式执行连续读写数据的操作；
- (3) 访问除 FIFO 以外的其他寄存器时，每个 CSN 低电平期间仅能访问一个字节；

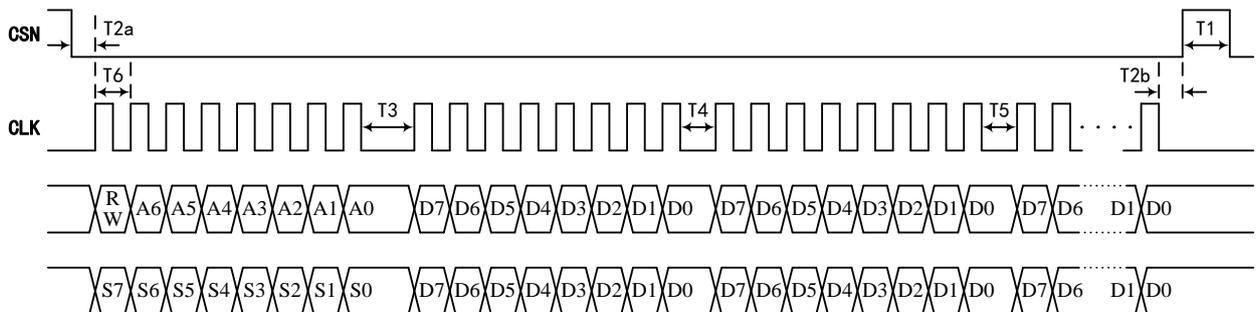
4 线 SPI 读写寄存器方式 (CKPHA=1)



3 线 SPI 读写寄存器方式 (CKPHA=1)



SPI 读写 FIFO 时序 (CKPHA=1)



7.2 SPI 时序要求

特性	符号	说明	最小	典型	最大	单位
SPI 空闲时间	T1		250			ns
CSN 建立时间	T2a		20			ns
CSN 保持时间	T2b		200			ns
通讯字节间隔时间	T3,T4,T5	访问 FIFO 时	450			ns
SPI 时钟周期	T6		83			ns
SPI 时钟上升沿到 芯片数据输出的时间	T7		0		10	ns
CSN 保持至上升沿到 芯片数据输入的时间	T8				220	ns

8 发送/接收流程

8.1 RF 初始化

- (1) 引脚 CE 置高电平，使能芯片（如果芯片有引脚 CE）；
- (2) 选择 3 线或 4 线 SPI 模式（reg94）；ESOP8 通讯前必须先写 reg94 选择 3 线 SPI；
- (3) 然后写入以下数据到相关寄存器，以初始化芯片：

寄存器	写入值
reg04	0xC2
reg17	0x3A
reg18	0x0C
reg34	0x08
reg35	0x08
reg45	0x00
reg46	0x09
reg52	0x1A
reg53	0x40
reg80	0xF8

- (4) reg65 选择编码方式和 FEC（发送设备需要与接收设备设置相同的值）；
- (5) reg64、reg81 设置数据帧格式，reg72、73、74、75、76、77、78、79 设置 syncword（发送设备需要与接收设备设置相同的值）。

8.2 短包发送/接收流程

“短包”是指封包长度 ≤ 63 字节的通讯数据封包。

短包发送流程

RF 初始化后，短包发送流程需加入以下步骤：

- (1) reg18 设置发射功率增益；
- (2) reg15 设置发射频率信道；
- (3) reg104 清 TX FIFO；
- (4) reg100 往 FIFO 写入数据长度；
- (5) reg100 写数据到 FIFO，且数据长度不能长于 FIFO 长度范围；
- (6) 清 reg15[7]，设置 reg14[0]，FIFO 的数据即可发出，然后就可以得到一个发送完成的标志，引脚 PKT 为高或者 PKT_FLAG 标志位（reg97[6]）为 1，此时芯片处于 IDLE 模式；
- (7) 重复步骤 3、4、5、6 发送其他数据包，或者进入接收流程。

短包接收流程

RF 初始化后，短包接收流程需加入以下步骤：

- (1) reg70[5]选择短距离模式或者正常工作模式；
- (2) reg15 设置接收频率信道；
- (3) reg105 清 RX FIFO；
- (4) 清 reg14[0]，设置 reg15[7]，等待 PKT 引脚为高或者 reg97 的 PKT_FLAG 标志位为 1（表明已经接收到 1 个包）；
- (5) 读取 reg96 检查 CRC 错误标志位；若 CRC 错误标志位为 0，则从 FIFO（reg100）得到数据，得到的第一个字节就是需要读取的长度；若 CRC 错误标志位为 1，则重复步骤 3、4，等待下一个包；
- (6) 重复步骤 3、4、5 接收新数据，或者进入发送流程；
- (7) MCU 需设置超时时间（time out），若超时，表示没有收到数据，则应清 reg15[7]，使芯片退出接收状态。

8.3 长包发送/接收流程

“长包”是指 64 字节 ≤ 封包长度 ≤ 255 字节的通讯数据封包。

长包发送流程

RF 初始化后，长包发送流程需加入以下步骤：

- (1) reg18 设置发射功率增益；
- (2) reg15 设置发送频率信道；
- (3) reg104 清 TX FIFO；
- (4) FIFO 写入数据长度（reg100）；
- (5) FIFO 写入数据（reg100）（FIFO 是 64bytes，最多可写入 63bytes），清 reg15[7]，设置 reg14[0]；
- (6) reg97 检查 FIFO 标志位和 PKT 标志位，若 FIFO_FLAG 为 1 而 PKT_FLAG 为 0，则 FIFO 可以写入新数据（数据长度不能超过 64 位 FIFO 满阈值（reg80、reg81））；
- (7) 重复步骤 6 直到 MCU 将全部数据写入 FIFO 且 FIFO_FLAG 为 1，清 reg14[0]，长包完成发送；
- (8) 重复步骤 2~7，发送其他数据包，或者进入接收流程。

长包接收流程

- (1) 选择短距离模式或者正常工作模式 reg70[5]；
- (2) reg15 设置接收频率信道；
- (3) reg105 清 RX FIFO；
- (4) 清 reg14[0]，设置 reg15[7]；
- (5) reg97 检查 FIFO 标志位和 PKT 标志位，若 FIFO_FLAG 为 1，则从 FIFO 取数据（reg100），若处于极端环境，MCU 需要一个定时器来避免等待 FIFO 标志位；
- (6) 必要时重复步骤 5，直到 MCU 读取了全部数据，清 reg15[7]，长包接收完成；
- (7) 重复步骤 3~6 接收其他数据包，或者进入发送流程。

8.4 进入 IDLE 模式流程

按照以下步骤进入空闲模式：

- (1) 清 reg14[0]，清 reg15[7]。

8.5 进入 SLEEP 模式流程

RF 初始化后，按照以下步骤进入 sleep 模式：

- (1) reg70 设置 sleep 使能位。

8.6 SLEEP 唤醒

从 Sleep 模式唤醒，进入 IDLE 模式有如下 2 种方式：

- ◇ 方式 1：使 SPI_CSN 保持低电平大于 2ms；
- ◇ 方式 2：CE 脚复位；

8.7 扫描 RSSI 流程

RF 初始化后，按照以下步骤进行 RSSI 扫描：

- (1) 设置 reg22 打开 RSSI 功能，低 2 位需为 0；
- (2) 设置需要扫描的频道数量 reg84；
- (3) 设置第一个扫描的频道号 reg86（也称为 RSSI 起始信道）；
- (4) 设置 reg86[7]开始扫描 RSSI；
- (5) 等待 PKT_FLAG 为 1（reg97），从 FIFO（reg100）得到信道的 RSSI 值。

8.8 250K 传输数据率的附加流程

RF 初始化后，在进入上述章节的发送/接收流程之前，需先加入以下步骤：

- ◇ 250K 数据率发送：在发送流程之前写入以下数据到相关寄存器：

寄存器	写入值
reg64	0x68
reg106	0x68

reg107	0xC3
reg108	0x16
reg109	0x7C
reg110	0x6E
reg111	0xA1

◇ 250K 数据率接收：在接收流程之前写入以下数据到相关寄存器：

寄存器	写入值
reg64	0x68
reg106	0x68
reg107	0xC3
reg108	0x7A
reg109	0x89
reg110	0xC1
reg111	0x97

注：

1. *reg106* 的值需要根据使用环境的噪声进行设置，以得到最小的丢包率，取值范围 0x60~0xA0；
2. 如果要从 250Kbps 改回 1Mbps，上表中的寄存器应当被 MCU 写回默认值；
3. 每次收发转换时，*reg108~reg111* 都需要按照上表对应收/发流程，写入相应值。

9 寄存器信息

通过 I2C 或者 SPI 访问以下寄存器；其他寄存器仅供内部调试，请保持初始化值。

寄存器 14 (reg14), 默认值 0x00, 可读写

位	名称	功能说明
7:1	保留	
0	Start_TXFIFO	写 1 开始发送数据到 FIFO, 发送完成后, 该位自动被硬件清 0, 如需进入发送模式, 则需重写该位为 1。

寄存器 15 (reg15), 默认值 0x30, 可读写

位	名称	功能说明
7	Start_RX	写 1 进入接收模式, 接收到有效数据包后, 该位自动被硬件清 0, 如需进入接收模式, 则需重写该位为 1。
6:0	Frequency_Channel	信道频率= (2402+Frequency_Channel) MHz

寄存器 18 (reg18), 默认值 0x08, 可读写

位	名称	功能说明
7:4	TX power	发射功率增益
3	保留	
2	TX power	发射功率增益
1:0	保留	

寄存器 22 (reg22), 默认值 0x03, 可读写

位	名称	功能说明
7:2	保留	
1:0	RSSI_DISABLE	11: 禁止 RSSI 功能; 00: 使能 RSSI 功能;

寄存器 30 (reg30), 默认值 0x80, 可读写

位	名称	功能说明
7	SPI_CKPHA	1: 第二个时钟沿捕捉数据; 0: 第一个时钟沿捕捉数据;
6	保留	
5:0	保留	

寄存器 37 (reg37), 默认值 0x00, 可读写

位	名称	功能说明
7:2	保留	
1	CLEAR_PKT_FLAG	写 1 清 PKT_FLAG 标志位
0	CLEAR_FIFO_FLAG	写 1 清 FIFO_FLAG 标志位

寄存器 39 (reg39), 默认值 0x00, 可读写

位	名称	功能说明
7:1	保留	
0	APL_clk_set	1: 24MHz frequency of external crystal; 0: 12MHz frequency of external crystal;

寄存器 64 (reg64), 默认值 0x78, 可读写

位	名称	功能说明
7:5	PREAMBLE_LEN	Preamble 长度= (preamble_len + 1) 字节
4:3	SYNCWORD_LEN	11: syncword 为 8 字节 (reg79~reg72); 10: syncword 为 6 字节 (reg79~reg76,reg73,reg72); 01: syncword 为 4 字节 (reg79,reg78,reg73,reg72); 11: syncword 为 2 字节 (reg73,reg72);
2:0	TRAILER_LEN	Trailer 长度= (trailer_len × 2 + 4) 位

寄存器 65 (reg65), 默认值 0x00, 可读写

位	名称	功能说明
7:6	保留	
5:4	FEC_TYPE	00: No FEC; 01: FEC13; 10: FEC23;
3:0	保留	

寄存器 70 (reg70), 默认值 0x03, 可读写

位	名称	功能说明
7	保留	
6	SLEEP_ENABLE	写 1 进入 SLEEP 模式
5	LNA_Off_Mode	1: 近距离模式; 0: 正常工作模式;
4:0	保留	

寄存器 80 (reg80), 默认值 0x20, 可读写

位	名称	功能说明
7:3	FIFO_Empty_Threshold	FIFO 空阈值
2:0	FIFO_Full_Threshold_H	FIFO 满阈值高位

寄存器 81 (reg81), 默认值 0x47, 可读写

位	名称	功能说明
7:6	FIFO_Full_Threshold_L	FIFO 满阈值低位
5:0	SYNCWORD_Threshold	设定值推荐为 (syncword_length - 1)

寄存器 84 (reg84), 默认值 0xFD, 可读写

位	名称	功能说明
7:2	Scan_RSSI_CH_NUM	扫描 RSSI 的信道数
1:0	保留	

寄存器 86 (reg86), 默认值 0x00, 可读写

位	名称	功能说明
7	Start_Scan_RSSI	写 1 开始扫描 RSSI, 扫描完成后该位被硬件自动清零
5:0	Channel_Offset_of_RSSI_Scan	从 (Channel_Offset_of_RSSI_Scan + 2402) MHz 信道开始扫描 RSSI

寄存器 94 (reg94), 默认值 0x00, 可读写

位	名称	功能说明
7	THREE_WIRE_SPI_EN	1: 切换至 3 线 SPI 接口; 0: 切换至 4 线 SPI 接口;
6:0	保留	

寄存器 96 (reg96), 只读

位	名称	功能说明
7	CRC_VERIFY_FLAG	1: CRC 认证错误; 0: CRC 认证成功;
6:0	保留	

寄存器 97 (reg97), 只读

位	名称	功能说明
7	保留	
6	PKT_FLAG	接收/发送包完成标志位, 1 表示完成

5	FIFO_FLAG	FIFO 空/满标志
4:0	保留	

寄存器 100 (reg100), 默认值 0x00, 可读写

位	名称	功能说明
7:0	FIFO_DATA	将要发送的数据, 或已收到的数据

寄存器 104 (reg104), 默认值 0x00, 可读写

位	名称	功能说明
7	CLR_W_PTR	写 1 清空 FIFO 写指针, 读取时总为 0
6	保留	
5:0	FIFO_W_PTR	FIFO 写指针, 只读

寄存器 105 (reg105), 默认值 0x00, 可读写

位	名称	功能说明
7	CLR_R_PTR	写 1 清空 FIFO 读指针, 读取时总为 0
6	保留	
5:0	FIFO_R_PTR	FIFO 读指针, 只读

寄存器 106 (reg106), 默认值 0x32, 可读写

位	名称	功能说明
7:0	DSSS_Threshold	匹配滤波器阈值

寄存器 107 (reg107), 默认值 0x11, 可读写

位	名称	功能说明
7	Switch_VER	0: 1Mbps 调制解调器模式; 1: 250Kbps 调制解调器模式;
6:4	SF_num[2:0]	调制解调器分频因子
3:0	SF_pattern[3:0]	调制解调器扩频模式

寄存器 108 (reg108), 默认值 0x3E, 可读写

位	名称	功能说明
7:0	Match_filter_coeff0[15:8]	匹配滤波器系数

寄存器 109 (reg109), 默认值 0x68, 可读写

位	名称	功能说明
7:0	Match_filter_coeff0[7:0]	匹配滤波器系数

寄存器 110 (reg110), 默认值 0x85, 可读写

位	名称	功能说明
7:0	Match_filter_coeff1[15:8]	匹配滤波器系数

寄存器 111 (reg111), 默认值 0x76, 可读写

位	名称	功能说明
7:0	Match_filter_coeff1[7:0]	匹配滤波器系数

10 数据包格式



Preamble: 1~8 字节, 可编程;

SYNC: 可选 16/24/32/40/48/56/64 位;

Trailer: 0~18 位, 可编程;

Payload: TX/RX 数据, 0~64bytes, 可编程;

CRC: 可选 8/16 位 CRC;

11 电源要求

避免使用变频 DC-DC 变换, 特别是变换频率在 50kHz 以下直流变换器会干扰 RF 通讯, 电机系统内不要省滤波电容。

1 μ A 的 sleep 电流指的是常温下的情况, 高温下 sleep 电流会上升到 >10 μ A, 这是由 MOS 的漏电特性决定, 非电路设计问题。

12 发射功率的调整

发射功率可通过寄存器 reg18 调整，如下表所示：

reg18	TXP	
	ESOP8	unit
0x0C	8	dBm
0x08	3	dBm
0x18	1.7	dBm
0x28	0.3	dBm
0x38	-0.8	dBm
0x48	-1.7	dBm
0x58	-2.7	dBm
0x68	-3.8	dBm
0x78	-5.2	dBm
0x88	-6.8	dBm
0x98	-7.8	dBm
0xA8	-9	dBm
0xB8	-10	dBm
0xC8	-18	dBm
0xD8	-27	dBm

13 ESOP8 封装功能说明

芯片的 ESOP8 封装与 SOP16 封装的功能有如下区别：

13.1 MCU 通讯接口

由于引脚限制，ESOP8 封装只能使用 3 线 SPI 通讯，数据线为双向 IO，读操作时按照先写入地址后读出数据的方式，SPI 时钟最高支持 4MHz。芯片默认 4 线 SPI，上电后必须通过设置 reg94[7] 来切换为 ESOP8 的 3 线 SPI。

13.2 射频性能

由于 ESOP8 的封装接地性能好，有利用背板滤噪声的优势，接收灵敏度会比 SOP16 好。

14 应用注意事项

14.1 IO 电压

IO 管脚的电压不应高于 VDD 的电压。

注: XTALI、XTALO、ANT、ANTB 的电压不得超过 2.0V。

14.2 CE 管脚

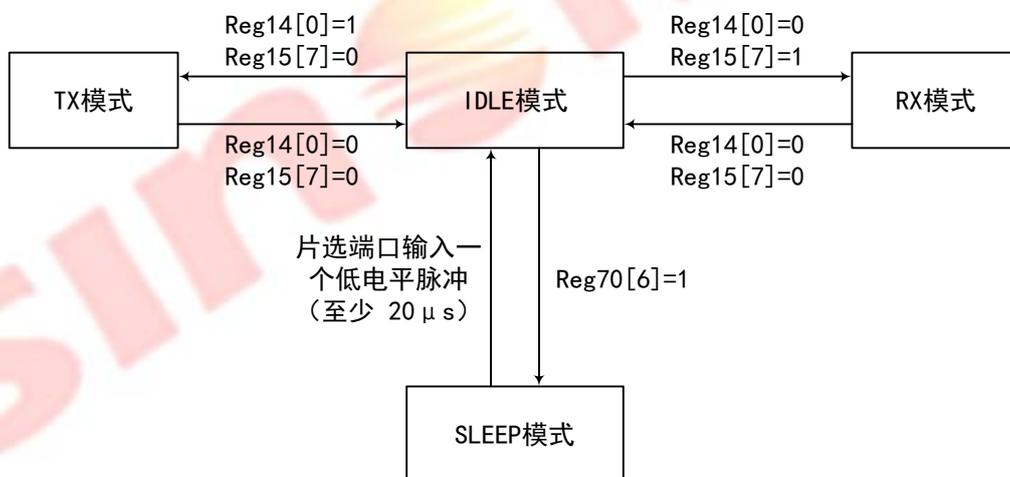
CE 管脚在芯片内部有弱上拉，如果没有 MCU 控制，可以浮空。

14.3 POR

POR 电路要求，下电时电源需要降低到可复位的最高限 0.5V，上电时电源爬升速度要求 3V/ms。

14.4 状态转换

关于各个模式之间的切换如下图所示：



当 TX mode 中如果检测到发送结束标志 PKT_FLAG，则芯片会自动进入 idle 模式。当 RX mode 中检测到 PKT_FLAG 之后也同样会自动进入 idle 模式，这些是由硬件自动完成的。

注:

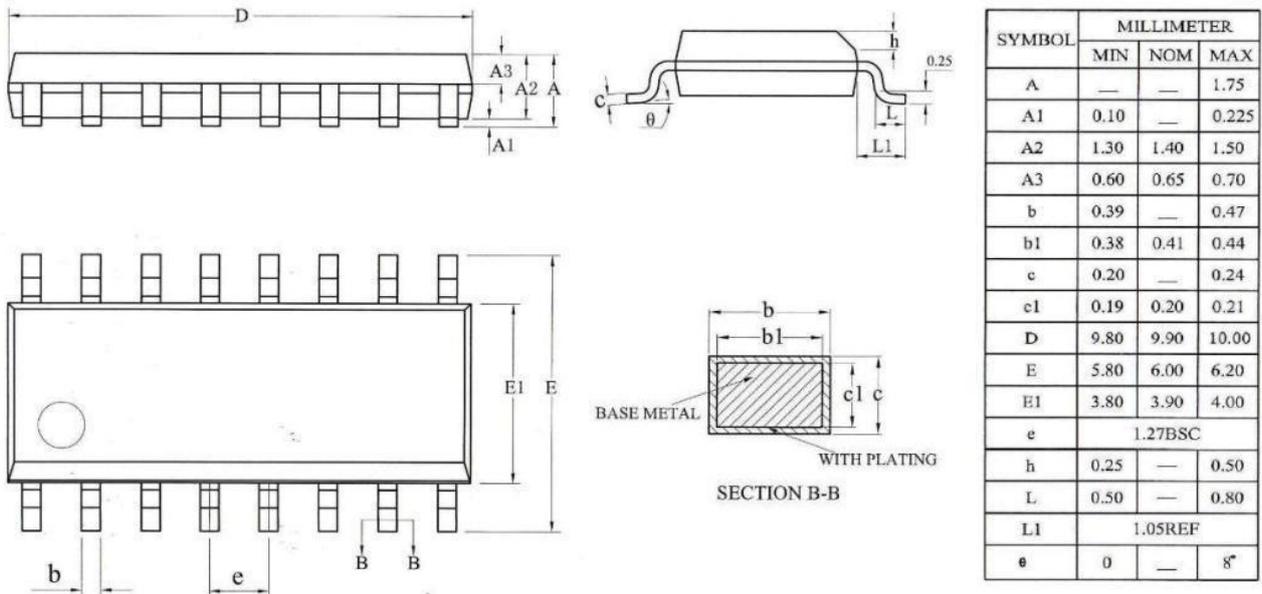
1. Reg14[0]和 Reg15[7]不能同时为 1;
2. 不能在 RX 或 TX 状态下发送 sleep 指令 (即写 reg70[6]=1)，例如，如果在 RX 状态下没有收到数据而超时，应先清 reg15[7]，然后再发送 sleep 指令，才能使芯片正确进入 sleep 状态。

14.5 同步字使用注意事项

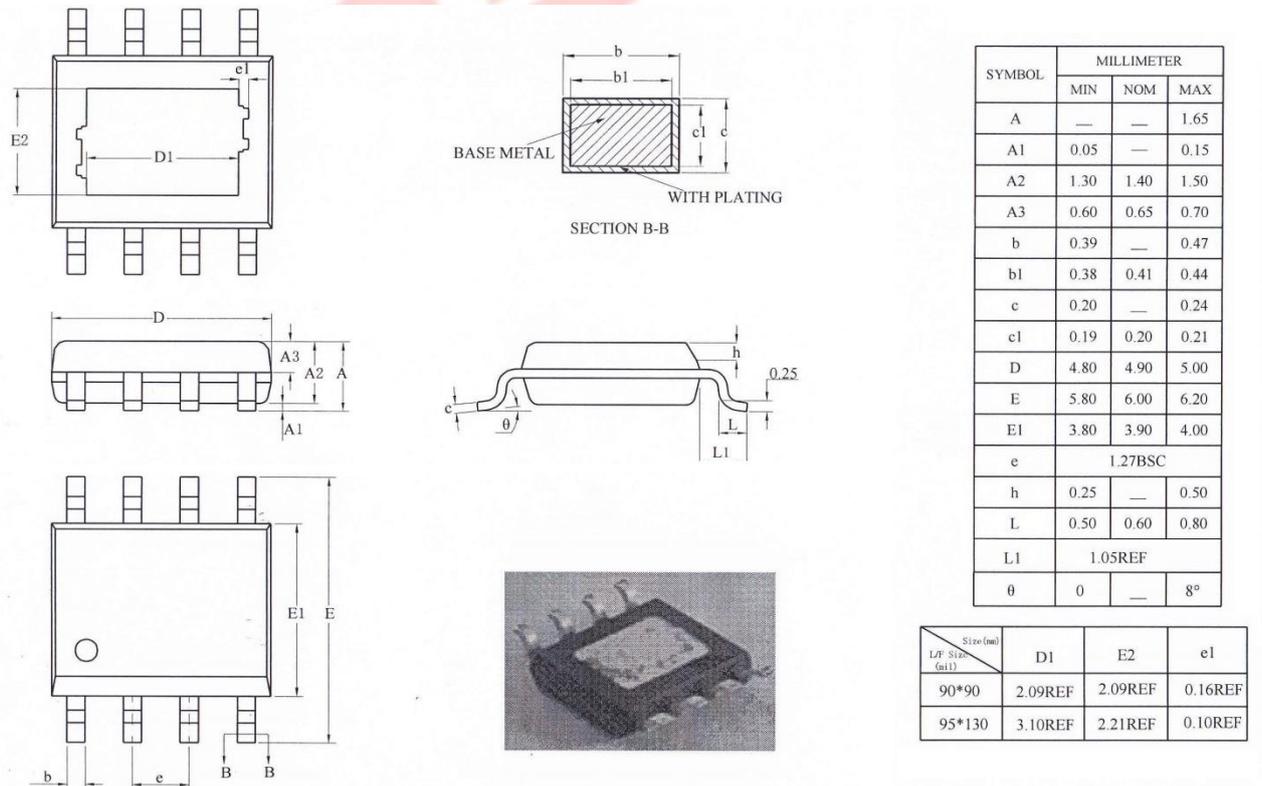
同步字syncword的字长、阈值、内容的设置会影响射频性能，较长的字长、非规律的内容可以增加通讯距离和收发包成功率，建议使用手册中的同步设置。同步字的阈值应根据字长作相应调整，字长越短，阈值应设越低值。

15 封装尺寸

15.1 SOP16



15.2 ESOP8



16 修订记录

版本	日期	修订内容
V1.0	2021-10-27	发布初版;