

**MS8046 数据手册 V1.0.0**

晟矽微电 8051 内核增强型 MCU + 预驱



1T 8051 内核 FLASH 型 MCU+三相独立半桥驱动, 主频高达 24MHz, 18KB FLASH ROM, 2KB SRAM, 128B EEPROM-like, 12 位 ADC, 2 个模拟比较器, 1 个运算放大器, 6 通道 16 位 PWM (电机专用), 4 个 16 位定时器, 2 路 UART, SPI, 硬件乘除法器、双两线调试口

主要特性**CPU**

- ◇ 1T 高速增强型 8051 内核
- ◇ 双 DPTR

预驱

- ◇ 高端悬浮自举电源设计, 耐压可达 260v
- ◇ 集成三路独立半桥驱动
- ◇ 最高频率支持 500KHZ
- ◇ 低端 VCC 电压范围 4.5v~20v
- ◇ 输入电流能力 10+0.8A/-1.2A
- ◇ 输入电压适应 5.5v、3.3v
- ◇ VCC 和 VB 带欠压保护
- ◇ 内置死区控制电路
- ◇ 自带闭锁功能, 彻底杜绝上、下管输出同时导通
- ◇ HIN 输入通道高电平有效, 控制高端 H0 有效
- ◇ LIN 输入通道高电平有效, 控制低端 L0 输出

硬件乘除法器

- ◇ 集成单周期执行时间 16 x 16 bit 硬件乘法器
- ◇ 集成 8 周期执行时间 32 / 16 bit 硬件除法器
- ◇ 集成 1 周期 32bit 硬件移位单元

存储器

- ◇ 片上 18K 字节 FLASH, 支持 18k main flash 或 16k main flash+2k bootloader
- ◇ 2304 (256+2048) 字节 RAM
- ◇ 片上 128 字节 EEPROM-LIKE
- ◇ 支持代码分区保护功能 (有效防止非法读、写)
- ◇ 支持在电路编程 (ICP)
- ◇ 支持 bootloader (ISP) 功能, 仅 16k main flash+2k bootloader 模式下有效

时钟源

- ◇ 片上高精度 48MHz RC 高速振荡器 (常温 3.0V 电压下 ±1%精度; 全工作条件下 ±2.5%精度)
- ◇ 片上 32KHz 超低功耗 RC 低速振荡器, 供看门狗定时器和 T3 使用

电源管理

- ◇ 工作电压 2.0V~5.5V
- ◇ 内建 LDO 稳压器, 用于 CPU 内核电压
- ◇ 3 种工作模式: NORMAL/STOP/SLEEP
- ◇ 增加高级能耗控制功能, 满足用户低功耗的需求

复位

- ◇ 支持 5 种复位类型: 上电复位 (POR/PDR)、nRST 外部复位、低电压复位 (LVR)、看门狗复位 (WDT)、软件复位
- ◇ LVR 支持电压 4 级可选: 2.1V、2.5V、3.5V、4.1V

- ◇ 看门狗复位, 可选 8 种溢出时间

I/O

- ◇ 最多 28 个双向通用 I/O 口 (32 pin 封装下)
- ◇ 支持 4 种输入/推挽输出/开漏输出/高阻模式, 内部上拉电阻独立控制
- ◇ 内建数字功能端口全映射模块

定时器/计数器

- ◇ 2 个 16 位 T0/T1 定时器, 兼容标准 8051
- ◇ 1 个 16 位增强型 T2 定时器, 兼容 8052 的 T2, 带输入捕获和输出比较功能
- ◇ 1 个 16 位 T3 时基定时器, 可连接到外部 32768Hz 晶振, 在停止/休眠模式下具有唤醒功能
- ◇ Timer0~2 计数溢出触发 ADC 采样

PWM 定时器

- ◇ 1 路独立 8 位 PWM0, 可作通用定时器
- ◇ 3 路共 6 路 16 位 PWM1 阵列, 可互补输出且死区时间可调, 并具有故障保护中断功能
- ◇ PWM1 可在选片上高速时钟或其分频下独立工作
- ◇ PWM1 三种时基计数模式: 边沿对齐计数、中心对齐计数和单次计数模式
- ◇ PWM1 两种波形输出模式: 互补模式与独立模式
- ◇ PWM1 提供 PWM 周期匹配、归零匹配和占空比较匹配中断
- ◇ PWM1 支持周期匹配、归零匹配信号后分频功能
- ◇ PWM1 提供寄存器重载使能位以保证寄存器重载同步
- ◇ PWM1 计数周期、归零和占空比触发 ADC 采样
- ◇ PWM1 支持触发 Timer2 开始计数

12 位高精度 ADC

- ◇ 12 位高精度逐次逼近型, 高达 9 个外部输入通道+内部 5 路通道
- ◇ 参考电压可选: 内部 2.0V、VDD、Vref 引脚输入
- ◇ 多种触发启动方式
- ◇ 支持数字比较功能
- ◇ 内建温度传感器, 连接至 ADC 通道

2 路 UART

- ◇ 2 路 UART 模块, UART0 兼容 8051 标准
- ◇ 增强 UART0 支持“帧出错”检测及自动地址识别
- ◇ 支持 8 位同步半双工、8 位/9 位异步全双工等 4 种工作方式
- ◇ UART1 自带波特率发生器, 支持波特率微调

SPI

- ◇ 支持全双工, 3 线/4 线同步模式, 主/从机可选
- ◇ 支持主机模式错误用以防止主机冲突

本公司保留对以下所有产品在可靠性、功能和设计方面的改进作进一步说明的权利。

同时保留在未通知的情况下, 对本文档做更改的权利。

**模拟比较器 CMP0/1**

- ◇ 正/反向输入支持高达 9 (CMP0) 或 9 (CMP1) 路外部端口输入
- ◇ 正/反向输入可选择内部信号
- ◇ 内部 LDO 输出
- ◇ GND/VDD
- ◇ 专用 6-bit DAC 参考
- ◇ 内置施密特窗口和滤波电路
- ◇ 输出可作为 PWM1 刹车检测信号

运算放大器 OPA

- ◇ 正/反向输入支持高达 7 路外部端口输入
- ◇ 内部固定多档倍数放大可选
- ◇ 内部输出直接作为 ADC 内部通道进行采样

中断

- ◇ INT0X、T0、INT1X、T1、UART0、CMP0/1、ADC、T2、SPI、PWM1、PWW0、PWW1FB、UART1、CRC/CSS、T3 共

15 个中断源

- ◇ 4 级中断优先级可设
- ◇ 其中 INTnX (n=0~1, X=0~7) 支持多重映射输入, 8 选 1 分别对应两个中断源 (INT0/INT1); 支持上升沿触发方式和高电平脉宽测量功能

循环冗余校验算法模块 (符合 CRC-16 标准)**双两线调试与编程接口**

- ◇ 两组调试和编程接口任意二选一, 支持自动识别
- ◇ 支持 bootloader 引导装载程序

96-bit unique ID**工作环境温度**

- ◇ -40°C~105°C

封装形式

- ◇ LQFP32/QFN40



1 产品简介

1.1 MCU 概述

本产品是一款高速低功耗 1T 周期 8051 内核 8 位增强型 FLASH 微控制器芯片，较传统 8051 而言，运行更快、效率更高。

最高运行频率为 24MHz，片上集成了 18K 字节 FLASH ROM 和 2304 字节 RAM（内部 RAM 256B 加上外部 RAM 2048B），内置 1 高频 RC 振荡器和 1 个低频 RC 振荡器，最大包含 28 个双向 GPIO 口，集成灵活的二选一调试和编程接口，具有 4 个 16 位定时器、3 组 6 通道 16 位共周期且占空比可调的 PWM 定时器（带有死区互补和刹车保护功能），集成了 1 个 11 外部通道高精度 12 位 ADC 模块，2 路 UART，以及 1 路 SPI，集成了 2 组模拟电压比较器和 1 组模拟运算放大器，同时内部集成 4 级可选的 LVR、看门狗定时器、CRC 校验等容错功能，极大地提高了芯片的可靠性。

本产品为工业级 IC，具有较强的抗干扰性能，内部集成了电机专用 PWM 模块、高精度 ADC、模拟比较器以及运放模块，简化了系统设计，降低了整体成本，可广泛用于**电机控制**应用领域。

1.2 预驱概述

预驱适用于大功率 MOS 管、IGBT 管栅极的驱动，内部集成了逻辑信号输入处理电路、死区时控制电路、欠压保护电路、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路。

驱动高端工作电压达 260v，低端 VCC 的电源电压范围宽 4.5V~20V。具有闭锁功能防止输出功率管同时导通，输入通道 HIN 和 LIN 内建了下拉电阻，在输入悬空时使上、下功率 MOS 管处于关闭状态，输出电流能力 IO +0.8A/-1.2A。

1.3 工作条件及应用场合

本产品内建数字端口全映射模块，内建温度传感器和运算放大器输出连接至 ADC 通道，供电电压为 2.0V 至 5.5V，温度范围 -40° C 至 +105° C。支持一系列的省电模式保证低功耗应用的要求。

提供包括 QFN40/LQFP32 两种封装形式。

适合于多种应用场合：

- ◇ 电机驱动和应用控制
- ◇ 其他功率 MOS 和 IGBT 相关驱动应用
- ◇ 半桥驱动相关应用

注：

本文给出了产品的订购信息、功能概述、电气特性和封装特性。

有关控制器部分使用说明和应用说明，请参考 MC51F7424 用户手册和应用手册。



2 产品器件对比

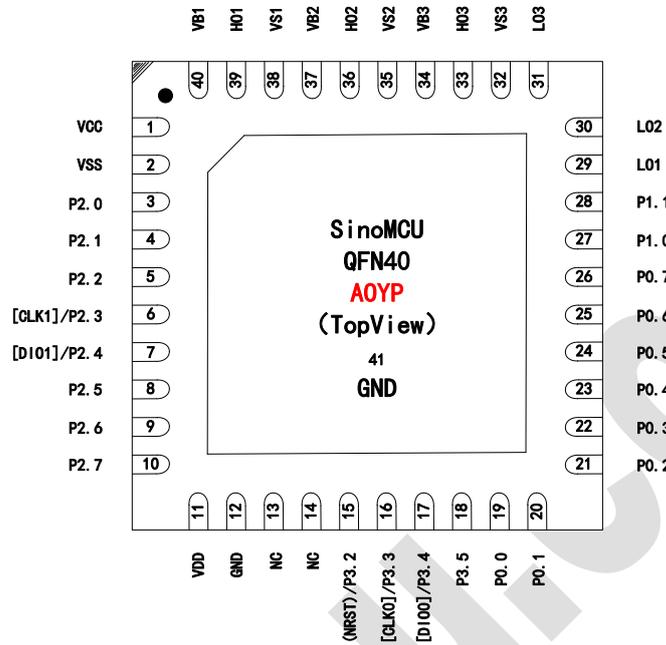
产品功能和外设配置

产品型号		MS8046A0YP	MS8046A0ZC
外围接口			
闪存 - K 字节		18	
SRAM - K 字节		2	
EEPROM-字节		128	
定时器		4*16Bit	
PWM		1*8Bit、6*16Bit (3 组互补)	
通讯接口	SPI	1	
	UART	2	
12 位 ADC		1 14 channels (9+5)	
硬件乘除法器		Yes	
电压比较器		2	
运算放大器		1	
三相栅极驱动器		1	
I/O		22 (数字功能端口全映射)	17 (数字功能端口全映射)
CPU 频率		24 MHz	
工作电压		2.0 to 5.5 V	
工作温度		-40 to +105 ° C	
封装		QFN40	LQFP32

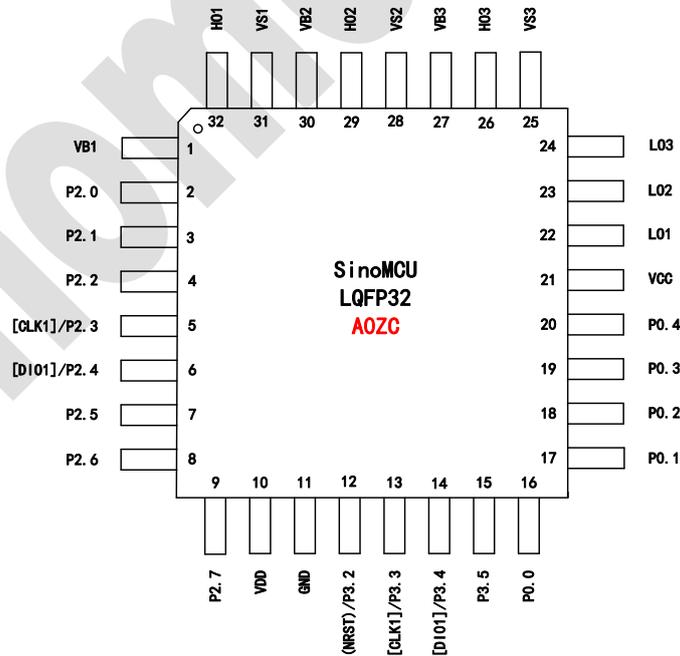


3 引脚定义

3.1 MS8046A0YP - QFN40



3.2 MS8046A0ZC - LQFP32



注 1: 图中, 用方括号 “[]” 括起来的功能, 代表烧写、调试专用口; 用圆括号 “()” 括起来的, 代表这些复用功能为在“用户配置字”中设定; 其中“nXXX”的n, 代表其为低电平有效。

注 2: 原则上同一个引脚同一时刻只可选择一种功能使用, 当一个引脚同时打开了多种复用功能时, 其中最高优先级的功能有效, 其他功能则被屏蔽。



MS8046 引脚定义

引脚编号		引脚名	属性	数字全映射	功能符号	
QFN40	LQFP32				非全映射数字功能	模拟功能
1	21	VCC	VCC	-	-	-
2	-	VSS	VSS	-	-	-
3	2	P2.0	I/O	√	-	CMP12、OPA00UT
4	3	P2.1	I/O	√	-	CMP08、OPA07
5	4	P2.2	I/O	√	-	AIN8、CMP07、OPA06
6	5	P2.3	I/O	√	[CLK1]	AIN7、CMP06、OPA05
7	6	P2.4	I/O	√	INT13/[DIO1]	AIN6、CMP05/11、OPA04
8	7	P2.5	I/O	√	INT12/EADTRG	AIN5、CMP04/10、OPA00UT
9	8	P2.6	I/O	√	INT11	AIN4、CMP03、OPA03
10	9	P2.7	I/O	√	INT10	AIN3、CMP02、OPA02
11	10	VDD	VDD	-	-	-
12	11	GND	GND	-	-	-
13	-	NC	-	-	-	-
14	-	NC	-	-	-	-
15	12	P3.2	I/O	√	INT02、(nRST) 注 1	AIN1、CMP00、OPA00
16	13	P3.3	I/O	√	INT03、[CLK0] 注 1	AIN0
17	14	P3.4	I/O	√	[DIO0]	VREF、AIN10
18	15	P3.5	I/O	√	INT04	OPA00UT
19	16	P0.0	I/O	√	INT05	-
20	17	P0.1	I/O	√	INT06	CMP18
21	18	P0.2	I/O	√	INT07	CMP17
22	19	P0.3	I/O	√	-	CMP16
23	20	P0.4	I/O	√	-	CMP09
24	-	P0.5	I/O	√	-	CMP15
25	-	P0.6	I/O	√	-	CMP14
26	-	P0.7	I/O	√	-	CMP13
27	-	P1.0	I/O	√	-	-
28	-	P1.1	I/O	√	-	-
29	22	L01	0	-	-	-
30	23	L02	0	-	-	-
31	24	L03	0	-	-	-
32	25	VS3	-	-	-	-
33	26	H03	0	-	-	-
34	27	VB3	-	-	-	-
35	28	VS2	-	-	-	-
36	29	H02	0	-	-	-
37	30	VB2	-	-	-	-
38	31	VS1	-	-	-	-
39	32	H01	0	-	-	-
40	1	VB1	-	-	-	-



4 订购信息

产品名称	封装形式	备注
MC51F7424A0ZC	LQFP32	7*7
MC51F7424A0YP	QFN40	5*5

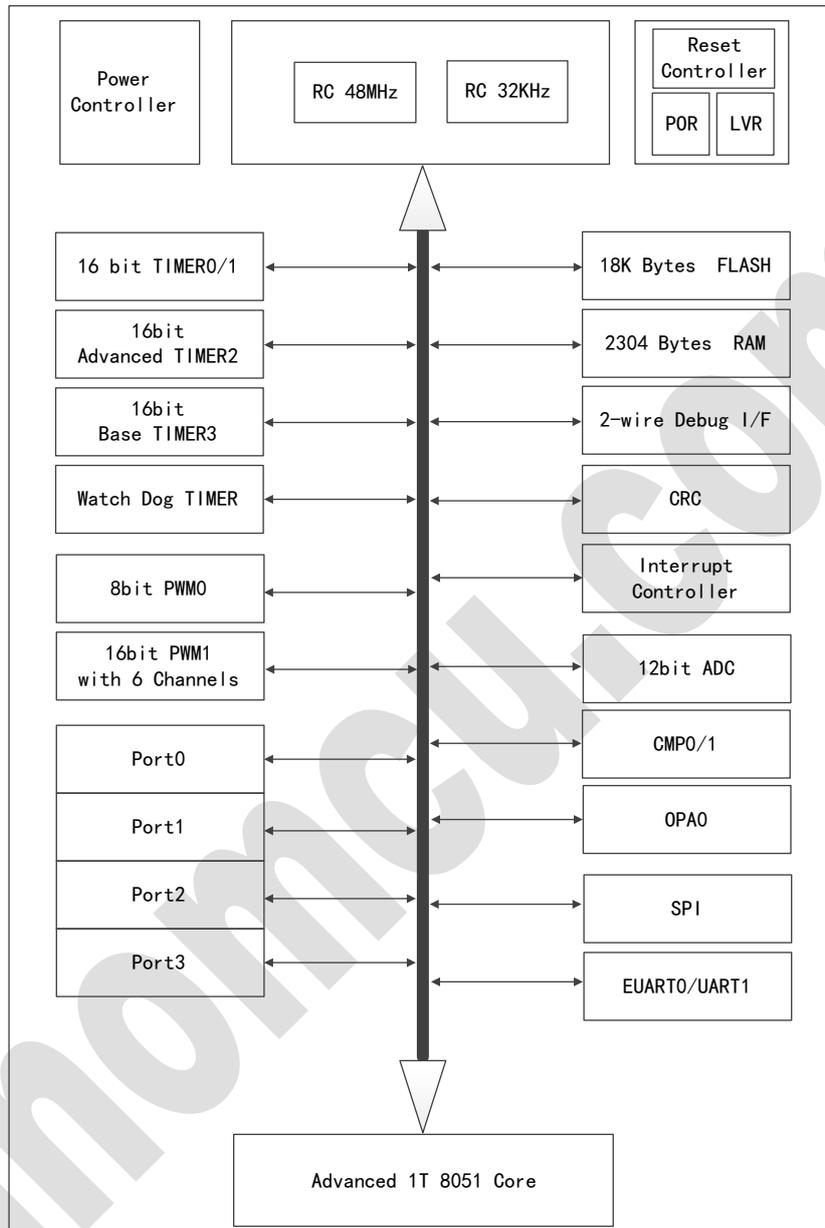
注：产品名称中的倒数第二位 x 代表本产品的出货包装信息，最终的具体类型请与我司销售人员确认。

Sinomcu.com



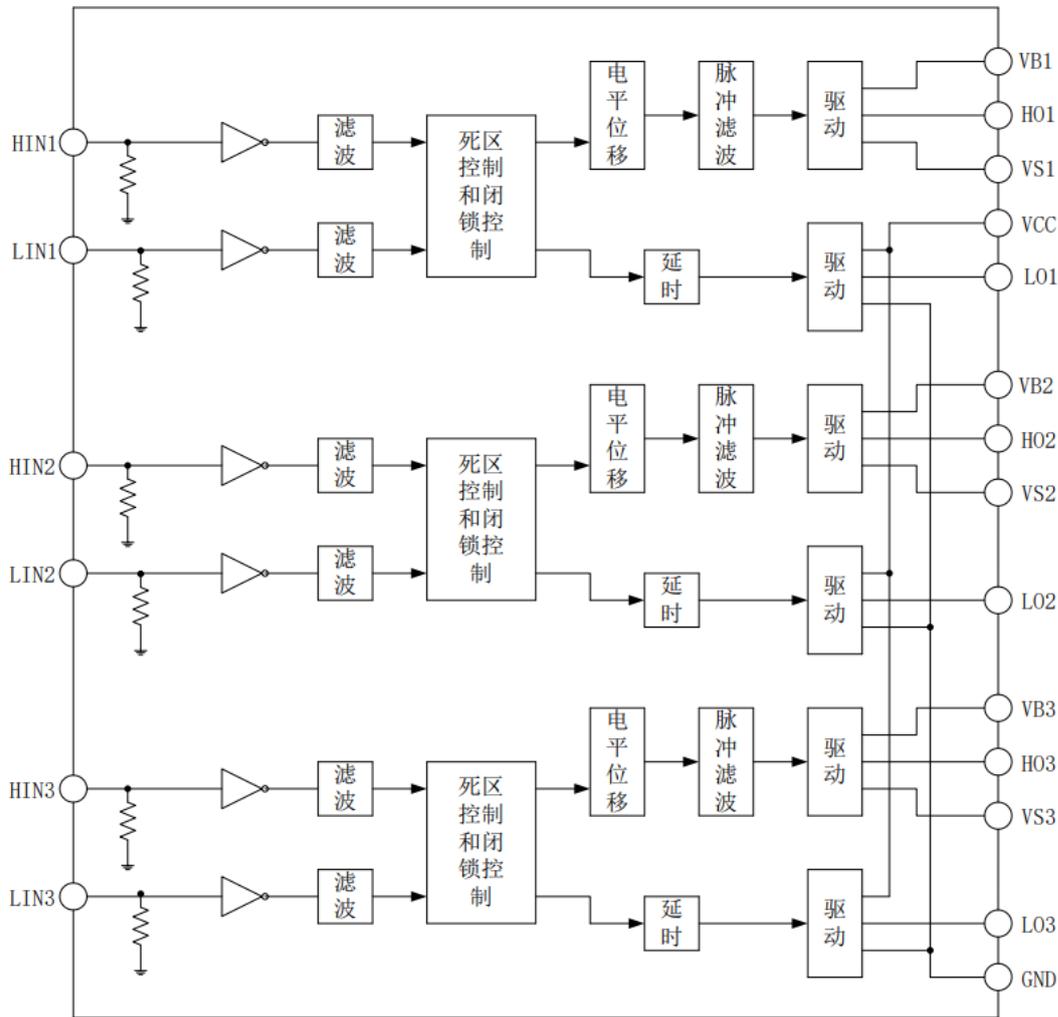
5 系统框图与应用电路

5.1 MCU 系统框图

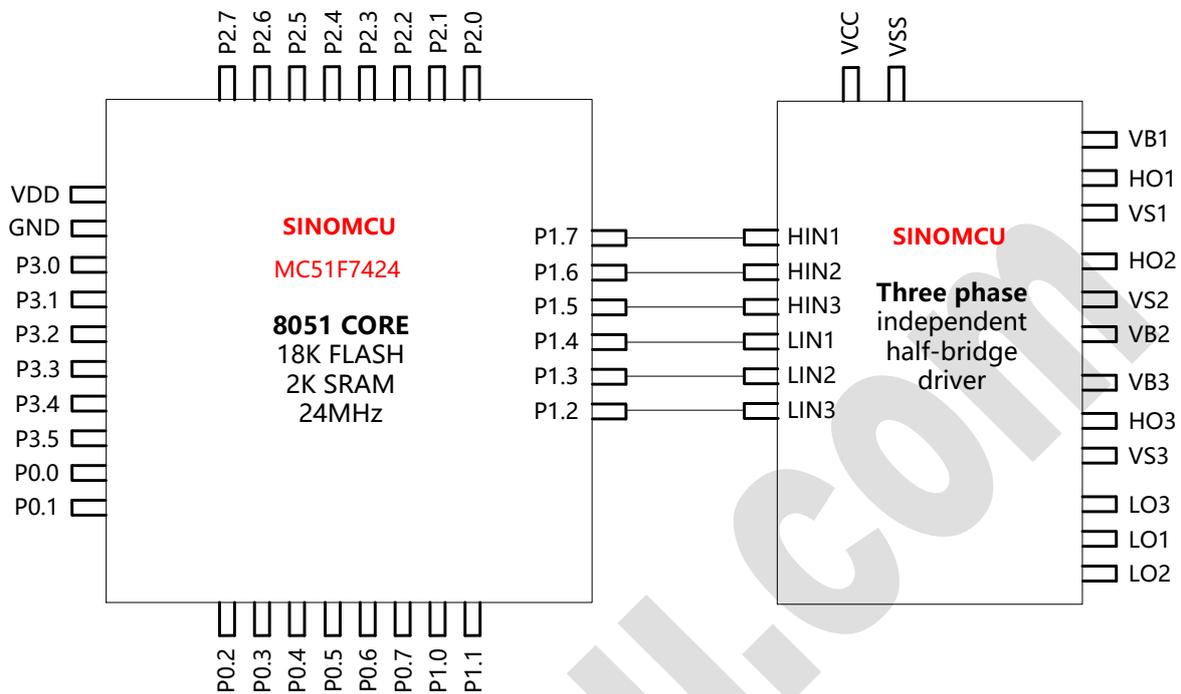




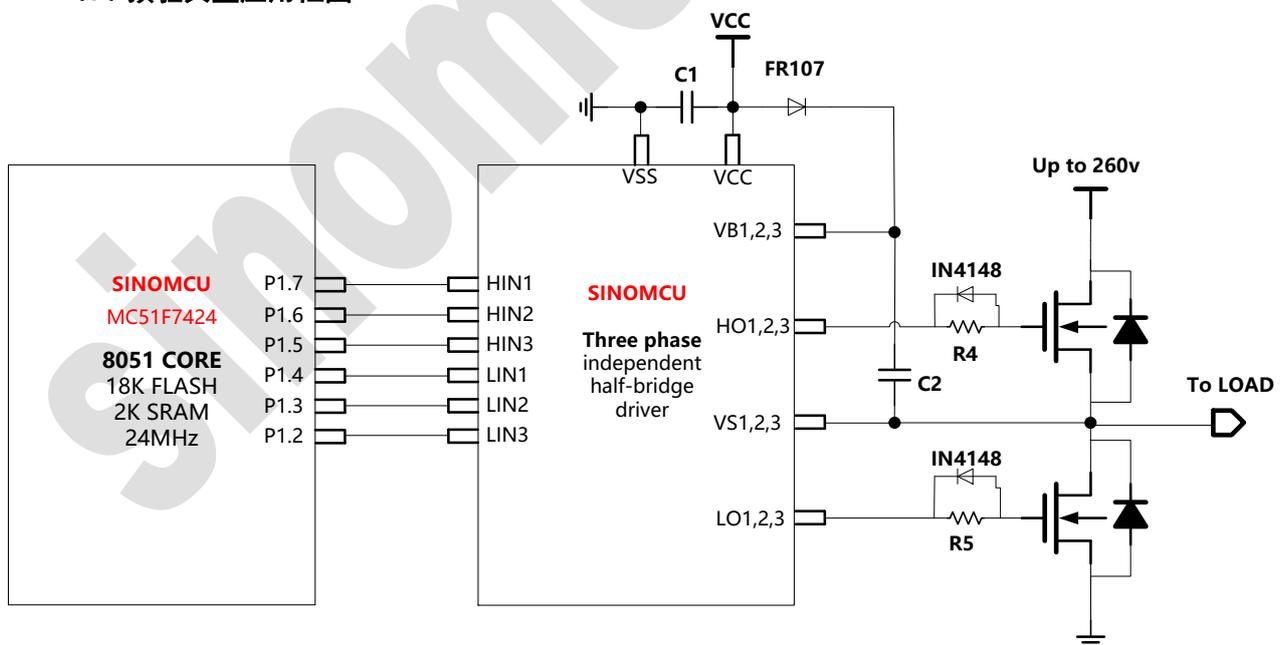
5.2 预驱系统框图



5.4 MCU 和预驱合封框图



5.5 预驱典型应用框图



注:

C1: 电源滤波电容, 根据电路情况可选择 $0.1\mu\text{F} \sim 10\mu\text{F}$;

Rg: 栅极驱动电阻, 阻值根据被驱动器件及死区时间而定。

Db: 自举二极管, 应选择高反向击穿电压 (具体耐压根据实际系统需要)、恢复时间尽量短的二极管。

Cb: 自举电容, 应选择陶瓷电容或钽电容。



Sinomcu.com



6 功能概述

6.1 中央处理器

CPU 为 1T 标准的高速 8051 内核，其指令完全兼容传统 8051 单片机。

CPU 包含复位初值为 0000H 的程序计数器 PC，包含 1 个专用累加器 A、辅助寄存器 B、堆栈指针 SP 和数据指针 DPTR/DPTR1，以及程序状态寄存器 PSW。

6.1.1 程序存储器 (FLASH ROM)

程序存储器 FLASH ROM 总的大小为 18K 字节，地址范围为 0000H~47FFFH，该 FLASH ROM 可反复擦写 2 万次，数据保存年限至少 10 年。

6.1.2 EEPROM-LIKE (附加数据区)

内置 128bytes 附加数据区，可作为 EEPROM-LIKE 使用，支持页擦除/字节烧写。

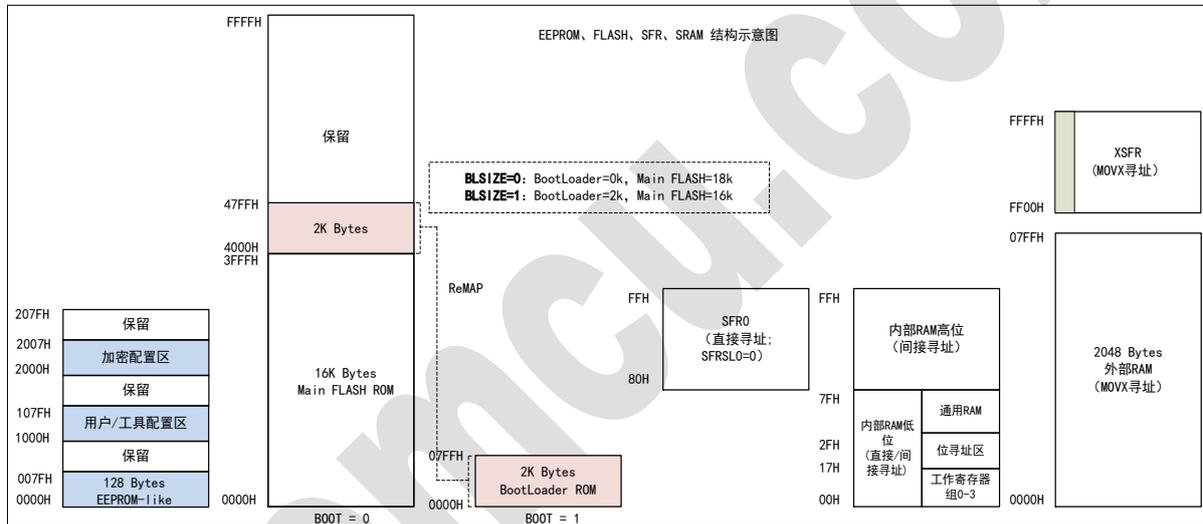
6.1.3 随机存储器 (RAM)

随机数据存储器 RAM 包括内部 256 字节和外部 2048 字节共 2304 字节的 SRAM。

6.1.4 存储器结构

程序存储器 FLASH、随机存储器 RAM 以及非易失性数据存储器 EEPROM 分别是独立编址的。由于没有提供外部存储器扩展的总线接口，所以并不能像传统的 8051 通过 P2 端口进行外扩。

存储器 MAP 示意图如下：



6.1.5 寻址方式

立即寻址、直接寻址、间接寻址、寄存器寻址、相对寻址、变址寻址、位寻址。



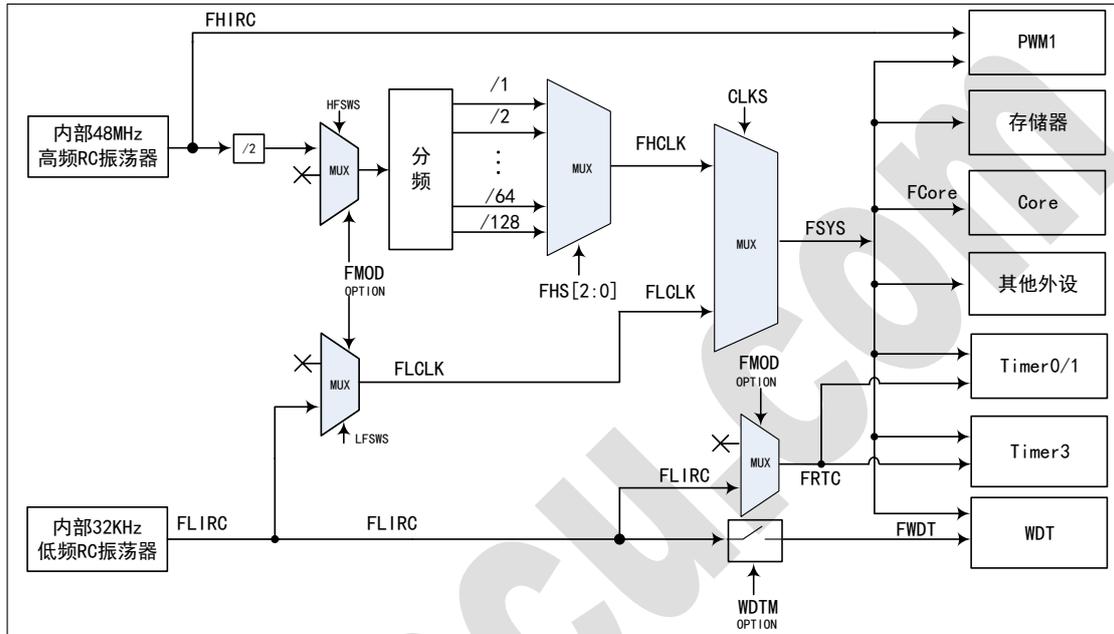
6.2 系统时钟与工作模式

6.2.1 系统时钟

芯片支持 4 种时钟源：

- ◇ 内部高频 RC 时钟 FHIRC 48MHz
 - ◇ 内部低频 RC 时钟 FLIRC 32kHz
- 支持 2 种时钟被选择为系统时钟 PSYS：
- ◇ 高频时钟 FHCLK，由 FHIRC 二分频时钟产生
 - ◇ 低频时钟 FLCLK，由 FLIRC 产生

系统时钟框图如下：



6.2.2 工作模式

CORE 支持高速运行模式、低速运行模式、停止模式、休眠模式共 4 种工作模式。

工作模式	模式描述	功耗
高速运行模式	CORE 时钟运行在高频时钟 (FHCLK) 上，所有外设均可正常工作。	高
低速运行模式	CORE 时钟运行在低频时钟 (FLCLK) 上，大部分外设可正常工作。	中
停止模式	CORE 时钟停止 (FHCLK 时钟源可选关闭)，程序计数器 (PC) 挂起，但所有外设可继续正常工作，用户可随时通过各种外设产生的中断快速唤醒 CORE。	低
休眠模式	CORE 时钟停止 (FHCLK 时钟源关闭、FLCLK 时钟源可选关闭)，程序计数器 (PC) 挂起，仅有限的外设可以继续工作，用户仅可通过这部分外设产生的中断唤醒 CORE。	最低

6.3 复位

片上五种复位方式：上电复位 POR、外部复位、低电压复位 LVR、看门狗复位、软件复位。

6.4 I/O 端口

芯片共有 3 组 8 位端口的 P0、P1 和 P2，以及一组 2 位端口的 P3，总共 4 组 I/O 端口。

每个 I/O 都有 4 种输入/输出模式可选：推挽输出模式、输入模式、高阻态模式、开漏输出模式。

推挽输出模式：此模式下能输出很强的驱动能力。

输入模式：此模式下可实现输入，而根据用户的配置实现不带上拉电阻、带上拉电阻 2 种输入方式。

高阻态模式：此模式下既不输入也不输出，既不是高电平也不是低电平，“高阻态模式”可以用来隔绝芯片和外围电路之间的相互影响，近似于断开。

开漏输出模式：此模式下仅有输出低驱动能力，无输出高驱动能力，可配置内部上拉电阻

6.4.1 数字功能端口全映射 (DFM)

本芯片部分端口可以复用为其他功能模块的输入/输出端口，数字输入功能无优先级，允许多对一映射，数字输出功能

的优先级：不支持端口全映射功能->支持全映射功能输出优先级列表->GPIO 输出，用户可根据需要通过寄存器配置成需要功



能。

芯片内置数字功能端口全映射模块 (DFM)，用户可以通过软件配置 FFM 模块将绝大多数的数字功能配置在任意一个非电源端口上。提高外设引脚布局灵活性，可以实现 PCB 过程引脚布局错误后重分配，升级 PCB 最小改动项。数字功能为输入功能 (T0/1/2 外部输入、RXD 等等) 特性时，允许多对一映射，即多种数字输入功能分配到同一 IO 端口上。

数字功能为输出功能 (T0/1/2 时钟输出、TXD 等等) 特性时，如果将多个输出特性数字功能引脚分配到同一 IO 端口，遵循固定的优先级，只能有一个输出有效。

可映射的数字功能:

功能模块	名称	类型	描述
定时器	T0	I/O	Timer0 的外部输入或 Timer0 的溢出输出
	T1	I/O	Timer1 的外部输入或 Timer1 的溢出输出
	T2	I/O	Timer2 的外部输入或 Timer2 的溢出输出
	T2EX	I	Timer2 的重载触发/输入捕捉输入
PWM	PWM0	O	PWM0 独立输出端口
	PWM1A	O	PWM1 输出通道 A
	PWM1B	O	PWM1 输出通道 B
	PWM1C	O	PWM1 输出通道 C
	PWM1AN	O	PWM1 输出通道 AN
	PWM1BN	O	PWM1 输出通道 BN
	PWM1CN	O	PWM1 输出通道 CN
	PWM1FB	I	PWM1 刹车反馈输入
UART	RX0	I	UART0 的 RXD 端口
	TX0	O	UART0 的 TXD 端口
	RX1	I	UART1 的 RXD 端口
	TX1	O	UART1 的 TXD 端口
SPI	nSS	I	SPI 从机片选端口
	SCK	I/O	SPI 主机时钟输出/从机输入
	MISO	I/O	SPI 主机数据输入/从机数据输出
	MOSI	I/O	SPI 主机数据输出/从机数据输入
CMP	CMPO0	O	比较器 0 输出
	CMP10	O	比较器 0 输出

不可映射的数字功能:

DFM 不支持全映射的功能包括: 模拟功能、外部中断 INTx、外部复位 nRST、[CLKx]/[DIOx] 和 ADTRG, 详情参考用户手册。

6.4.2 模拟功能

设置端口模式为高阻模式，并根据需求开启相应的模块控制位，端口复用为模拟功能。

端口模拟功能复用优先级高于数字功能，模拟输入功能允许多对一映射，即多种模拟输入功能分配到同一 IO 端口上。

若同一个端口复用多个模拟输出功能，且多个输出功能开启，开启的输出功能遵循固定的优先级，只能有一个输出有效。

6.5 硬件乘除法器 (MDU)

硬件实现在 1 周期内完成有符号/无符号 16-bit*16-bit 乘法

硬件实现在 8 周期内完成有符号/无符号 32-bit ÷ 16-bit 除法 (注: 除数为负数时需要特别注意, 详见用户手册 7.3 描述)

硬件实现在 1 周期内完成有符号/无符号 32-bit 数据最多 31 次移位

6.6 定时器/计数器

6.6.1 定时器 T0/T1

芯片包含 2 个兼容 8051 标准的 16 位定时器 T0 和 T1, 定时器的两个 8 位数据寄存器 (THx\TLx, x=0,1) 可作为一个 16 位寄存器来访问。

定时器具有 4 种工作方式, 通过定时器模式寄存器的方式选择位 (TxM[1:0]) 来选择定时器 Tx 的工作方式。

6.6.2 定时器 T2

芯片包含 1 个 16 位增强型定时器 T2, 兼容 52 系列中标准型 T2, 但功能更强。T2 是一个向上递增型定时器/计数器。

T2 具有 4 种工作在模式: 自动重载模式、捕获模式、波特率发生器模式、比较模式。

T2 工作方式	T2CON1	T2CON
---------	--------	-------



	Bit 6	Bit 5	Bit 0
	CM2	BR2EN	CPRL2
方式 0: 16 位重载方式	0	0	0
方式 1: 16 位捕获方式	0	0	1
方式 2: 16 位波特率发生器方式	0	1	0
方式 3: 16 位比较方式	1	0	0
无效状态	其他值		

6.6.3 定时器 T3

芯片包含 1 个 16 位基础定时器 T3, T3 是一个向上递增型定时器/计数器, 可选择系统时钟 (同步时钟) 或低频时钟 FRTC (异步时钟)。

6.7 PWM

6.7.1 16 位单路 PWM0

片上提供 1 路 8 位 PWM0 模块, 可设置独立中断向量入口, 输出极性可选, 该 PWM 也可用作具有重载功能的通用定时器使用。输出引脚为 PWM0。

PWM0 周期的计算公式:

$$\text{PWM0 周期} = \frac{\text{PWMOP} + 1}{F_{\text{sys}}}$$

注: PWM0 周期的时钟设定, 固定为 F_{SYS} 或 F_{SYS} 的分频, 最大不应该超过 16MHz。

PWM0 占空比 (默认为高电平的时间) 的计算公式:

$$\text{PWM0 占空比} = \frac{\text{PWMOD} + 1}{\text{PWMOP} + 1}$$

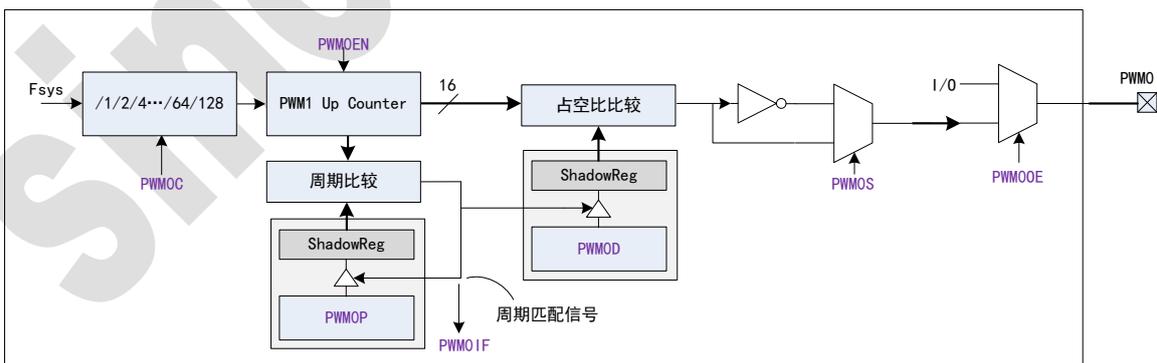
注 1: 假设为 (默认) 高电平有效, 当 $\text{PWMOD}=0$ 时, 占空比为最小 0%, 输出恒为 0, 但每个周期之间存在一个 clock (由 1 到 0) 切换的时间; 当 $\text{PWMOD} < \text{PWMOP}$, 占空比为 $\text{PWMOD}+1$ 的高电平时间; 当 $\text{PWMOD} \geq \text{PWMOP}$ 时, 占空比为最大 100%, 输出恒为 1。

注 2: 在 PWM0 输出波形时, 若当前周期或占空比被修改, 不会立即生效, 需要等到下个周期来到才会相应改变。

注 3: 占空比所代表的电平, 由 PWMOS 位决定, 用户可以切换。当 PWMOS 设为 1 时, 这里的 PWM0 占空比指 “低电平” 所占的时间。

注 4: 当用户需要 PWM0 输出恒 0/1 时, 推荐下面两种做法: A. 在 PWM 功能下反向控制极限位, 并以 100% 占空比输出, 此时将获得需要的电平值; B. 给 P_x 端口指定一个 0/1 电平, 并通过改变 PWM0OE 位退出 PWM 功能, 切换至 GPIO 的输出功能, 直接输出指定的电平值。

PWM0 结构图如下:



6.7.2 16 位增强型 PWM1 阵列 (电机控制)

- ✧ 重要寄存器受保护寄存器 PWMRLN 控制
- ✧ 16 位时基计数器
- ✧ 三种时基计数模式: 边沿对齐计数、中心对齐计数和单次计数模式
- ✧ 两种波形输出模式: 互补模式与独立模式
- ✧ 提供 PWM 周期匹配、归零匹配和占空比比较匹配中断
- ✧ 3 路互补 PWM 输出或 6 路独立 PWM 输出, 输出极性可选择

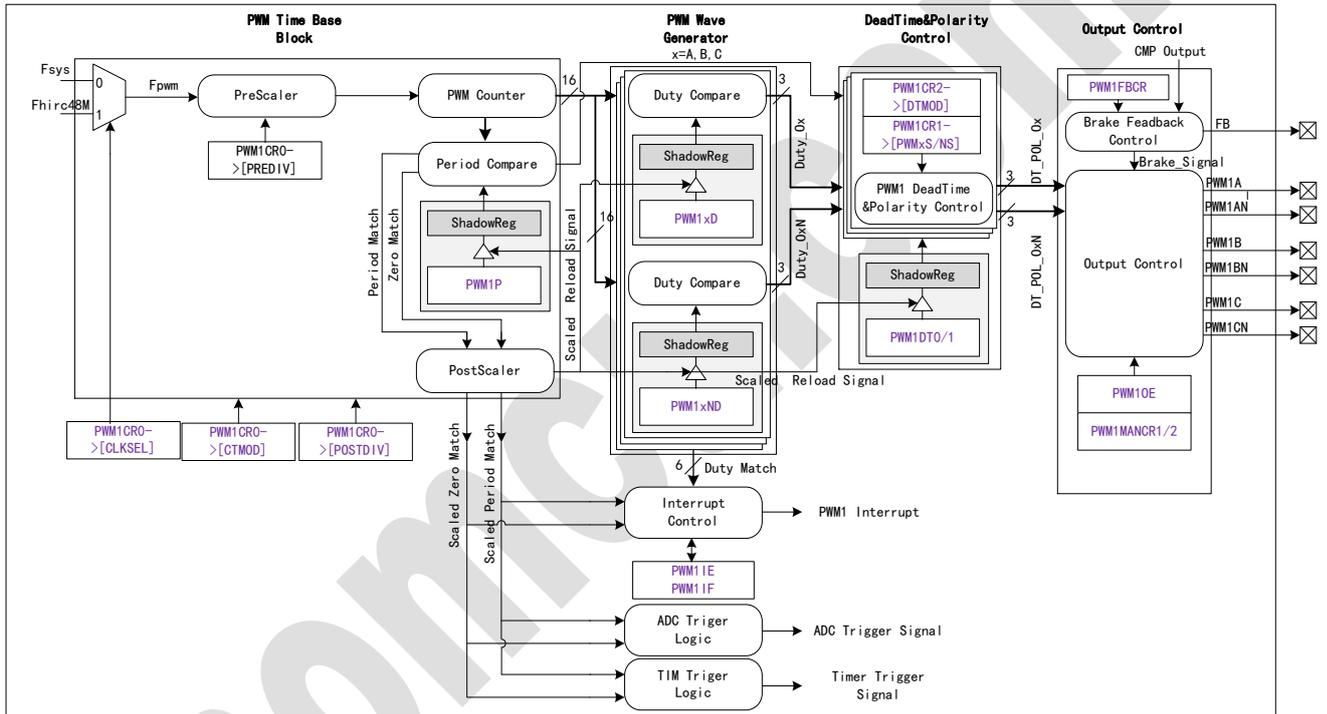


- ◇ 提供故障检测功能可紧急关闭 PWM 输出
- ◇ 提供寄存器重载使能位以保证寄存器重载同步
- ◇ 4 档预分频 / 后分频功能
- ◇ 可切换手动控制 PWM 输出
- ◇ 可选择自动触发 Timer 或 ADC 转换

芯片内建一个 16 位电机控制 PWM 阵列。PWM 模块由时基模块 (PWM Time Base Block)、波形发生模块 (Wave Generator)、死区&极性控制模块 (Dead&Polarity Control)、刹车检测 (Brake Feedback Control) 以及输出控制模块 (Output Control) 组成。

时基模块中通过一个 16 位计数器 (PWM Counter) 对 PWM 时钟 (PWM Clock) 计数, 计数器的值与周期寄存器比较产生周期匹配信号、与 0 比较产生归零信号、与占空比寄存器比较产生占空比匹配信号, 结合波形发生模块产生原始的六路 PWM 信号 Duty_Ox 和 Duty_OxN (x=A,B,C), 该原始 PWM 信号经过死区&极性控制模块后产生带死区和极性的 PWM 信号 DT_POL_Ox 和 DT_POL_OxN (x= A,B,C), 最后的输出控制模块和刹车检测模块决定是否将 DT_POL_Ox 和 DT_POL_OxN (x= A,B,C) 信号输出至 PWM 引脚 PWM1x/PWM1xN (x=A, B, C) 上。

PWM1 模块框图如下:



6.8 12-bit ADC

ADC 模块为 12-bit 逐次逼近型(SAR) ADC, 具有 12 位、10 位、8 位和 6 位模式可选, 集成采样保持和可编程数字比较器。特性如下:

- ◇ 多达 11 个外部输入通道
- ◇ 单端 12 位、10 位、8 位和 6 位模式
- ◇ 支持转换速率高达 1Msps (12 位模式下)
- ◇ 通道转换序列直接与 xdata 区关联
- ◇ 异步硬件转换触发功能, 可选择软件触发、外部 I/O、内部定时器
- ◇ 内建输出数据数字比较器, 支持上下限比较, 阈值独立配置
- ◇ 支持输出数据累加
- ◇ 支持转换完成中断和数字比较中断
- ◇ 灵活的输出数据格式
- ◇ 参考源包括: 内部快速启动 1.65V 参考、2.4/1.2V 片内高精度参考、外部参考
- ◇ 集成出厂校准的温度传感器

6.9 增强型异步通讯 UART

片上包含 2 路 UART: UART0 兼容 8051 标准的增强型通用异步收发器 UART, 波特率可选择为系统时钟分频或者定时



器 T1/T2 的时钟溢出。

UART0 的增强功能包括帧出错检测以及自动地址识别, UART0 支持 8 位同步半双工(方式 0)、8 位异步全双工(方式 1)、9 位异步固定波特率(方式 2)、9 位异步可变波特率(方式 3) 4 种工作方式。

UART1 自带波特率发生器, 波特率可选择为系统时钟分频或者波特率发生器输出。

UART1 没有错误检测和自动硬件地址识别, 且 UART1 仅支持 8 位异步全双工(方式 1)、9 位异步可变波特率(方式 3) 2 种工作方式, 其寄存器功能和 UART0 相同。

6.10 串行外设接口 SPI

SPI 支持全双工, 3 线/4 线同步传输, 主从机操作模式可选, LSB/MSB 优先可选, 带芯片中断主模式故障出错标志, 带写入冲突标志保护等功能。

串行外部设备接口(SPI)是一种高速串行通信接口, 允许芯片与外部设备(包括芯片)进行全双工同步串行信号通信。

6.11 电压比较器

2 个独立模拟电压比较器, 反相输入端参考信号可选外部输入或内部电压基准, 内部电压基准多档可调, 内置施密特窗口电路和输出数字滤波电路, 输出触发方式可选。

- ◇ 高达 9 (CMP0)或 9 (CMP1)路外部正相输入
- ◇ 高达 9 (CMP0)或 9 (CMP1)路外部负相输入
- ◇ 可选择内部输入通道:
- ◇ 内部连接 LDO 输出
- ◇ 直接连接到 GND
- ◇ 直接连接到 VDD
- ◇ 专用的 6-bit DAC 参考
- ◇ 滤波后输出可以映射到所有引脚
- ◇ 可编程施密特窗口电压, 0~90mV 之间, 4 档可调
- ◇ 输出中断沿可选择上升、下降或双沿
- ◇ 可连接 PWM1 刹车保护功能

6.12 运算放大器

1 个独立模拟运算放大器, 内部多档可调放大倍数(负反馈增益)。

- ◇ 正/反向输入支持高达 7 路外部端口输入
- ◇ 内部固定多档倍数放大可选
- ◇ 内部输出直接作为 ADC 内部通道进行采样

6.13 中断

中断包括外部中断 INTOX(有 5 个通道共用该中断源)、INT1X(有 5 个通道共用该中断源)、定时器中断(T0、T1、T2、T3)、UART0 中断、ADC 转换中断、PWM0 中断、PWM1 中断、UART1 中断、SPI 中断、PWM1 刹车保护中断(PWM1FB)、CRC 中断共 15 个可用中断源, 分为 4 个中断优先级。

每个中断均具有独立的中断标志位, 中断使能位、中断向量和优先级设置位, 还可以通过 1 个全局中断使能位将所有中断同时禁止。

6.14 其他辅助功能

6.14.1 双 DPTR

DPTR 本质是一个 16 位的特殊功能寄存器, 其高位字节寄存器用 DPH 表示, 低位字节寄存器用 DPL 表示。

本芯片重新设计了架构, 升级了内核, 增加了另一组数据指针 DPTR1, 其高位字节寄存器用 DPH1 表示, 低位字节寄存器用 DPL1 表示。这样的做法, 既可以兼容了老的 51 代码, 软件还能利用提供的两组数据指针 DPTR 及 DPTR1, 进一步加快程序的执行速度同时缩减代码量。

6.14.2 循环冗余校验(CRC)

循环冗余校验(Cyclic Redundancy Check, CRC)是一种根据输入数据产生简短固定位数校验码的一种散列函数, 主要用来提高系统的可靠性。

6.15 片上调试 OCD 和在电路编程 ICP 接口

芯片内嵌片上调试(OCD)功能, 这为用户提供了低成本的调试方法, 并且本芯片充分考虑了用户的需求, 提供了精确的 2 线调试接口电路, 以及自动二选一的两组调试实物接口(在用户配置字中设定, 默认为第一组调试接口)。当一组连接后, 另一组自动失效。在引脚复用的场合可以真正做到全仿真。

6.16 IAP(片上编程)

片上 EEPROM-LIKE 数据存储器和 FLASH 存储器, 支持用户程序在带电工作中实时地读出或写入数据。当然, 用户也可以通过相关的工具, 由外部直接操作。在读数据时, 利用 MOV_C 指令间接寻址, 通过 EERD 标志位进行区分读的是 FLASH 区,



还是 EEPROM-LIKE 区；而写入数据时，通过 EERD 标志位进行区分写的是 FLASH 区或 EEPROM-LIKE，通过操作 地址寄存器 IAPAD、数据寄存器 IAPDB 进行。

Sinomcu.com



7 MCU电气特性

下述无特殊说明的情况时， $T_a=25^{\circ}\text{C}$ ， $V_{DD}-GND=5\text{V}$ 。

7.1 极限参数

参数	符号	值	单位
直流供电电压	VDD/GND	-0.3~5.5	V
IO 输入/输出电压	Vin/Vout	GND-0.3~VDD+0.3	V
工作环境温度	Ta	-40~105	$^{\circ}\text{C}$
储存环境温度	Tstg	-55~150	$^{\circ}\text{C}$
片上 FLASH/EEPROM 操作温度	Tflash	-40~105	$^{\circ}\text{C}$

注：流过 VDD、GND 电流总和的最大值在 $5.0\text{V}/25^{\circ}\text{C}$ 下必须小于 200mA 。本规格仅采用本芯片在上述条件内测试获得，对超出上述条件的“特殊应用”不做保证。若芯片长期处于极限参数的最大或者最小条件下工作，可能会直接影响器件的可靠性并加速器件的老化。

7.2 推荐工作条件

参数	符号	最小值	最大值	单位	备注
工作电压	VDD-GND	2.0	5.5	V	CORE 可运行于 HIRC@375KHz~24MHz LIRC@32KHz 建议按需开启 LVR。
工作环境温度	Ta	-40	105	$^{\circ}\text{C}$	-

7.3 直流特性参数

特性	符号	引脚	条件	最小	典型	最大	单位
输入低电压 (斯密特输入方式)	Vil	所有输入脚	IO 输入模式下	GND-0.3	-	0.2VDD	V
输入高电压 (斯密特输入方式)	Vih	所有输入脚	IO 输入模式下	0.8VDD	-	VDD+0.3	V
输入漏电流	Iilc	所有输入脚	IO 输入模式下，Vin=VDD 或者 GND	-1	-	1	μA
输出漏电流	Iolc	所有输入脚	IO 输出模式下，Vout=VDD 或者 GND	-1	-	1	μA
输出高电流 (推挽输出)	Ioh01 Ioh02	所有 IO	IO 输出模式下，Voh=0.9VDD	-	10 20	-	mA
输出低电流 (推挽输出)	Iol01 Iol02	所有 IO	IO 输出模式下，Vol=0.1VDD	-	20 40	-	mA
内部上拉电阻	Rpu	P0, P1, P2, P3	VDD=5V, Vin=0, 输入上拉功能使能	-	20	-	$\text{K}\Omega$
输入 RESET 低电平	Vilrst	nRST pin	作为 RESET 使用时	GND	-	0.2VDD	V
输入 RESET 高电平	Vihrst	nRST pin	作为 RESET 使用时	0.8VDD	-	VDD	V
RESET 引脚的内部上拉电阻	Rrst	nRST pin	作为 RESET 使用时	20	-	600	$\text{K}\Omega$
工作电流 (所有未作说明的功能模块关闭；所有引脚无负载；CORE 执行 NOP 指令)	Iddc	VDD	VDD=5V, F _{CORE} =24MHz@HIRC	-	7.5	-	mA
			VDD=5V, F _{CORE} =12MHz@HIRC	-	5	-	mA
			VDD=5V, F _{CORE} =6MHz@HIRC	-	3.5	-	mA
			VDD=5V, F _{CORE} =3MHz@HIRC	-	2	-	mA
			VDD=5V, F _{CORE} =32KHz@LIRC, HIRC 关, XTAL 关	-	50	-	μA
待机电流 (停止模式)	Istop	VDD	VDD=5V, F _{CORE} =24MHz@HIRC; CORE 停止, LIRC 关, XTAL 关; WDT 关, LVR 开; 所有引脚无负载, INTn 唤醒开; 其他功能模块关	-	1.5	-	mA
			VDD=5V, F _{CORE} =32KHz@LIRC; CORE 停止, HIRC 关, XTAL 关; WDT 关, LVR 开; 所	-	70	-	μA



特性	符号	引脚	条件	最小	典型	最大	单位
			有引脚无负载, INTn 唤醒开; 其他功能模块关				
待机电流 (休眠模式)	Isleep	VDD	VDD=5V, CORE 休眠, HIRC/LIRC 关, XTAL 关; WDT 关, LVR 开; 所有引脚无负载, INTn 唤醒开; 其他功能模块关	-	5	-	uA
待机后定时唤醒的平均电流 (休眠模式)	I _{sa}	VDD	VDD=5V, CORE 休眠, HIRC 关, XTAL 关, LIRC 开, T3 的 1S 定时唤醒开; WDT 关, LVR 开; 所有引脚无负载; 其他功能模块关	-	12	-	uA
WDT 电流	I _{wdt}	VDD	VDD=5V, CORE 休眠, HIRC/LIRC 关, XTAL 关; WDT 工作; 其他功能模块关	-	-	3	uA
LVR 电流	I _{lvr}	VDD	VDD=5V, CORE 休眠, HIRC/LIRC 关, XTAL 关; WDT 关, LVR 开; 其他功能模块关	-	-	3	uA
RAM 保持电压	V _{RAM}	VDD	-	-	1.3	-	V

7.4 LVR 特性参数

特性	符号	条件	最小	典型	最大	单位
LVR 设定电压 1	V _{lvr1}	LVR 使能, VDD=2.0~5.5V	-	2.1	-	V
LVR 设定电压 2	V _{lvr2}		-	2.5	-	V
LVR 设定电压 3	V _{lvr3}		-	3.5	-	V
LVR 设定电压 4	V _{lvr4}		-	4.1	-	V
LVR 回滞电压	V _{lvrs}		-	-	100	mV

7.5 比较器特性参数

特性	符号	条件	最小	典型	最大	单位
工作电流	I _{COMP}	V _{DDA} =5.0V	-	50	100	μA
工作温度	T _A		-40	25	105	°C
输入失调电压	V _{io}	T _a =25°C	-	5	10	mV
输入共模电压	V _{icm}	-	0.1	-	V _{DD} -0.1	V
输入电流	I _{IN}		-	0	1	μA
小信号响应时间	Tr _{s1}	VDD=5V, 无迟滞, 正反相输入 10mV 差分变化	-	-	0.5	uS
大信号响应时间	Tr _{s2}	VDD=5V, 无迟滞, 正反相输入 100mV 差分变化	-	-	0.3	uS
施密特窗口 1	V _{smt1}	VDD=5V, CnSMT[1:0]=00b, 双边		0		mV
施密特窗口 2	V _{smt2}	VDD=5V, CnSMT[1:0]=01b, 双边		15 注	20	mV
施密特窗口 3	V _{smt3}	VDD=5V, CnSMT[1:0]=10b, 双边		30	40	mV
施密特窗口 4	V _{smt4}	VDD=5V, CnSMT[1:0]=11b, 双边		90	110	mV
内部参考 DAC 分辨率	N _r			6		Bits

注: 表中施密特窗口值为单边窗口值, 实际双边对称设计。

7.6 运算放大器特性参数

特性	符号	条件	最小	典型	最大	单位
工作电压	V _{DDA}	-	V _{DD}	5.0	5.5	V
工作电流	I _{AMP}	V _{DDA} =5.0V	-	0.7	1	mA
工作温度	T _A	-	-40	25	105	°C
输入共模电压范围	V _{IN}	-	V _{SS}	-	V _{DD}	V
输入失调电压	V _{OFFSET}	-	-	±2	±4	mV
输入失调电压随温度变化率	dV _{OFFSET} /dT	-	-	18	25	μV/°C
共模抑制比	CMRR		60	90	-	dB
电压抑制比	PSRR		60	90	-	dB
开环增益	A _{OL}		60	80	-	dB
增益带宽	GBW		2	8	-	MHz
压摆率	SR		4.5	6	-	V/μS
电阻性负载	R _{LOAD}		4	-	-	kΩ
电容性负载	C _{LOAD}		-	-	50	pF



特性	符号	条件	最小	典型	最大	单位
驱动电流	I_{LOAD}		-	-	2	mA
高饱和输出电压	VOH_{SAT}	$R_L=4\text{ k}\Omega$, 输入 V_{DDA}	$V_{DDA}-200$	-	-	mV
低饱和输出电压	VOL_{SAT}	$R_L=4\text{ k}\Omega$, 输入 V_{SS}	-	-	$V_{SS}+200$	mV
相位裕度	PM		-	60	-	°
关闭状态到唤醒建立时间	T_{WAKEUP}	$R_L \geq 4\text{ k}\Omega$, $C_L \leq 50\text{ pF}$, 电压跟随器	-	2.5	5	μs
增益精度	P_{GAIN}	$T_A=-40\sim 105^\circ\text{C}$, $V_{DD}=5.0\text{V}$	-	± 0.5	± 1	%
增益值 1	GAIN1	反馈阻值/负端阻值		1		
增益值 2	GAIN2	反馈阻值/负端阻值		2		
增益值 3	GAIN3	反馈阻值/负端阻值		4		
增益值 4	GAIN4	反馈阻值/负端阻值		8		
增益值 5	GAIN5	反馈阻值/负端阻值		16		
增益值 6	GAIN6	反馈阻值/负端阻值		32		
增益值 7	GAIN7	反馈阻值/负端阻值		64		

7.7 ADC 特性参数

下表为分辨率 12bit 参数

特性	符号	条件	最小	典型	最大	单位
ADC 有效工作电压	V_{ADC}	-	2.5	-	5.5	V
分辨率	Nr	12-bit 模式	-	12	-	bit
		10-bit 模式	-	10	-	bit
		8-bit 模式	-	8	-	bit
		6-bit 模式	-	6	-	bit
转换率	F_s	12-bit 模式	-	-	900	ksps
积分线性误差	INL	$V_{DD}=5\text{V}$, $F_{ADC}=1\sim 16\text{MHz}$, 采样时间= 8Clk , 12bit 精度	-	-	± 2	LSB
微分线性误差	DNL	$F_{ADC}=16\text{MHz}$	-	-	± 1	LSB
上限偏置误差	E_{ot}	$F_{ADC}=16\text{MHz}$	-	± 1	± 4	LSB
下限偏置误差	E_{ob}	$F_{ADC}=16\text{MHz}$	-	± 1	± 4	LSB
零点偏移误差	E_z	$F_{ADC}=16\text{MHz}$	-	± 0.5	± 4	LSB
总绝对误差	E_{ad}	$F_{ADC}=16\text{MHz}$	-	± 4	-	LSB
转换时钟	F_{ADC}	$V_{DD}=5\text{V}$	-	-	16	MHz
		$V_{DD}=3\text{V}$	-	-	16	MHz
转换时间	T_{con}	$V_{DD}=5\text{V}$, $F_{ADC}=16\text{MHz}$, 采样时间= 4Clk , 12-bit 模式	17	-	-	T_{ADC}
ADC 输入电压	V_{ain}	-	GND	-	V_{REF}/Gain	V
ADC 输入阻抗	R_{ain}	-	2	-	-	$\text{M}\Omega$
ADC 输入电流	I_{ain}	-	-	-	10	μA
ADC 动态电流	I_{add}	AD 转换中	-	1	1.5	mA
ADC 静态电流	I_{ads}	ADEN 位=0	-	0.1	1	μA
模拟信号源推荐阻抗	Z_{ain}	-	-	-	10	$\text{K}\Omega$
内部参考电压 1	V_{ref}	@ $V_{DD} \geq 2.5\text{V}$	1.59	1.62	1.65	V
启动时间	T_{on}				1.5	μs
内部参考电压 2	V_{ref}	@ $V_{DD} \geq 2.5\text{V}$, 全温度, EXVRS[1:0]=10b	2.31	2.35	2.39	V
		@ $V_{DD} \geq 2.5\text{V}$, 全温度, EXVRS[1:0]=01b	1.16	1.18	1.20	V
启动时间	T_{on}	4.7 μF 钽电容+0.1 μF 瓷片电容@ V_{REF} pin	-	3	-	ms
		0.1 μF 瓷片电容@ V_{REF} pin	-	100	-	μs

温度传感器特性

特性	符号	条件	最小	典型	最大	单位
V_{SENCE} 温度线性度	$T_L^{(注1)}$		-	± 1	± 2	$^\circ\text{C}$
平均斜率	$Avg_Slope^{(注1)}$		-	2.82	-	$\text{mV}/^\circ\text{C}$
30 $^\circ\text{C}$ ($\pm 5^\circ\text{C}$) 的电压 ^(注2)	V_{30}		704	751	798	mV
启动时间	$t_{START}^{(注1)}$	Buffer 启动时间	4	-	10 ^(注3)	μs



读取温度时的 ADC 采样时间	$t_{s_temp}^{(注1)}$	4	-	-	us
-----------------	----------------------	---	---	---	----

注1: 由设计保证, 未经生产测试。

注2: 在 $VDD = 3.3 V \pm 10 mV$ 测量。V30 ADC 转换结果存储于 TS_CAL1 字节中。请参见下表<3 温度传感器校准值>。

注3: ADEN 使能后, 延迟 256us 后, 才可以使能 TSEN, 再等待 tSTART 时间后可以 ADC 采样。只要 ADEN 保持开启, 后续的再次使能 TSEN, 只需等待 tSTART 时间后就可以 ADC 采样。

由于工艺差别, 温度传感器的偏移因芯片而异, 因此未校准的内部温度传感器仅适合检测温度变化的应用。

为提高温度传感器的测量精度, 每个器件都单独出厂校准。温度传感器的出厂校准数据储存在系统存储区, 访问模式为只读。

温度传感器校准值

名称	说明	存储地址
ADC_Temp1	内部温度传感器通道 ADC 原始数据 (常温), $VDD=3.0V (\pm 10mV)$	1884H - 1885H
Sens_Temp1	获取 ADC_Temp1 的常温温度值, 单位 $0.0625^{\circ}C$ 举例, 读取的值 0x190 (400), 则实际温度 $400 * 0.0625^{\circ}C = 25^{\circ}C$	1888H - 1889H

7.8 片上 FLASH 特性

特性	符号	条件	最小	典型	最大	单位
Page sizes	Spage			128		bytes
Flash 读取电流	Iread	@24MHz		1.2	1.6	mA
编程电流	Iprog	字节编程			2.8	mA
		Page 编程			3.5	mA
擦除电流	Ierase	Sector 擦除			2	mA
字节编程时间	Tbprog	Byte 编程	6		7.5	us
擦除时间	Terase	Sector/block 擦除	4		5	ms
	Tcerase	Chip 擦除	20		40	ms
FLASH 读写循环次数	N_{ENDUR}	-	20000	-	-	cycle
FLASH 数据保存时间	T_{FRET}	-	100	-	-	year

注: 片上 FLASH 支持 IAP, 但可以通过 ICP 进行操作, 但当 IAP 操作时芯片的 F_{SYS} 必须处于 HIRC 时钟下 (推荐 2MHz 以上, LIRC 时钟或者外部 OSC 时钟下禁止 IAP 操作)。

7.9 交流电气参数

特性	符号	条件	最小	典型	最大	单位
HIRC 振荡频率	F_{HIRC}	$VDD=5V$, 常温	-1%	48	+1%	MHz
		$T=-40^{\circ}C \sim 105^{\circ}C$, $VDD=2.4 \sim 5.5V$	-2.5%	48	+2.5%	MHz
HIRC 起振时间	T_{HIRC}	$VDD=2.4 \sim 5.5V$	-	-	50	us
LIRC 振荡频率	F_{LIRC}	$VDD=5V$	-5%	32	+5%	KHz
LIRC 起振时间	T_{LIRC}	$VDD=2.0 \sim 5.5V$	-	-	150	us
外部复位脉冲宽度	T_{RST}	-	10	-	-	us

注: 晶体负载电容请参考所购买的晶体振荡器规格进行匹配。



8 预驱电气特性

8.1 极限参数

符号	参数名称	测试条件	最小	最大	单位
自举高端 VB 电源	VB1、VB2、VB3	-	-0.3	280V	V
高端悬浮地端	VS1、VS2、VS3	-	VB-25	VB+0.3	V
高端输出	H01、H02、H03	-	VS-0.3	VB+0.3	V
低端输出	L01、L02、L03	-	-0.3	VCC+0.3	V
电源	VCC	-	-0.3	25	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-	-0.3	VCC+0.3	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-	-0.3	VCC+0.3	V
环境温度	环境温度	-	-40	125	°C
储存温度	储存温度	-	-55	150	°C
焊接温度	焊接温度	T=10S	-	300	°C

注：超出所列的极限参数可能导致芯片内部永久损坏或性能劣化，在极限的条件下长时间运行会影响芯片的可靠性。

8.2 典型参数

无另外说明，在 TA=25°C，Vcc=12V，负载电容 CL=1nF 条件下

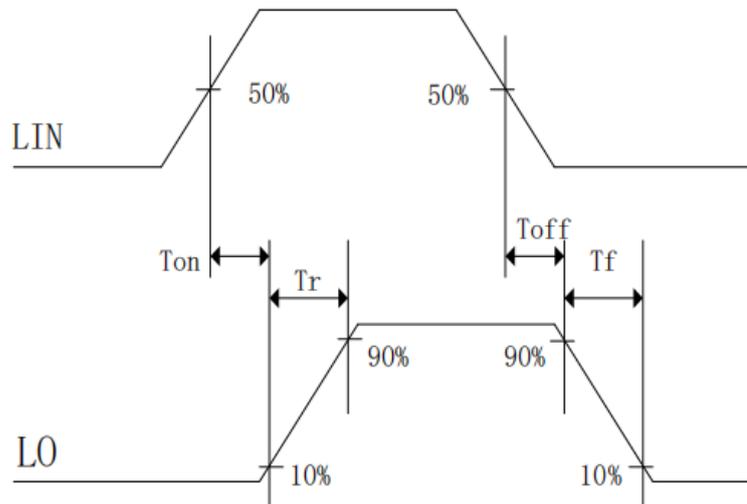
参数名称	符号	测试条件	最小	典型	最大	单位
电源	VDD	-	5	12	20	V
输入逻辑信号高电位	Vin(H)	所有输入控制信号	2.5	-	-	V
输入逻辑信号低电位	Vin(L)	所有输入控制信号	0.3	0	0.1	V
输入逻辑信号高电平的电流	IN(H)	Vin=5V	-	-	20	uA
输入逻辑信号低电平的电流	IN(L)	Vin=0V	-15	-	-	uA
悬浮电源漏电流	ILK	VB1, 2, 3=VS1, 2, 3=300V	-	0.1	1	uA
VBS 静态电流	IQBS	VIN 悬空	-	20	50	uA
VBS 动态电流	IPBS	f=16KHZ	-	100	200	uA
Vcc 静态电流	IQcc	VIN 悬空	-	150	350	uA
Vcc 动态电流	IPcc	f=16KHZ	-	400	600	uA
VS 静态负压	VSN	-	-	-6	-	v
LIN 高电平输入偏置电流	ILINH	VLIN=5V	-	20	40	uA
LIN 低电平输入偏置电流	ILINL	VLIN=0V	-	-	2	uA
HIN 高电平输入偏置电流	IHINH	VLIN=5V	-	20	40	uA
HIN 低电平输入偏置电流	IHINL	VLIN=0V	-	-	2	uA
VCC 电源欠压关断特性						
Vcc 开启电压	Vcc(on)	-	-	4.3	-	v
Vcc 关断电压	Vcc(off)	-	-	4.2	-	v
VB 电源欠压关断特性						
VB 开启电压	VB(on)	-	-	4.1	-	v
VB 关断电压	VB(off)	-	-	4.0	-	v
输入下拉电阻	RIN	-	-	240		KΩ
HO 下拉电阻	RHO	-	-	70		KΩ
LO 下拉电阻	RLO	-	-	70		KΩ
低端输出 L0、LO 开关时间特性						
开延时	Ton	见低端输出 L0 开关时间波形	-	320	420	nS
关延时	Toff	见低端输出 L0 开关时间波形	-	120	220	nS
上升时间	Tr	见低端输出 L0 开关时间波形	-	35	70	nS



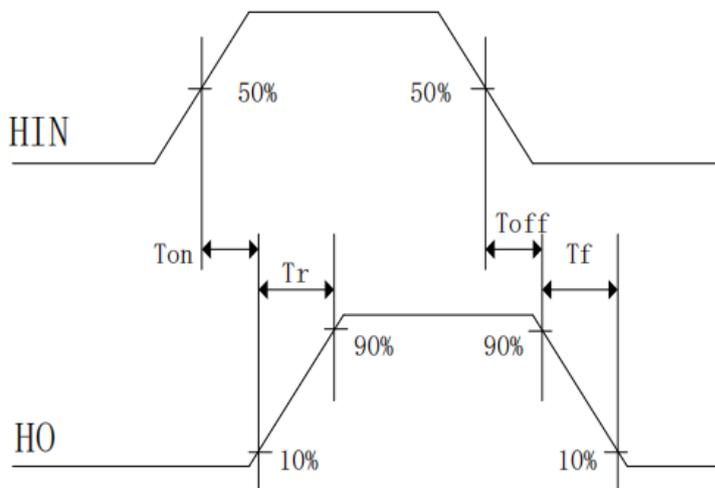
下降时间	Tf	见低端输出 LO 开关时间波形	-	25	50	nS
高端输出 HO、HO 开关时间特性						
开延时	Ton	见高端输出 HO 开关时间波形	-	320	420	nS
关延时	Toff	见高端输出 HO 开关时间波形	-	120	220	nS
上升时间	Tr	见高端输出 HO 开关时间波形	-	35	70	nS
下降时间	Tf	见高端输出 HO 开关时间波形	-	25	50	nS
死区时间特性						
死区时间	DT	见图 7-3, 无负载电容 CL=0	100	200	300	nS
IO 输出最大驱动能力						
IO 输出拉电流	IO+	Vo=0V, VIN=VIH PW≤10uS	-	+0.8	-	A
IO 输出灌电流	IO-	Vo=12V, VIN=VIL PW≤10uS	-	-1.2	-	A

8.3 特性曲线

低端输出 LO 开关时间波形图



高端输出 HO 开关时间波形图





输入输出逻辑真值表

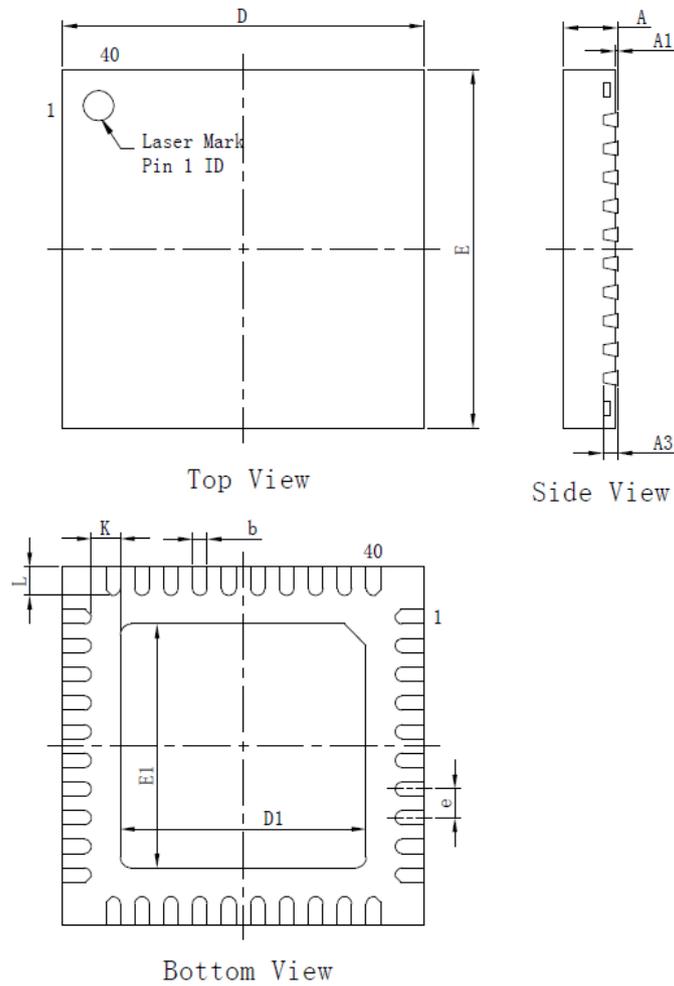
符号	参数名称	测试条件	最小
输入、输出逻辑			
HIN	LIN	HO	LO
0	0	0	0
0	1	0	1
1	0	1	0
1	1	0	0

Sinomcu.com



9 封装特性

9.1 QFN40 封装尺寸图

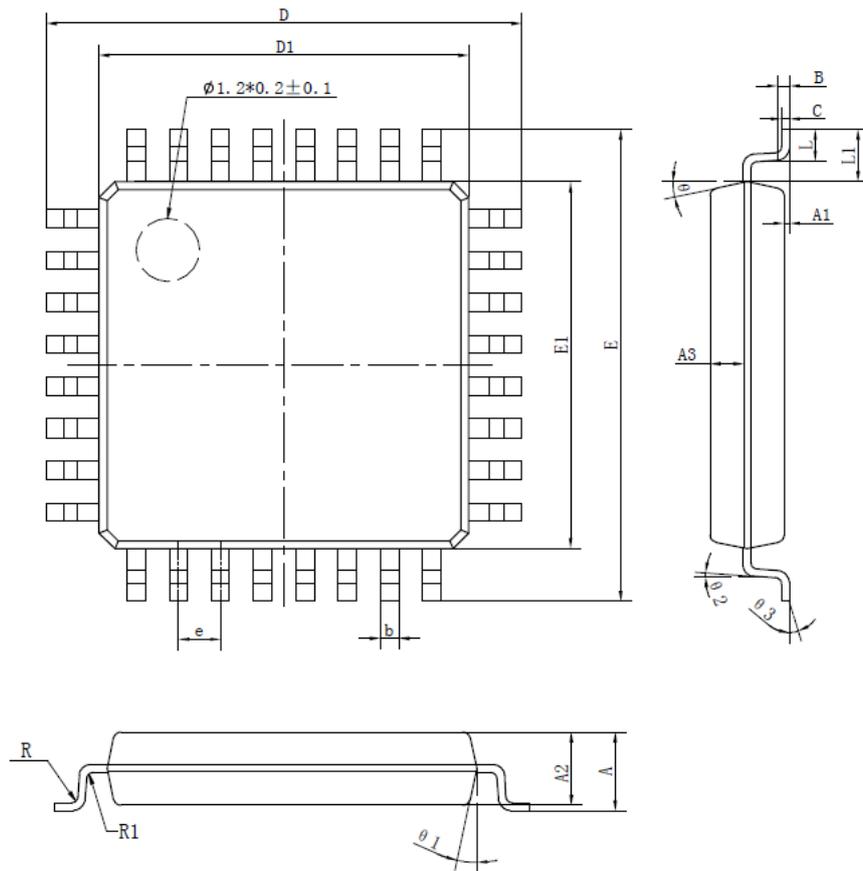


1. 图不是按照比例绘制。
2. 尺寸单位为毫米。

标号	毫米		
	最小值	典型值	最大值
A	0.7	0.75	0.8
A1	0.00	-	0.05
A3	0.203REF		
b	0.15	0.20	0.25
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D1	3.30	3.40	3.50
E1	3.30	3.40	3.50
e	0.40TYP		
K	0.2	-	-
L	0.32	0.40	0.48



9.2 LQFP32 封装尺寸图



1. 图不是按照比例绘制。
2. 尺寸单位为毫米。

标号	毫米			标号	毫米		
	最小值	典型值	最大值		最小值	典型值	最大值
A	-	-	1.60	D1	6.90	7.00	7.10
A1	0.05	-	0.15	E	8.80	9.00	9.20
A2	1.35	1.40	1.45	E1	6.90	7.00	7.10
A3	0.59	0.64	0.69	eB	8.10	-	8.25
b	0.33	-	0.41	e	0.80BSC		
b1	0.32	0.35	0.38	L	0.45	-	0.75
c	0.13	-	0.17	L1	1.00REF		
c1	0.12	0.13	0.14	0	0°	-	7°
D	8.80	9.00	9.20				



10 产品命名

MS80	46	A0	YP	X
①	②	③	④	⑤

- ① 标识内核
MS80: 工控产品线 合封/定制类产品
- ② 子系列名称
46: MC51F7424 与预驱合封
- ③ 管脚排序类别
A0: 基础排序
- ④ 封装标识, 1 位或 2 位字母组成
YP: QFN40
ZC: LQFP32
- ⑤ 温度范围
6: $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$
7: $-40^{\circ}\text{C}\sim 105^{\circ}\text{C}$

Sinomcu.com



11 修改记录

版本号	修订者	修订日期	修订内容
V1.0.0	晟矽微电	2023-2-25	初始版本

Sinomcu.com



12 免责声明

本资料内容为晟矽微电子（以下简称“我公司”）版权所有。

我公司将力求本资料的内容做到准确无误，但同时保留在不通知用户的情况下，对本资料内容的修改权。如您需要获得最新的资料，请及时联系我公司。

我公司将尽最大努力为您提供高品质、高稳定性的产品。尽管如此，由于一般半导体器件的电气敏感性及易受到外部物理损伤等固有特性存在，所以难免造成半导体器件出现故障或失效的可能。当您使用我公司产品时，有责任按照本资料以及相连资料中提到的“规则”来设计一个稳定及安全可靠的系统环境。另外，在遇到超规格（本资料中未描述到内容）的使用，请您提前咨询我公司，以免因我公司产品在一些特殊设备中或者特殊环境下的使用，导致财产损失、人员伤亡等严重后果的发生。因超规格的使用、未经咨询授权我公司产品的使用，我公司对此不承担任何法律责任。

Shinomico.com