

晟矽微电 应用经验

IIC 注意事项

V1.1





目 录

1 适用范围.....	1
2 代码功能.....	1
2.1 IIC_24C02.....	1
2.2 IIC_Master.....	1
2.3 IIC_Slave_带数据地址收发.....	1
2.4 IIC_Slave_Send.....	1
2.5 IIC_Slave_Transceiver.....	1
3 注意事项.....	2
3.1 问题和现象.....	2
3.2 原因分析.....	3
3.3 解决方案.....	3
4 修订记录.....	4
5 免责声明.....	5



1 适用范围

本文档仅适用于支持 IIC 主/从机的芯片，比如 MS32F7223、MC32F8152

例程基于 MS32F7223_2025_03_14_V1.6。

本文基于 MS32F7223 用户手册 V1.1.4。

2 代码功能

2.1 IIC_24C02

作为主机与 24C02 通信，主机先写入数据后再读出。

2.2 IIC_Master

与普通从机通信，主机先写入数据后再读出。

2.3 IIC_Slave_带数据地址收发

MS32F7223 作为从机，接收到地址与写命令后，接收字地址，然后接收数据；接收到地址与读命令后，接收字地址，将之前接收到的数据发出。

支持连续写入数据，即只给起始字地址，然后连续接收/发送数据，通信过程：起始信号+从机地址/写命令+字地址+数据+...+数据+停止位；起始信号+从机地址/写命令+字地址+(停止信号)+起始信号+从机地址/读命令+数据+...+数据+停止位。

也支持单个地址+数据的写入，通信过程：起始信号+从机地址/写命令+字地址+数据+停止位；起始信号+从机地址/写命令+字地址+(停止信号)+起始信号+从机地址/读命令+数据+停止位。

2.4 IIC_Slave_Send

作为从机与主机通信，接收到主机读指令后发送数据

2.5 IIC_Slave_Transceiver

MS32F7223 作为从机，接收到地址与写命令后，然后接收数据；接收到地址与读命令后，将之前接收到的数据发出。与“IIC_Slave_带数据地址收发”代码区别在无字地址判断。



3 注意事项

3.1 问题和现象

MS32F7223 作为从机,即代码“IIC_Slave_带数据地址收发”和“IIC_Slave_Transceiver”;

1. 当主机连续发送时:

- a) 当与 CH341T_I2C_V104 上位机通信,速率选择 400K 时,以代码 “IIC_Slave_带数据地址收发” 为例: 主机发送从机地址和写命令后,发送数据字地址 0x0A,连续发送 6 个数据: 0x11, 0x22, 0x33, 0x44, 0x55, 0x66, 下图 1 为发出数据波形图,数据异常;

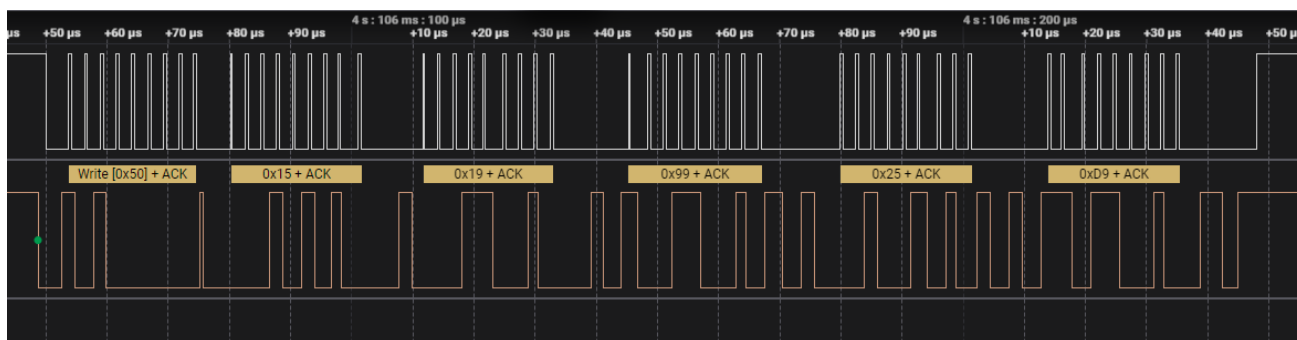


图 1

- b) 当与另一款上位机通信,速率选择 400K 时,以代码 “IIC_Slave_带数据地址收发” 为例: 主机发送从机地址和写命令后,发送数据字地址 0x0A,连续发送 6 个数据: 0x11, 0x22, 0x33, 0x44, 0x55, 0x66, 下图 2 为发出数据波形图,数据正常;

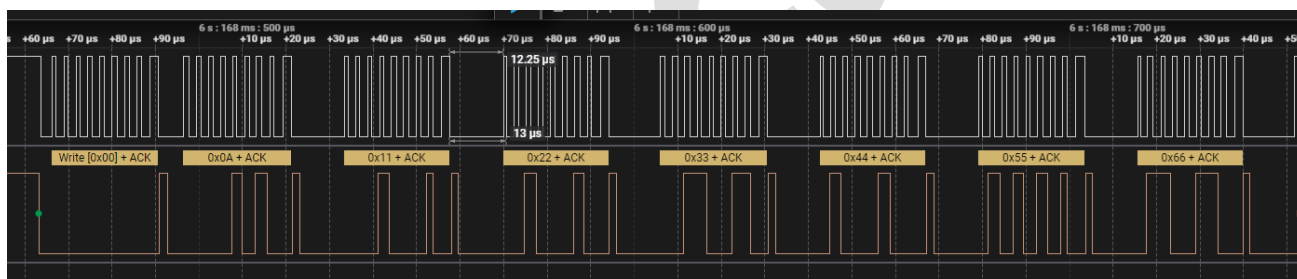


图 2

2. 当主机连续读取时:

- a) 当与 CH341T_I2C_V104 上位机通信,速率选择 400K 时,以代码 “IIC_Slave_带数据地址收发” 为例: 主机发送从机地址和写命令后,发送数据字地址 0x0A,发送读命令,连续读取 6 个数据; 下图 3, 通讯异常;

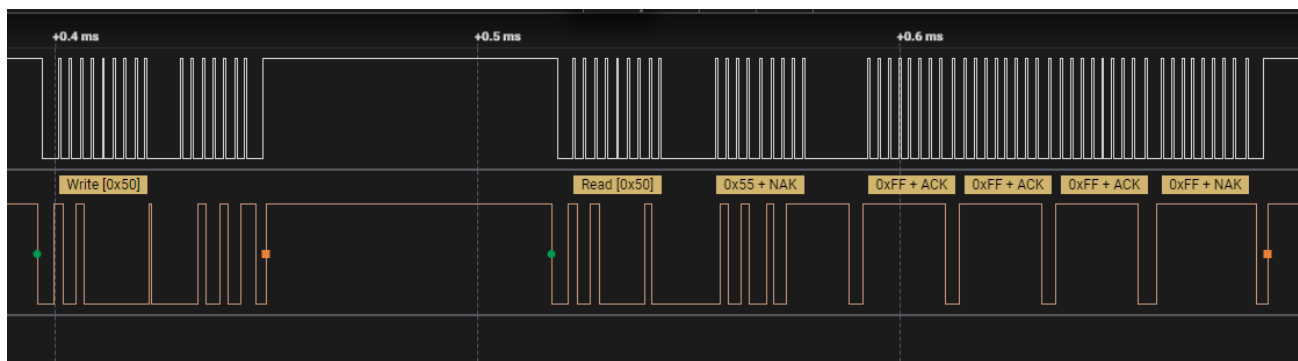


图 3

- b) 当与另一款上位机通信, 速率选择 400K 时, 以代码“`IIC_Slave_带数据地址收发`”为例: 主机发送从机地址和写命令后, 发送数据字地址 0x0A, 发送读命令, 连续读取 6 个数据; 下图 4, 通讯正常

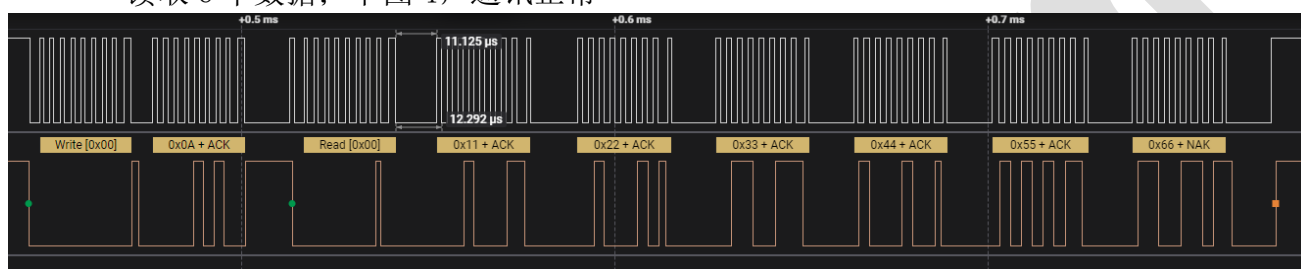


图 4

3.2 原因分析

1. 通讯波形分析: 通讯异常时, SCL 有明显异常现象, 分析得出是从机 IIC 模块将 SCL 拉低导致;
2. 芯片设计分析: 若发送的应答内容为 ACK, 则发送完成后地址匹配标志位 SADMF 将被置 1, 同时 IIC 模块会将 SCL 电平拉为低电平 (下一次检测到 SCL 电平上升沿时 SADMF 将被清 0), 中断标志 IICIF 将被置 1 触发 IIC 中断。清 0 中断标志 IICIF 可将 SCL 线释放, 此前可通过读写命令标志位 SCMDf 准备接收或发送数据。从机接收或发送数据帧时, 也会将接收的数据存入接收缓冲器 (IICRD_buf) 中或将发送缓冲器 (IICTD_buf) 中内容发送。接收/发送完数据并发送/接收完应答信号后, 数据帧收发完成标志位 SDTFF 将被置 1, 同时 IIC 模块会再次将 SCL 电平拉为低电平 (下一次检测到 SCL 电平上升沿时 SDTFF 将被清 0), 中断标志 IICIF 将被置 1 触发 IIC 中断。清 0 中断标志 IICIF 释放 SCL 线, 可使主机继续传输数据帧或发送停止信号。由于 7223 CPU 最高只有 4MHz, 无法正常处理导致异常;

3.3 解决方案

- 方案 1. 主机按照 IIC 协议标准, 判断 SCL 的电平状态, 进行下一步发送/接收数据;
- 方案 2. 主机收/发数据增加延时 (建议大于 15uS), 延时时间与从机中断内代码数量、CPU 主频有直接关系。



4 修订记录

版本	修订日期	修订内容
V1.0	2024-11-22	1329, 初版。
V1.1	2024-03-14	修改描述



5 免责声明

本资料为晟矽微电子（以下简称“我司”）版权所有。

我司将力求资料内容准确无误，同时保留在不通知用户的情况下，对本资料内容的修改权。
如您需要获得最新的资料，请及时联系我司。

Sinomcu.com