

# MC32P7311 用户手册 V2.2

*SinoMCU 8 位单片机*

2019/06/25



**SINOmcu**  
晟矽微电子

上海晟矽微电子股份有限公司

Shanghai SinoMCU Microelectronics Co., Ltd.

---

本公司保留对产品可靠性、功能和设计方面的改进作进一步说明的权利  
用户手册的更改，恕不另行通知

目录

1	产品简介 .....	4
1.1	产品特性 .....	4
1.2	订购信息 .....	6
1.3	系统框图 .....	7
1.4	引脚排列 .....	8
1.5	引脚说明 .....	9
2	中央处理器 .....	10
2.1	指令集 .....	10
2.2	程序存储器 (OTP) .....	12
2.3	数据存储器 .....	13
2.4	堆栈 .....	14
2.5	烧录配置选项 OPBIT .....	14
2.6	控制寄存器 .....	16
3	系统时钟 .....	19
3.1	内置高频 HIRC 振荡器 .....	19
3.2	内置低频 LIRC 振荡器 .....	19
3.3	工作模式 .....	19
3.4	低功耗模式 .....	21
4	复位 .....	23
4.1	复位条件 .....	23
4.2	上电复位 .....	23
4.3	外部复位 .....	23
4.4	掉电复位 .....	24
4.5	WDT 看门狗复位 .....	24
5	I/O 口 .....	25
5.1	IO 工作模式 .....	25
5.2	上拉下拉电阻控制 .....	26
5.3	端口模式控制 .....	26
5.4	增强驱动控制 .....	27
6	定时器 .....	29
6.1	看门狗 (WDT) .....	29
6.2	定时器 T0 .....	29
6.3	定时器 T1 .....	31
6.4	定时器 T2 .....	33
6.5	定时器 T3 .....	34
6.6	PWM .....	35
7	模数转换器 (ADC) .....	39
7.1	ADC 功能介绍 .....	39
7.2	ADC 转换时序图 .....	39
7.3	ADC 操作步骤 .....	39
7.4	ADC 相关寄存器 .....	40
8	低电压检测 (LVD) .....	43

9	中断.....	44
9.1	外中断.....	44
9.2	键盘中断.....	44
9.3	定时器中断.....	44
9.4	ADC 转换中断.....	44
9.5	中断相关寄存器.....	45
10	电气参数.....	47
10.1	极限参数.....	47
10.2	直流特性参数.....	47
10.3	ADC 特性参数.....	50
10.4	交流电气参数.....	51
11	特性曲线图.....	52
11.1	普通 IO 输出高电平驱动电流 VS 输出电平.....	52
11.2	普通 IO 输出低电平驱动电流 VS 输出电平.....	54
11.3	开漏 IO 输出低电平驱动电流 VS 输出电平.....	56
11.4	LED 输出低电平驱动电流 VS 输出电平.....	58
11.5	大驱动电流 IO 输出高电平驱动电流 VS 输出电平.....	59
11.6	大驱动电流 IO 输出低电平驱动电流 VS 输出电平.....	60
11.7	输入高低电平 VS 电源电压.....	61
11.8	上拉电阻 VS 电源电压.....	62
11.9	下拉电阻 VS 电源电压.....	64
11.10	内部 32M 动态功耗 VS 电源电压.....	65
11.11	LIRC 动态功耗 VS 电源电压.....	65
11.12	LIRC 动态功耗 VS 温度.....	66
11.13	STOP 功耗 VS 温度.....	66
11.14	STOP 功耗 VS 电源电压.....	67
11.15	WDT 功耗 VS 温度.....	68
11.16	WDT 功耗 VS 电源电压.....	69
11.17	LVD 电压 VS 温度.....	69
11.18	POR 电压 VS 温度.....	77
11.19	HIRC (32MHz) 频率.....	78
11.20	LIRC (32KHz) 频率.....	79
11.21	AD 参考电压 (4V) VS 电源电压.....	80
11.22	AD 参考电压 (4V) VS 温度.....	81
11.23	AD 参考电压 (3V) VS 电源电压.....	81
11.24	AD 参考电压 (3V) VS 温度.....	82
11.25	AD 参考电压 (2V) VS 电源电压.....	82
11.26	AD 参考电压 (2V) VS 温度.....	83
11.27	最低工作电压 VS 系统时钟 FCPU 关系图.....	84
12	封装外形尺寸.....	85
13	版本修订记录.....	88

## 1 产品简介

MC32P7311 是一款高性能 8 位 IO+AD 型 MCU，内置 32MHz 高频 RC 振荡器。产品的高抗干扰性能为移动电源应用提供良好的解决方案。

### 1.1 产品特性

- ◇ 8 位 CPU 内核
  - ✓ 精简指令集
  - ✓ 高频模式下 4T/8T/16T/32T/64T/128T/256T 可设；低频工作模式下为 2T
- ◇ 存储器
  - ✓ 2K\*16 程序存储器空间, 8 级深度硬件堆栈（通过 INDF3 可读取 ROM 区内容）
  - ✓ 256 字节通用数据寄存器空间
- ◇ 2 组 IO 口
  - ✓ 6 位 P0 端口，其中 P00 开漏输出，复用 LED 输出，最大驱动电流 40mA，P01 开漏输出，可检测外部 1/4 电压
  - ✓ 8 位 P1 端口，其中 P13 开漏输出复用高压烧录，外部复位，可检测外部 1/4 电压
- ◇ 支持低功耗工作模式
- ◇ 定时器
  - ✓ 内部自振式看门狗计数器（WDT），
  - ✓ 低频时钟可以通过内部高精度 RC 软件校准，MCU 通过设置不同 TIMER 初始值，休眠后按照设置准时开启
  - ✓ 4 个定时器其中 3 个带有（8+3）的 PWM、BUZ 功能 8 位定时器，PWM 时钟源用 32M 的频率且边沿触发计数，所以 PWM 实际时钟源是 64M（PWM 最小可调制脉宽宽度 15.625ns）
- ◇ PWM 驱动
  - ✓ PWM0 驱动最大峰值电流>100mA，PWM1 驱动能力最大峰值电流>100mA
  - ✓ PWM1 与 FPWM1 互补非交叠输出，上升沿非交叠时间 4 档可调（2/4/6/8TPWM），下降沿非交叠时间 4 档可调（1/2/3/4TPWM）
  - ✓ PWM0/FPWM1 为同一 IO 输出，两者不能同时输出，无效电平由 PWMINV 位决定
  - ✓ PWM0/PWM1/PWM2 可以独立作为 3 个 PWM 分开控制使用，具备 8+3 模式
- ◇ 12 位模数转换器
  - ✓ 10 路外部模拟信号源输入（AN0-AN9）
  - ✓ 1 路接内部 1/4VDD 分压
  - ✓ 2 路接 1/4 外部分压
  - ✓ 参考电压可选用外接或内置高精度参考电压（2V/3V/4V/VDD 可选）
  - ✓ VREF 引脚内部 3K 上拉可选
- ◇ 中断
  - ✓ 两路外部中断源（INT0、INT1）
  - ✓ 8 路键盘中断
  - ✓ 定时器 0 中断
  - ✓ 定时器 1 中断
  - ✓ 定时器 2 中断
  - ✓ 定时器 3 中断
  - ✓ AD 转换中断

- ◇ 时钟振荡模式
  - ✓ 内嵌高频振荡器 (32M±2%)，内部看门狗低频模式也可用于主频，而且软件可以随意切换看门狗低频和内部高频，同时高频振荡器可以软件微调频率，微调幅度在中心值 32M 还可以±4%调整，调幅<30KHZ
- ◇ 上电复位 POR 1.2V，复位时所有 IO 均为高阻，芯片功耗<1uA
- ◇ 13 级低电压复位 LVR
  - (1.6V/1.8V/2.0V/2.2V/2.4V/2.5V/2.6V/2.7V/2.8V/3.0V/3.2V/3.6V/3.8V)
- ◇ 16 级低电压检测 LVD
  - (1.8V/2.0V/2.1V/2.2V/2.4V/2.6V/2.7V/2.8V/3.0V/3.2V/3.3V/3.6V/4.0V/4.2V，外部 P13)
- ◇ 工作电压
  - ✓ 3.8V-5.5V @Fcpu=0~8MHz (32MHz/4T)
  - ✓ 2.4V-5.5V @Fcpu=0~4MHz (32MHz/8T)
  - ✓ 2.0V-5.5V @Fcpu=0~2MHz (32MHz/16T)
  - ✓ 1.8V-5.5V @Fcpu=0~1MHz (32MHz/32T)
- ◇ 封装形式：
  - ✓ SOP16、SOP14、DIP14、SOP8、MSOP10、DIP8
- ◇ 对比表

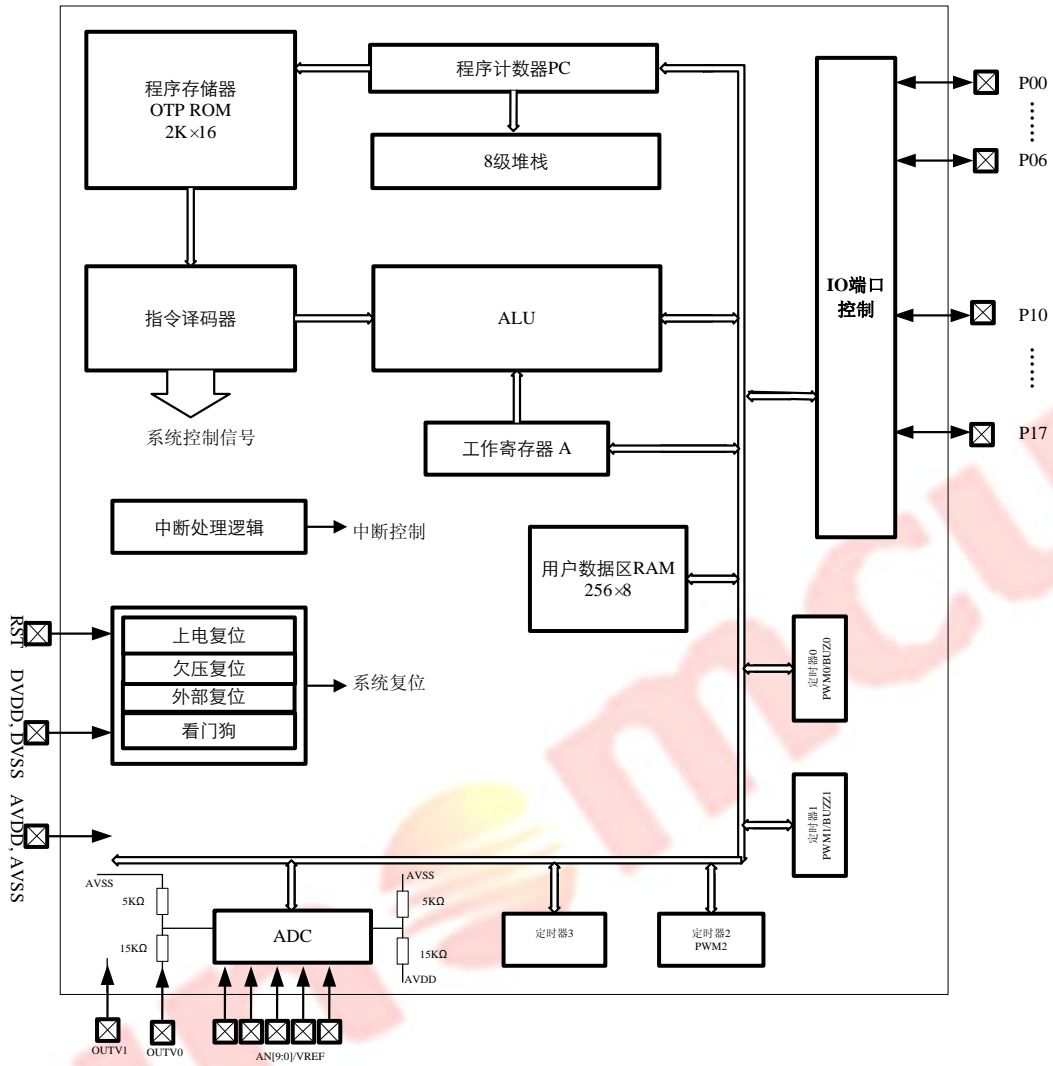
功能	MC32P7020 (MC32P821)	MC32P7311
引脚	SOP14	SOP16/SOP14/DIP14/SOP8
IO	11 个 IO，其中 1 个开漏 1 个模拟输入口	14 个 IO，其中 3 个开漏
OTP	1K*16	2K*16
RAM	128 字节	256 字节
堆栈	8 级	8 级
烧录管脚	P15、P02、P05	P16、P17、P00
内部高频 HIRC 频率	27M±10%	32M±2%
内部低频 LIRC 频率	28K	32K
TIMER	3 个 8 位 TIMER 其中 2 个带 (6+2) 的 PWM	4 个 8 位 TIMER 其中 3 个带 (8+3) 的 PWM
PWM	2 路 PWM	3 路 PWM
PWM 最小脉宽	37ns	15.625ns
PWM 最高精度时的最低频率	500 KHz	250KHz
PWM 驱动能力	1 路 1A,1 路 100Ma	2 路 4 档可选择 (100Ma/75Ma/50Ma/25Ma) 1 路普通驱动
工作电压	2.7V-5.5V @Fcpu=8MHz 2.4V-5.5V @Fcpu=4MHz 1.8V-5.5V @Fcpu=1MHz	3.8V-5.5V @Fcpu=0~8MHz (32MHz/4T) 2.4V-5.5V @Fcpu=0~4MHz (32MHz/8T) 2.0V-5.5V @Fcpu=0~2MHz (32MHz/16T) 1.8V-5.5V @Fcpu=0~1MHz (32MHz/32T)
POR 电压	1.6V	1.2V
LVR 电压	7 级 1.8V/2.0V/2.3V/2.5V/	15 级 1.4V/1.5V/1.6V/1.8V/2.0V/2.2V/2.4V/

	2.8V/3.0V/3.6V	2.5V/2.6V/2.7V/2.8V/3.0V/3.2V/3.6V/3.8V
STOP 功耗, 关闭 LVR	<1Ua	<1Ua
LVR 功耗	<1Ua	<3Ua
LVD 电压	无	16 级
ADC 时钟源	FCPU	HIRC
ADC 时钟频率	随 FCPU 改变	固定 3 种 ( 500K/250K/125K )
ADC 采样时间	10 个 ADCLK	15 个 ADCLK
ADC 参考电压	外部/内部 VDD	外部/内部 VDD/2V/3V/4V
AD 转换时钟	59ADCLK	27ADCLK 可选择
ADC 通道	6 路外部, 1/3VDD, 1/3OUTV	10 路外部, 1/4VDD, 两路 1/4OUTV
ADC 精度	12 位分辨率, 8 位精度	12 位分辨率, 10 位精度
VREF 内部上拉电阻	1K	3K
中断源	两路外部中断源 ( INT0、INT1 ) 7 路键盘中断 定时器 0 中断 定时器 1 中断 定时器 2 中断 AD 转换中断	两路外部中断源 ( INT0、INT1 ) 8 路键盘中断 定时器 0 中断 定时器 1 中断 定时器 2 中断 定时器 3 中断 AD 转换中断

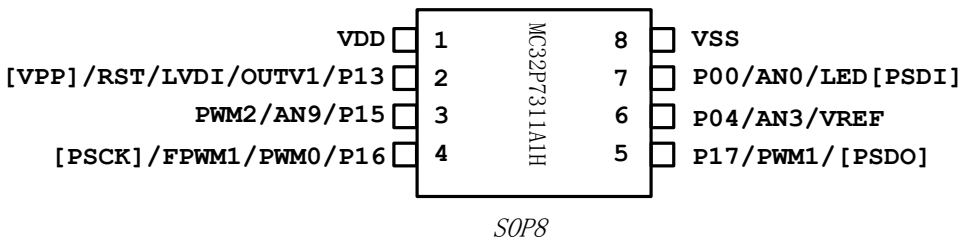
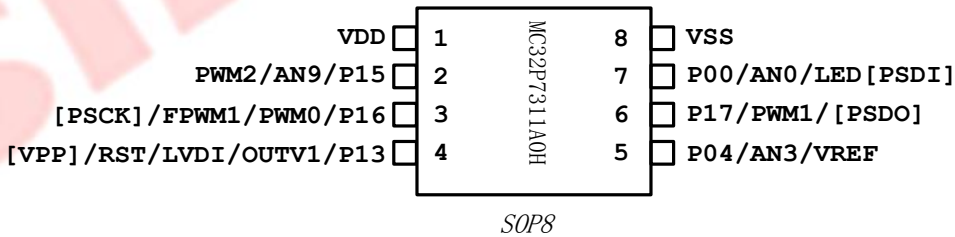
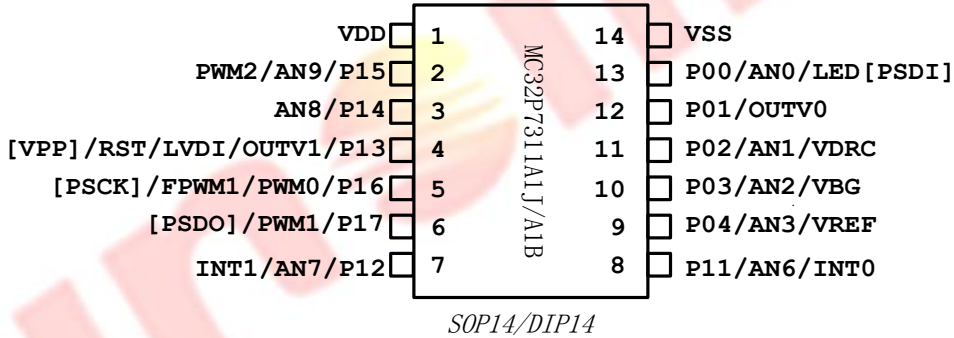
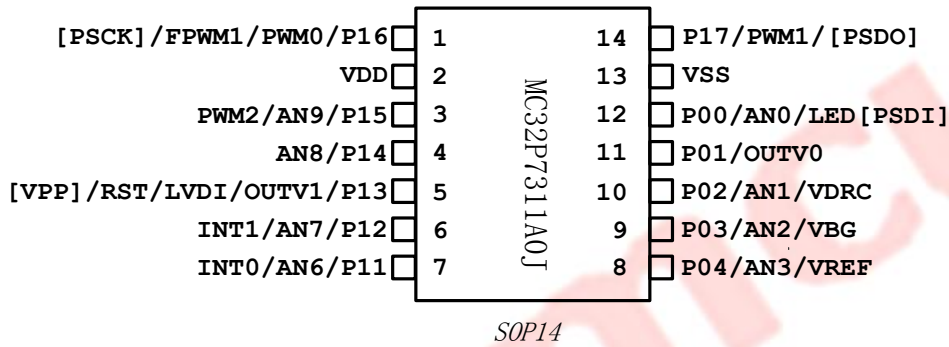
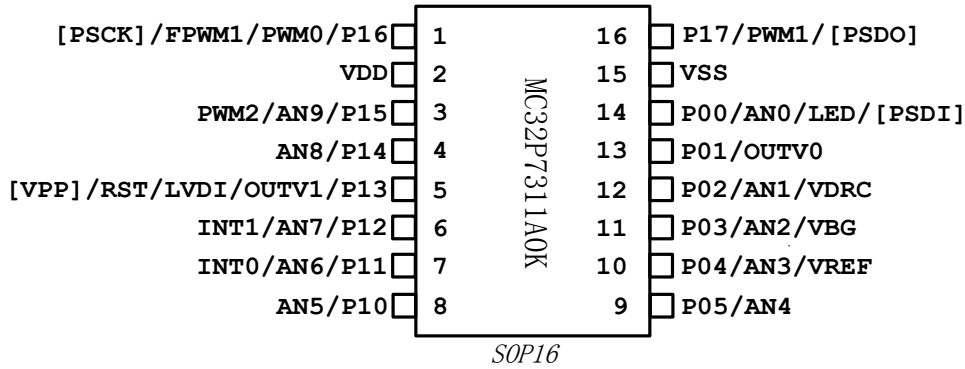
## 1.2 订购信息

产品名称	封装形式	其他
MC32P7311A0K	SOP16	
MC32P7311A0J	SOP14	
MC32P7311A1J	SOP14	
MC32P7311A1B	DIP14	
MC32P7311A0H	SOP8	
MC32P7311A1H	SOP8	
MC32P7311A0I	MSOP10	
MC32P7311A4A	DIP8	

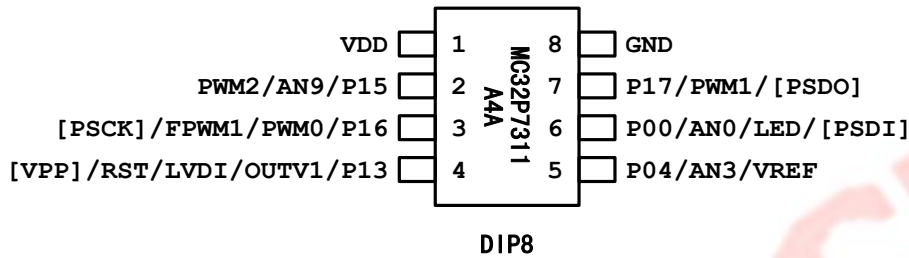
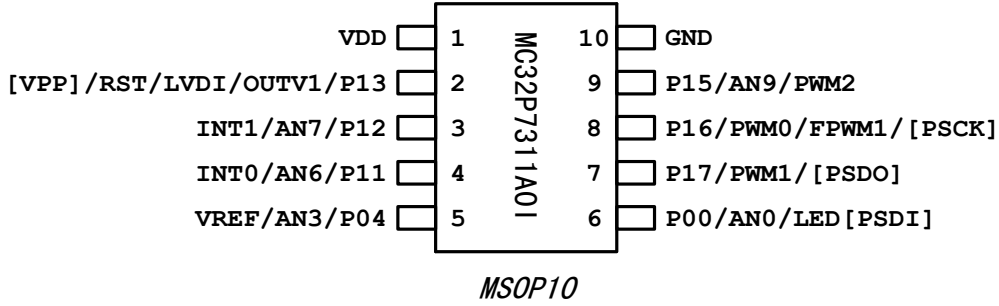
1.3 系统框图



1.4 引脚排列







### 1.5 引脚说明

引脚名	I/O	描述
VDD	-	电源正端
VSS	-	电源负端
P00/AN0/LED/[PSDI]	I/O	GPIO/开漏输出/上、下拉电阻；模数转换器通道0；LED输出；编程数据输入
P01/OUTV0	I/O	GPIO/开漏输出/上、下拉电阻；1/4外部电压输入
P02/AN1/VDRC	I/O	GPIO/上、下拉电阻；模数转换器通道1；测试模式RC工作电压输出
P03/AN2/VBG	I/O	GPIO/上、下拉电阻；模数转换器通道2；测试模式带隙基准输出
P04/AN3/VREF	I/O	GPIO/上、下拉电阻；模数转换器通道3；外部参考电压输入端
P05/AN4	I/O	GPIO/上、下拉电阻；模数转换器通道4
P10/AN5	I/O	GPIO/上、下拉电阻；数模转换器通道5
P11/AN6/INT0	I/O	GPIO/上、下拉电阻；数模转换器通道6；外部中断0输入
P12/AN7/INT1	I/O	GPIO/上、下拉电阻；数模转换器通道7；外部中断1输入
P13/OUTV1/LVDI/RST/[VPP]	I/O	GPIO/开漏输出/上、下拉电阻；复位输入；编程高压输入；外部LVD输入；1/4V外部电压输入
P14/AN8	I/O	GPIO/上、下拉电阻；模数转换器通道8
P15/AN9/PWM2	I/O	GPIO/上、下拉电阻；模数转换器通道9；PWM2输出
P16/PWM0/FPWM1/[PSCK]	I/O	GPIO/上、下拉电阻；PWM0/FPWM1/BUZ0；编程时钟输入
P17/PWM1/[PSDO]	I/O	GPIO/上、下拉电阻；PWM1；编程数据输出

## 2 中央处理器

### 2.1 指令集

MC32P7311 的指令是精简指令集。下表是指令汇总表。

助记符	说明	操作	周期数	影响
ADDAR R	寄存器 R 内容和 ACC 相加 结果存到 ACC	$R+ACC \rightarrow ACC$	1	C,DC,Z
ADDRA R	寄存器 R 内容和 ACC 相加, 结果存到 R	$R+ACC \rightarrow R$	1	C,DC,Z
ADCAR R	带 C 标志的加法, 结果存到 ACC	$R+ACC+C \rightarrow ACC$	1	C,DC,Z
ADCRA R	带 C 标志的加法, 结果存到 R	$R+ACC+C \rightarrow R$	1	C,DC,Z
RSUBAR R	寄存器 R 内容和 ACC 相减 结果存到 ACC	$R-ACC \rightarrow ACC$	1	C,DC,Z
RSUBRA R	寄存器 R 内容和 ACC 相减, 结果存到 R	$R-ACC \rightarrow R$	1	C,DC,Z
RSBCAR R	寄存器 R 内容和 ACC 相减(带 C 标志), 结果存到 ACC	$R-ACC-/C \rightarrow ACC$	1	C,DC,Z
RSBCRA R	寄存器 R 内容和 ACC 相减(带 C 标志), 结果存到 R	$R-ACC-/C \rightarrow R$	1	C,DC,Z
ASUBAR R	ACC 和寄存器 R 内容相减 结果存到 ACC	$ACC-R \rightarrow ACC$	1	C,DC,Z
ASUBRA R	ACC 和寄存器 R 内容相减, 结果存到 R	$ACC-R \rightarrow R$	1	C,DC,Z
ASBCAR R	ACC 和寄存器 R 内容相减(带 C 标志), 结果存到 ACC	$ACC-R-/C \rightarrow ACC$	1	C,DC,Z
ASBCRA R	ACC 和寄存器 R 内容相减(带 C 标志), 结果存到 R	$ACC-R-/C \rightarrow R$	1	C,DC,Z
ANDAR R	寄存器 R 内容和 ACC 与操作, 结果存到 ACC	$R \text{ and } ACC \rightarrow ACC$	1	Z
ANDRA R	寄存器 R 内容和 ACC 与操作, 结果存到 R	$R \text{ and } ACC \rightarrow R$	1	Z
ORAR R	寄存器 R 内容和 ACC 或操作, 结果存到 ACC	$R \text{ or } ACC \rightarrow ACC$	1	Z
ORRA R	寄存器 R 内容和 ACC 或操作, 结果存到 R	$R \text{ or } ACC \rightarrow R$	1	Z
XORAR R	寄存器 R 内容和 ACC 异或操作, 结果存到 ACC	$R \text{ xor } ACC \rightarrow ACC$	1	Z
XORRA R	寄存器 R 内容和 ACC 异或操作, 结果存到 R	$R \text{ xor } ACC \rightarrow R$	1	Z
COMAR R	对 R 取反, 结果存到 ACC	$R \text{ 取反} \rightarrow ACC$	1	Z
COMR R	对 R 取反, 结果存到 R	$R \text{ 取反} \rightarrow R$	1	Z
CLRA	对 ACC 清零	$0 \rightarrow ACC$	1	Z
CLRR R	对 R 清零	$0 \rightarrow R$	1	Z
RLA	ACC 循环左移(带 C 标志)	$ACC[7] \rightarrow C$ $ACC[6:0] \rightarrow ACC[7:1]$ $C \rightarrow ACC[0]$	1	C
RLAR R	寄存器 R 循环左移(带 C 标志), 结果存到 ACC	$R[7] \rightarrow C$ $R[6:0] \rightarrow ACC[7:1]$ $C \rightarrow ACC[0]$	1	C

RLR R	寄存器 R 循环左移(带 C 标志) 结果存到 R	R[7]→C R[6:0]→R[7:1] C→R[0]	1	C
RRA	ACC 循环右移(带 C 标志)	C→ACC[7] ACC[7:1]→ ACC[6:0] ACC[0]→C	1	C
RRAR R	寄存器 R 循环右移(带 C 标志), 结果存到 ACC	C→ACC[7] R[7:1]→ACC[6:0] R[0]→C	1	C
RRR R	寄存器 R 循环右移(带 C 标志) 结果存到 R	C→R[7] R[7:1]→R[6:0] R[0]→C	1	C
SWAPAR R	交换 R 的高低字节, 结果存到 ACC	R[7:4]→ACC[3:0] R[3:0]→ACC[7:4]	1	-
SWAPR R	交换 R 的高低字节, 结果存到 R	R[7:4]→R[3:0] R[3:0]→R[7:4]	1	-
MOVAR R	将 R 存到 ACC	R→ACC	1	Z
MOVR R	将 R 存到 R	R→R	1	Z
MOVRA R	将 ACC 存到 R	ACC→R	1	-
INCA	ACC 自加 1	ACC+1→ACC	1	-
INCAR R	R 加 1, 结果存到 ACC	R+1→ACC	1	Z
INCR R	R 加 1, 结果存到 R	R+1→R	1	Z
DECA	ACC 自减 1	ACC-1→ACC	1	-
DECAR R	R 减 1, 结果存到 ACC	R-1→ACC	1	Z
DECR R	R 减 1, 结果存到 R	R-1→R	1	Z
JZA	ACC 自加 1; 结果为 0, 则跳过下一条指令	ACC+1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
JZAR R	R 加 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	R+1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
JZR R	R 加 1, 结果存到 R; 结果为 0, 则跳过下一条指令	R+1→R, 结果为 0, 则 PC+2→PC	1 或 2	-
DJZA	ACC 自减 1; 结果为 0, 则跳过下一条指令	ACC-1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
DJZAR R	R 减 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	R-1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
DJZR R	R 减 1, 结果存到 R; 结果为 0, 则跳过下一条指令	R-1→R, 结果为 0, 则 PC+2→PC	1 或 2	-
BCLR R,b	对 R 的第 b 位清零	0→R[b]	1	-
BSET R,b	对 R 的第 b 位置 1	1→R[b]	1	-
JBCLR R,b	如 R 的第 b 位为 0, 则跳过下一条指令	如 R[b]=0, 则 PC+2→PC	1 或 2	-
JBSET R,b	如 R 的第 b 位为 1, 则跳过下一条指令	如 R[b]=1, 则 PC+2	1 或 2	-

		→PC		
ADDAI K	立即数 K 和 ACC 相加, 结果存到 ACC	K+ACC→ACC	1	C,DC,Z
ISUBAI K	立即数和 ACC 相减, 结果存到 ACC	K-ACC→ACC	1	C,DC,Z
ISBCAI K	立即数和 ACC 相减(带 C 标志), 结果存到 ACC	K-ACC-/C→ACC	1	C,DC,Z
ASUBAI K	ACC 和立即数相减, 结果存到 ACC	ACC-K→ACC	1	C,DC,Z
ASBCAI K	ACC 和立即数相减(带 C 标志), 结果存到 ACC	ACC-K-/C→ACC	1	C,DC,Z
ANDAI K	立即数 K 和 ACC 与操作, 结果存到 ACC	K and ACC→ACC	1	Z
ORAI K	立即数 K 和 ACC 或操作, 结果存到 ACC	K or ACC→ACC	1	Z
XORAI K	立即数和 ACC 异或, 结果存到 ACC	K xor ACC→ACC	1	Z
MOVAI K	将立即数存到 ACC	K→ACC	1	-
RETAI K	从子程序返回, 并将立即数存到 ACC	TOS→PC K→ACC	2	-
RETURN	从子程序返回	TOS→PC	2	-
RETIE	从中断返回	TOS→PC 1→GIE	2	-
CALL K	子程序调用	PC+1→TOS K→PC	2	-
GOTO K	无条件跳转	K→PC	2	-
NOP	空操作	空操作	1	-
DAA	加法后, 将 ACC 的值调整到十进制	ACC(十六进制)→ ACC(十进制)	1	C
DSA	减法后, 将 ACC 的值调整到十进制	ACC(十六进制)→ ACC(十进制)	1	-
CLRWDT	清看门狗定时器	0→WDT	1	TO,PD
STOP	进入休眠模式	0→WDT 进入休眠模式	1	TO,PD

## 2.2 程序存储器 (OTP)

2K\*16BIT 的程序存储器空间, 程序存储器空间 (0000H - 07FFH) 可通过 INDF3 间接访

复位向量 (0000H)
通用程序区 (0001H - 0007H)
中断向量 (0008H)
通用程序区 (0009H - 07FFH)
<b>厂商保留区 (0800H - 7FFFH)</b>
OPBIT0 (8000H)
OPBIT1 (8001H)

例：通过 INDF3 访问 FSR1\*256+FSR0 指向的程序存储器中内容，高 8 位存放在数据寄存器区 11H，低 8 位存放在数据寄存器区 10H

```

MOVAI      55H
MOVRA      FSR0      ; 将 55H 写入 FSR0
MOVAI      01H
MOVRA      FSR1      ; 将 01H 写入 FSR1
MOVAR      INDF3     ; 读取 FSR1*256+FSR0 指向 (0155H) 程序存储器
                ; 的内容，其中高 8 位放在 HIBYTE 寄存器，低 8
                ; 位放在 A 寄存器
MOVRA      10H      ; 低 8 位放到数据寄存器 10H 地址
MOVAR      HIBYTE   ; 从 HIBYTE 读取高 8 位
MOVRA      11H      ; 高 8 位放到数据寄存器 11H 地址
    
```

### 2.3 数据存储器

数据寄存器分为三个区，快速通用寄存器区GPR（256Byte空间）和特殊功能寄存器区SFR，扩展寄存器区（本产品未用）必须使用间接寻址模式2进行寻址，具体地址分配参照下表。

数据存储器区地址映射表：

	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
数据存储器区，直接寻址，INDF0，INDF1，INDF2间接寻址								
000H - 0FFH	通用数据区							
100H - 17FH	未用							
180H - 187H	INDF0	INDF1	INDF2	HIBYTE	FSR0	FSR1	PCL	PFLAG
188H - 18FH	MCR	INDF3	INTE	INTF	DRVCR		KBCR	
190H - 197H	IOP0	OEP0	PUP0	PDP0	IOP1	OEP1	PUP1	PDP1
198H - 19FH	T0CR	T0CNT	T0LOAD	T0DATA	T1CR	T1CNT	T1LOAD	T1DATA
1A0H - 1A7H	T2CR	T2CNT	T2LOAD	T2DATA	T3CR	T3CNT	T3LOAD	
1A8H - 1AFH	PWM0DE	PWM1DE	PWM2DE		PWMCRO	PWMCRI	OSCM	LVDCR
1B0H - 1B7H	ADCR0	ADCR1	ADCR2		ADRH	ADRL	ANSEL0	ANSEL1
1B8H - 1F7H								
1F8H - 1FFH	VBGCAL			OSCCALH	OSCCALL			

注：上表中灰色部分数据存储器地址未用，读出数据为 0

数据寄存器地址组成

HSB	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	LSB	
	0	0	0	0	0	0	0	来自指令的 9 位地址									直接寻址模式	
	0	0	0	0	0	0	0	0	FSR0									间接寻址模式 0
	0	0	0	0	0	0	0	1	FSR1									间接寻址模式 1
	FSR1								FSR0									间接寻址模式 2

直接寻址模式：以指令的低9位作为数据存储器地址

例：通过直接寻址模式把 55H 数据写入 10H 地址，然后对 10H 地址数据加 1

```

MOVAI      55H
MOVRA      10H      ; 把数据 55H 写入 10H 地址数据存储器中
    
```

INCR                      10H            ; 10H 地址内容加 1

间接寻址模式0: 当访问INDF0时, FSR0作为数据存储器地址

例: 通过间接寻址模式 0 把 55H 数据写入 10H 地址

```
MOVAI                    10H
MOVRA                    FSR0
MOVAI                    55H
MOVRA                    INDF0    ; 把数据 55H 写入 FSR0 指向数据存储器中
```

间接寻址模式1: 当访问INDF1时, FSR1作为数据存储器地址

例: 通过间接寻址模式 1 把 55H 数据写入 10H 地址

```
MOVAI                    10H
MOVRA                    FSR1
MOVAI                    55H
MOVRA                    INDF1    ; 把数据 55H 写入 FSR1 指向数据存储器中
```

间接寻址模式2: 当访问INDF2时, FSR1\*256+FSR0作为数据存储器地址

例: 通过间接寻址模式 2 把 55H 数据写入 0210H 地址数据存储器

```
MOVAI                    10H
MOVRA                    FSR0
MOVAI                    02H
MOVRA                    FSR1
MOVAI                    55H
MOVRA                    INDF2    ; 把数据 55H 写入 FSR1*256+FSR0 指向数据存储器中
```

**注: FSR1 高 7 位无效, 0210H 地址已被自动映射到 10H**

## 2.4 堆栈

8级堆栈深度, 当程序响应中断或执行子程序调用指令时CPU会将PC自动压栈; 当运行子程序返回指令时, 栈顶数据赋予PC。

## 2.5 烧录配置选项 OPBIT

用户配置字简称OPBIT是OTP中的4个特殊字, 用于对系统功能进行配置。OPBIT在烧写用户程序时通过专用烧写器来设置。MC32P7311的OPBIT定义如下。

**OPBIT0:**

位	符号	功能说明
BIT[1:0]	WDTC	WDT 工作模式控制位 00 : 始终关闭看门狗 01 : 休眠模式下关闭看门狗 1X : 始终开启看门狗
BIT[4:2]	WDTT	WDT 溢出时间选择位

		<p>001 : 上电延时=WDT 溢出时间=16mS          010 : 上电延时=WDT 溢出时间=64mS          011 : 上电延时=WDT 溢出时间=256mS          101 : 上电延时=16mS , WDT 溢出时间=1024mS          110 : 上电延时=64mS , WDT 溢出时间=2048mS          111 : 上电延时=256mS , WDT 溢出时间=4096mS</p>
BIT[7:5]	FCPUS	<p>高速模式 CPU 速度选择</p> <p>001 : 指令周期为 4 个高速时钟周期          010 : 指令周期为 8 个高速时钟周期          011 : 指令周期为 16 个高速时钟周期          100 : 指令周期为 32 个高速时钟周期          101 : 指令周期为 64 个高速时钟周期          110 : 指令周期为 128 个高速时钟周期          111 : 指令周期为 256 个高速时钟周期</p>
BIT[8]	MCLRE	<p>外部复位使能位</p> <p>1 : 使能外部复位, P13 作为复位引脚          0 : 不使能外部复位, P13 作为 IO</p>
BIT[10:9]	-	保留
BIT[14:11]	VLVRS	<p>系统复位电压选择位</p> <p>0011 : LVR 电压=1.6V          0100 : LVR 电压=1.8V          0101 : LVR 电压=2.0V          0110 : LVR 电压=2.2V          0111 : LVR 电压=2.4V          1000 : LVR 电压=2.5V          1001 : LVR 电压=2.6V          1010 : LVR 电压=2.7V          1011 : LVR 电压=2.8V          1100 : LVR 电压=3.0V          1101 : LVR 电压=3.2V          1110 : LVR 电压=3.6V          1111 : LVR 电压=3.8V</p>
BIT[15]	ENCR	<p>代码加密选项</p> <p>1 : 不使能代码加密          0 : 使能代码加密</p>

**OPBIT1:**

位	符号	功能说明
BIT[10:0]	OSCCAL	内部 32M 高频振荡器 HIRC 频率调校位, 产品出厂前厂家已写入
BIT[15:11]	保留	

**OPBIT2:**

位	符号	功能说明
BIT[7:0]	VREFCAL	ADC 内建参考调校位, 产品出厂前厂家已写入

BIT[13:8]	TADJ	HIRC 温度校准位, 产品出厂前厂家已写入
BIT[15:14]	未用	值为 1

**OPBIT3:**

位	符号	功能说明
BIT[7:0]	VBGCAL	带隙基准标识位, 产品出厂前厂家已写入
BIT[15:8]	未用	值为 1

## 2.6 控制寄存器

### 间接寻址寄存器0

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INDF0</b>	INDF07	INDF06	INDF05	INDF04	INDF03	INDF02	INDF01	INDF00
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] INDF0<sub>n</sub> - 间接寻址寄存器 0

INDF0: INDF0 不是物理寄存器, 对 INDF0 寻址时间上是对 FSR0 指向的数据存储器地址进行访问, 从而实现间接寻址模式。

### 间接寻址寄存器1

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INDF1</b>	INDF17	INDF16	INDF15	INDF14	INDF13	INDF12	INDF11	INDF10
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] INDF1<sub>n</sub> - 间接寻址寄存器 1

INDF1: INDF1 不是物理寄存器, 对 INDF1 的寻址时间上是对 FSR1+256 指向的数据存储器地址进行访问, 从而实现间接寻址模式。

### 间接寻址寄存器2

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INDF2</b>	INDF27	INDF26	INDF25	INDF24	INDF23	INDF22	INDF21	INDF20
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] INDF2<sub>n</sub> - 间接寻址寄存器 2

INDF2: INDF2 不是物理寄存器, 对 INDF2 的寻址时间上是对 FSR1\*256+FSR0 指向的数据存储器地址进行访问, 从而实现间接寻址模式。

### 间接寻址寄存器 3

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INDF3</b>	INDF37	INDF36	INDF35	INDF34	INDF33	INDF32	INDF31	INDF30
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] INDF3<sub>n</sub> - 间接寻址寄存器 3



INDF3: INDF3 不是物理寄存器, 对 INDF3 的寻址时间上是对 FSR1\*256+FSR0 指向的程序存储器地址进行访问, 从而实现间接寻址模式。

**注: 对 INDF3 仅可进行使用读取指令(MOVAR INDF3)进行读取访问, 读取内容高 8 位存放在 HIBYTE, 低 8 位存放在 A 寄存器**

**字操作高8位缓冲器**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>HIBYTE</b>	HIBYTE7	HIBYTE6	HIBYTE5	HIBYTE4	HIBYTE3	HIBYTE2	HIBYTE1	HIBYTE0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] HIBYTE<sub>n</sub> - 字操作高字节缓冲器

HIBYTE: 对 INDF3 读取操作, 用于存放 FSR1\*256+FSR0 指向的程序存储器内容高 8 位数据。

**数据指针寄存器0**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>FSR0</b>	FSR07	FSR06	FSR05	FSR04	FSR03	FSR02	FSR01	FSR00
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] FSR0<sub>n</sub> - 数据指针寄存器 0

FSR0: 间接寻址模式 0 指针或间接寻址模式 2、3 指针低 8 位。

**数据指针寄存器1**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>FSR1</b>	FSR17	FSR16	FSR15	FSR14	FSR13	FSR12	FSR11	FSR10
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] FSR1<sub>n</sub> - 数据指针寄存器 1

FSR1: 间接寻址模式 1 指针或间接寻址模式 2、3 指针高位。

**程序指针计数器低位**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PCL</b>	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] PC<sub>n</sub> - 程序指针计数器低 8 位

程序指针计数器 (PC) 有以下几种操作模式

顺序运行指令: PC=PC+1

分支指令GOTO/CALL: PC=指令码低10位

子程序返回指令RETIE/RETURN/RETAI: PC=堆栈栈顶

对PCL操作指令: PC = (PC[9:0]+A[7:0]) (对PCL操作的加法指令)

PC = {PC[9:8], ALU[7:0] (ALU运算结果)} (对PCL操作的其它指令)

**CPU状态寄存器**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PFLAG</b>	-	-	-	-	-	Z	DC	C
<b>R/W</b>	-	-	-	-	-	R/W	R/W	R/W
<b>初始值</b>	-	-	-	-	-	X	X	X

BIT[7:3] 未用

BIT[2] Z - 零标志  
1: 算术或逻辑运算的结果为零  
0: 算术或逻辑运算的结果不为零

BIT[1] DC - 半进位标志  
1: 加法运算时低四位有进位/减法运算时没有向高四位借位  
0: 加法运算时低四位没有进位/减法运算时有向高四位借位

BIT[0] C - 进位标志  
1: 加法运算时有进位/减法运算时没有借位发生/移位后移出逻辑1  
0: 加法运算时没有进位/减法运算时有借位发生/移位后移出逻辑0

**杂用寄存器**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>MCR</b>	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00
<b>R/W</b>	R/W	-	R	R	R/W	R/W	R/W	R/W
<b>初始值</b>	0	-	0	0	0	0	0	0

BIT[7] GIE - 总中断使能  
0: 屏蔽所有中断  
1: 中断源是否产生中断有相应的控制位决定

BIT[6] 未用

BIT[5] TO - 看门狗溢出标志  
0: 上电复位, 执行CLRWDT或STOP指令  
1: 发生WDT溢出

BIT[4] PD - 进入低功耗休眠模式标志  
0: 上电复位, 执行CLRWDT  
1: 执行STOP指令

BIT[3:2] MINT1 - 外部中断 1 模式寄存器  
00: INT1 上升沿中断  
01: INT1 下降沿中断  
1x: INT1 电平变化中断

BIT[1:0] MINT0 - 外部中断 0 模式寄存器  
00: INT0 上升沿中断  
01: INT0 下降沿中断  
1x: INT0 电平变化中断

### 3 系统时钟

MC32P7311 为双时钟系统，可根据需要通过软件在高速时钟和低速时钟之间任意切换。高速时钟为内置 32MHz 的 HIRC 振荡器；低速时钟为内置低频 32K 的 LIRC 振荡器。

系统选用高频时钟，CPU 的运行速度由 OPBIT 的 FCPUS 配置，选用低频时钟，CPU 的指令周期为 2 个低频时钟周期。

低频 LIRC 振荡器可用于 WDT（看门狗）电路使用。

#### 3.1 内置高频 HIRC 振荡器

MC32P7311 的内置高精度 32MHz 的 HIRC 振荡器，该振荡器可用于系统高速时钟，其精度可达 ±2%。

##### 内部高频振荡器频率调校寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>OSCCALH</b>						OSCCAL10	OSCCAL9	OSCCAL8
<b>R/W</b>						R/W	R/W	R/W
<b>初始值</b>						X	X	X

BIT[2:0] OSCCALn - 内部高频 RC 振荡器频率调整寄存器高 3 位 (n=10-8)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>OSCCALL</b>	OSCCAL7	OSCCAL6	OSCCAL5	OSCCAL4	OSCCAL3	OSCCAL2	OSCCAL1	OSCCAL0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] OSCCALn - 内部高频 RC 振荡器频率调整寄存器低 8 位 (n=7-0)

芯片复位后，OSCCAL 自动加载出厂默认值，该默认值将内部高频 RC 振荡器频率调整到 32MHz，该寄存器允许用户通过程序进行修改，以满足客户的其它频率要求

例：

INCR OSCCALL；频率在 32M 基础上增大 1 个步长（不考虑溢出情况）

DECR OSCCALL；频率在 32M 基础上减小 1 个步长（不考虑溢出情况）

注：

- 1、步长是非线性的，设计值为 30KHz，最大调节范围在 30.72MHz ~ 33.28MHz（以实际芯片为准）。
- 2、修改 OSCAL 时 FCPUS 必须工作在低频，等待高频稳定后再切换至高频。

#### 3.2 内置低频 LIRC 振荡器

MC32P7311 的内置一个低频 LIRC 振荡器，该振荡器可用于系统低频时钟，同时用于上电延时定时器、WDT。该振荡器频率典型值 32KHz，误差 ±50%。

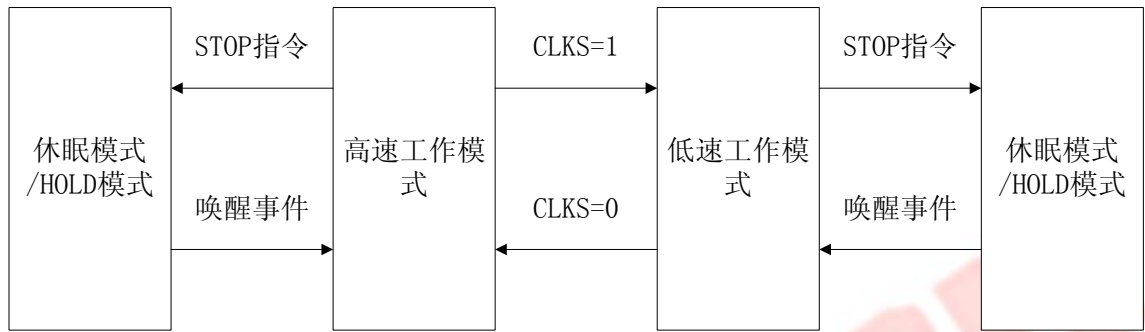
#### 3.3 工作模式

MC32P7311 支持高速工作模式、低速工作模式、休眠模式、HOLD 模式 1 和 HOLD 模式 2 共有 5 种工作模式。

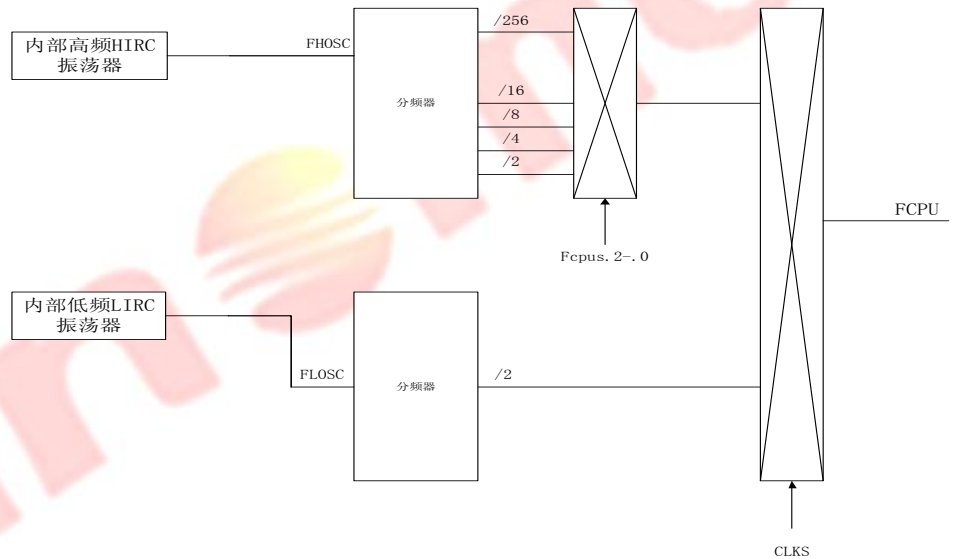
工作模式	进入条件
------	------

高速工作模式	系统时钟切换到高频振荡器 (CLKS=0)
低速工作模式	系统时钟切换到低频振荡器 (CLKS=1)
休眠模式	执行 STOP 指令, HFEN=0, LFEN=0
HOLD 模式 1	执行 STOP 指令, HFEN=1, LFEN=X (定时器可在高速时钟模式下继续工作, 溢出可唤醒)
HOLD 模式 2	执行 STOP 指令, HFEN=0, LFEN=1 (定时器可在低速时钟模式下继续工作, 溢出可唤醒)

工作模式间的切换



系统时钟选择



	高速工作模式	低速工作模式	休眠模式/HOLD 模式
高频振荡器	工作	HFEN 决定	HFEN 决定
低频振荡器	工作	工作	LFEN 决定
WDT 振荡器	工作	工作	WDTC 决定

注: 当低速时钟选择为内部低频 LIRC 振荡器, 则低频振荡器和 WDT 振荡器共用同一振荡器, 低频振荡器工作或 WDT 振荡器工作都会使内部低频 LIRC 振荡器工作。

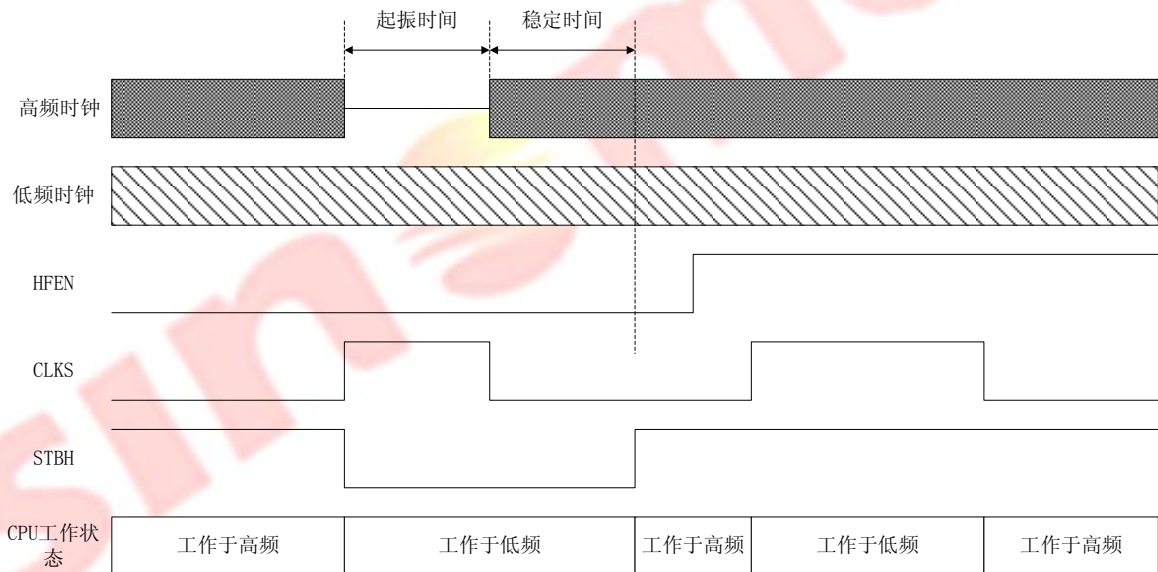
工作模式寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OSCM	-	-	STBL	STBH	-	CLKS	LFEN	HFEN
R/W	-	-	R	R	-	R/W	R/W	R/W
初始值	-	-	X	1	-	0	0	0

BIT[7:6] 未用

BIT[5]	STBL - 低速振荡器稳定标志 1: 低速振荡器已稳定运行 0: 低速振荡器停振或未稳定
BIT[4]	STBH - 高速振荡器稳定标志 1: 高速振荡器已稳定运行 0: 高速振荡器停振或未稳定
BIT[3]	未用
BIT[2]	CLKS - 系统工作时钟选择位 1: 低速时钟作为系统时钟 0: 高速时钟作为系统时钟
BIT[1]	LFEN - 低频振荡器使能 1: 低频振荡器始终工作 0: 在休眠/HOLD模式下, 低频振荡器停止工作
BIT[0]	HFEN - 高频振荡器使能 1: 高频振荡器始终工作 0: 在低速/休眠/HOLD模式下, 高频振荡器停止工作

### 高低速时钟切换时序图



### 3.4 低功耗模式

进入低功耗工作方式: STOP 指令。

STOP 指令可使 MCU 进入 STOP 低功耗工作方式, 同时对 MCU 会产生以下影响:

- ✧ 停止振荡器振荡。
- ✧ RAM 内容保持不变。
- ✧ 所有的输入输出端口保持原态不变。
- ✧ 定时器 0 和定时器 1 根据其工作模式, 可以保持继续工作。

以下情况使 MCU 退出 STOP 方式:

- ✧ 有外部中断请求发生

- ◇ 有键盘中断发生
- ◇ 定时器 0、定时器 1 计数溢出中断请求发生
- ◇ 有 WDT 溢出
- ◇ 外部管脚复位

注 1: STOP 工作模式下, HFEN=0, LFEN=0, 则系统停止了所有的操作, 所以整体功耗水平非常低, 静态电流小于 1uA。

注 2: STOP 模式下, HFEN=1, 则高频振荡器仍然工作, 系统功耗约 300uA

注 3: STOP 模式下, HFEN=0, LFEN=1, 定时器选择 FLOSC, 则定时器继续工作, 溢出可唤醒中断, 功耗小于 10uA

## 4 复位

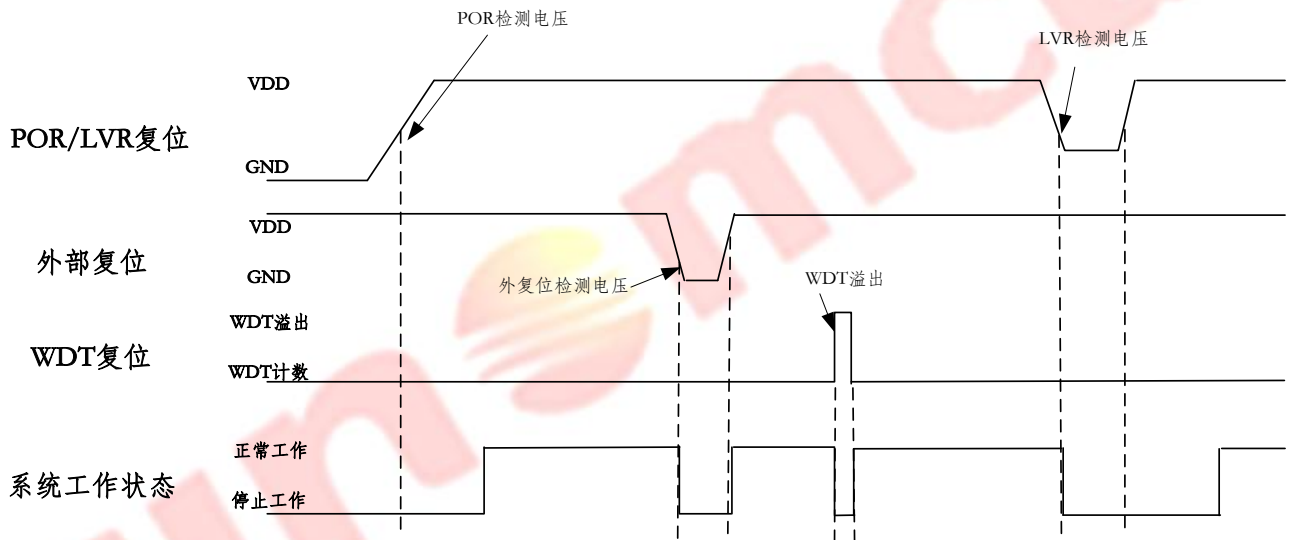
### 4.1 复位条件

MC32P7311 有四种可能的复位方式：

- ◇ 上电复位 POR
- ◇ 外部复位
- ◇ 掉电复位 LVR
- ◇ WDT 看门狗复位

任何一种复位发生时，系统将会重新从 0000H 地址处开始执行指令；另外系统还会将所有的寄存器重置为默认初始值。

上电复位和 LVR 复位会关闭系统主时钟的振荡器，复位解除后才重新打开振荡器，由于振荡器起振和稳定需要一定的时间，所以系统会在 1024 个时钟周期后开始重新工作。外部复位和 WDT 复位不会关闭系统主时钟振荡器，所以复位解除后 2 个时钟周期后即开始工作。下图是复位产生和系统工作状态之间的关系示意图。



### 4.2 上电复位

MC32P7311 的上电复位电路可以适应快速、慢速上电的情况，并且当芯片上电过程中出现电源电压抖动时都能保证系统可靠的复位。

上电复位过程可以概括为以下几个步骤：

- (1) 检测系统工作电压，等待电压高于  $V_{POR}$  并保持稳定；
- (2) 如果外部复位功能开启，则需等待复位引脚电压高于  $V_{IH}$ ；
- (3) 初始化所有寄存器；
- (4) 开启主时钟振荡器，并等待 1024 个时钟周期；
- (5) 上电结束，系统开始执行指令。

### 4.3 外部复位

外部复位功能是否开启可以通过 OPBIT 的 MCLRE 配置，选择 MCLRE 后复位引脚的内部上拉电阻自动

有效。外部复位引脚是施密特结构的，低电平有效。当外复位引脚为高电平时，系统正常运行；为低电平时，系统产生复位。

#### 4.4 掉电复位

MC32P7311 的 LVR 电压有 13 级（详见烧录配置选项），通过 OPBIT 的 VLVR5 进行配置。电压检测电路有一定的回滞特性，通常回滞电压为 0.1V 左右，则当电源电压下降到 LVR 时 LVR 复位有效，而电压需要上升到 LVR+0.1V 时 LVR 复位才会解除。

#### 4.5 WDT 看门狗复位

WDT 看门狗复位是一种对程序正常运行的保护机制。正常情况下，用户软件会按时对 WDT 定时器进行清零操作，定时器不会溢出。若出现异常状况，程序未按预想执行，出现程序跑飞的情况，那么 WDT 定时器会出现溢出从而触发 WDT 复位，系统重新初始化，返回受控状态。



## 5 I/O口

### 5.1 IO 工作模式

一组 6 位端口 P0 和一组 8 位端口 P1。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>IOP0</b>	-	-	P05D	P04D	P03D	P02D	P01D	P00D
<b>R/W</b>	-	-	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	-	-	X	X	X	X	X	X

BIT[5:0] P0nD - P0 口数据位 (n=5-0)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>IOP1</b>	P17D	P16D	P15D	P14D	P13D	P12D	P11D	P10D
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	X	X	X	X	X	X	X	X

BIT[7:0] P1nD - P1 口数据位 (n=7-0)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>OEPO</b>	-	-	P05OE	P04OE	P03OE	P02OE	P01OE	P00OE
<b>R/W</b>	-	-	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	-	-	0	0	0	0	0	0

BIT[5: 0] P0nOE - P0 口输出使能寄存器 (n=5-0)

1: 作为输出口, 读 P0 口读取 P0 口数据寄存器值

0: 作为输入口, 读 P0 口读取端口状态

**注:** P00、P01 作为 IO 输出时为开漏输出

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>OEP1</b>	P17OE	P16OE	P15OE	P14OE	P13OE	P12OE	P11OE	P10OE
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] P1nOE - P1 口输出使能寄存器 (n=7-0)

1: 作为输出口, 读 P1 口读取 P1 口数据寄存器值

0: 作为输入口, 读 P1 口读取端口状态

**注:** P13 作为 IO 输出时为开漏输出。配置为复位口时相应控制位无效

## 5.2 上拉下拉电阻控制

P0 和 P1 口每位都有独立的上拉/下拉控制寄存器位，控制其上拉/下拉电阻在端口作为输入状态时是否有效，端口处于输出状态时，上拉/下拉电阻控制位无效。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PUP0</b>	-	-	P05PU	P04PU	P03PU	P02PU	P01PU	P00PU
<b>R/W</b>	-	-	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	-	-	0	0	0	0	0	0

BIT[5:0] P0nPU - P0 口上拉电阻选择 (n=5-0)

1: P0n 上拉电阻有效

0: P0n 上拉电阻无效

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PDP0</b>	-	-	P05PD	P04PD	P03PD	P02PD	P01PD	P00PD
<b>R/W</b>	-	-	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	-	-	0	0	0	0	0	0

BIT[5:0] P0nPD - P0 口下拉电阻选择 (n=5-0)

1: P0n 下拉电阻有效

0: P0n 下拉电阻无效

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PUP1</b>	P17PU	P16PU	P15PU	P14PU	P13PU	P12PU	P11PU	P10PU
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] P1nPU - P1 口上拉电阻选择 (n=7-0)

1: P1n 上拉电阻有效

0: P1n 上拉电阻无效

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PDP1</b>	P17PD	P16PD	P15PD	P14PD	P13PD	P12PD	P11PD	P10PD
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[5:0] P1nPD - P1 口下拉电阻选择 (n=7-0)

1: P1n 下拉电阻有效

0: P1n 下拉电阻无效

## 5.3 端口模式控制

P0 和 P1 部分口可以作为通用 I/O 口，也可以复用为模拟信号输入端口，ANSEL 寄存器可以设置这些端口的工作模式。当设置为通用 I/O 时，相应端口的模拟输入被屏蔽；设置为模拟输入模式时，相应端口的输入功能被屏蔽。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	-------	-------	-------	-------	-------	-------	-------	-------

<b>ANSEL0</b>	P12ANS	P11ANS	P10ANS	P05ANS	P04ANS	P03ANS	P02ANS	P00ANS
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:5] P1nANS - P1 口模式选择 (n=2-0)

- 1: P1n 端口作为模拟输入
- 0: P1n 端口作为通用 I/O 口

BIT[4:0] P0nANS - P0 口模式选择 (n=5-0)

- 1: P0n 端口作为模拟输入
- 0: P0n 端口作为通用 I/O 口

	<b>Bit 7</b>	<b>Bit 6</b>	<b>Bit 5</b>	<b>Bit 4</b>	<b>Bit 3</b>	<b>Bit 2</b>	<b>Bit 1</b>	<b>Bit 0</b>
<b>ANSEL1</b>	-	-	-	-	-	-	P15ANS	P14ANS
<b>R/W</b>	-	-	-	-	-	-	R/W	R/W
<b>初始值</b>	-	-	-	-	-	-	0	0

BIT[6:5] P1nANS - P1 口模式选择 (n=5-4)

- 1: P1n 端口作为模拟输入
- 0: P1n 端口作为通用 I/O 口

## 5.4 增强驱动控制

P0 和 P1 口每位都可控制增强驱动。

	<b>Bit 7</b>	<b>Bit 6</b>	<b>Bit 5</b>	<b>Bit 4</b>	<b>Bit 3</b>	<b>Bit 2</b>	<b>Bit 1</b>	<b>Bit 0</b>
<b>DRVCR</b>	DRVS	LDRVS	PDRVS1	PDRVS0	PDLYS1	PDLYS0	PSPDS1	PSPDS0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7] DRVS - 除 P00/P16/P17 外其它口驱动能力选择

- 1: 普通驱动 (VOH:8mA, VOL:16mA)
- 0: 弱驱动 (VOH:1mA, VOL:3mA)

BIT[6] LDRVS - P00/LED 口驱动能力选择

- 1: 40mA
- 0: 16mA

BIT[5:4] PDRVS1-0 - P16/PWM0、P17/PWM1 口驱动能力选择

- 00: 25mA
- 01: 50mA
- 10: 75mA
- 11: 100mA

BIT[3:2] PDLYS1-0 - P16、P17 口驱动前级非叠时间选择

- 00: 10ns
- 01: 50ns
- 10: 禁用
- 11: 禁用

BIT[1:0] PSPDS1-0 - P16、P17 口驱动管开关速度

- 00: 10ns
- 01: 50ns

10: 禁用

11: 禁用

注: 使用 P16/P17 端口做输出时建议

推荐配置输出驱动为 25mA

(1) 其次 BIT[5:0]=00\_00\_00, 前级非交叠时间为 10ns, 驱动管开关速度为 10ns

其次推荐配置输出驱动为 50mA

(2) 优先 BIT[5:0]=01\_01\_01, 前级非交叠时间为 50ns, 驱动管开关速度为 50ns

(3) 其次 BIT[5:0]=01\_00\_00, 前级非交叠时间为 10ns, 驱动管开关速度为 10ns

最后推荐配置输出驱动为 75mA

(4) 优先 BIT[5:0]=10\_01\_01, 前级非交叠时间为 50ns, 驱动管开关速度为 50ns

(5) 其次 BIT[5:0]=10\_00\_00, 前级非交叠时间为 10ns, 驱动管开关速度为 10ns

其它条件不建议使用

## 6 定时器

### 6.1 看门狗 (WDT)

看门狗定时器的时钟为独立 RC 时钟，由 OPBIT 的 WDTC 设置看门狗定时器的工作状态。

若选择 WDT 始终使能，在 STOP 下 WDT 依然运行，WDT 溢出时将唤醒休眠，CPU 继续运行；若 CPU 在运行时产生 WDT 溢出，WDT 溢出时复位芯片。

若选择 WDT 运行使能，STOP 关闭，在 STOP 下 WDT 被硬件自动关闭。

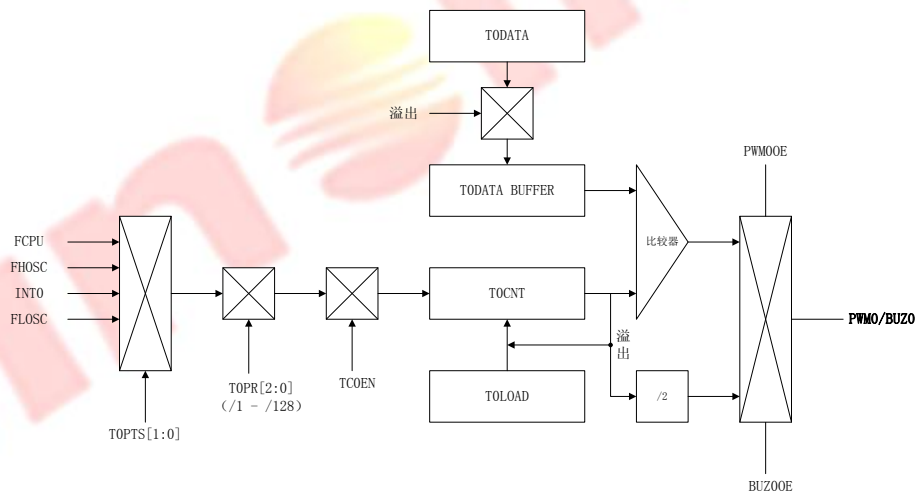
对 WDTC 指令能清 WDT 计数器。

WDT 溢出时间可通过配置设置为 16ms、64ms、256ms、1024ms、4096ms。

### 6.2 定时器 T0

2 个包含 PWM 和 BUZ 功能的定时计数器。定时/计数器 0 包含 1 个可编程预分频器，控制寄存器、重载寄存器及比较寄存器。

- 可通过预分频比设置计数频率
- 通过重载寄存器控制计数周期
- 通过比较寄存器设置 PWM 占空比（仅 PWM 模式）
- BUZ 功能
- 溢出中断功能
- 溢出中断唤醒功能



注 1: FHOSC 指系统高频时钟源; FLOSC 指系统低频时钟源;

注 2: 当定时器选择高频时钟源 FHOSC 且时钟控制模块 OSCM 寄存器的 HFEN=1 时, 定时器在低频工作模式或休眠模式时可继续工作, 溢出中断可唤醒休眠模式; 若 HFEN=0 时, 定时器在低频或休眠模式下将停止工作

注 3: 当定时器选择低频时钟源 FLOSC 且时钟控制模块 OSCM 寄存器的 LFEN=1 时, 定时器在休眠模式时可继续工作, 溢出中断可唤醒休眠模式; 若 LFEN=0 时, 定时器在休眠模式下将停止工作

TOPTS 可选择 T0 的时钟源, TOPR 可选择 T0 的预分频比, 所选中的时钟源通过预分频器后产生 TOCNT 的计数时钟。

当 TOCNT 递减到 0 时, 此时产生 T0 溢出中断请求标志 T0IF/T1IF 置 1, 重载寄存器值自动置入 TOCNT, TODATA 的值写入缓冲器 TODATABUFER 用于新的占空比波形生成, BUZO 信号反相。

通过 TOPR 可选择时钟源的分频比, 可选择范围为 1 - 128 分频, 对 TOCNT 的写操作将使预分频器

清零，分频比保持不变。

正常模式下的 PWM 控制及占空比计算如下：

当 PWM0OE=1 时，将输出 PWM 波形，当 TOCNT 计数到与 TODATA 相等时，PWM0 输出置 1；当 TOCNT 计数溢出时，PWM0 输出清 0，PWM0 占空比的计算如下：

$$\text{PWM0 高电平时间} = (\text{TODATA}) * \text{TOCNT 计数时钟周期}$$

$$\text{PWM0 周期 (T0 的溢出周期)} = (\text{TOLOAD}+1) * \text{TOCNT 的计数周期}$$

$$\text{PWM0 占空比} = (\text{TODATA} / (\text{TOLOAD}+1))$$

8+3 模式下的延展 PWM 控制及占空比计算见 6.6 节，其中寄存器 PWMODE 用于延展控制，普通 PWM 模式下无效。

当 BUZ0OE=1 且 PWM0OE=0 时，输出 BUZO 信号，BUZO 信号的输出频率为 T0 溢出频率的 2 分频。

与定时器 T0 相关的寄存器说明如下

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>TOCR</b>	TCOEN	PWM0OE	BUZ0OE	TOPTS1	TOPTS0	TOPR2	TOPR1	TOPR0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7] TCOEN - T0 使能控制

0: 关闭 T0

1: 启动 T0

BIT[6] PWM0OE - PWM0 选择

0: 禁止 PWM0 输出，端口作为 I/O 口

1: 允许 PWM0 输出，端口输出 PWM 信号

BIT[5] BUZ0OE - BUZO 选择

0: 禁止 BUZO 输出，端口作为 I/O 口

1: 允许 BUZO 输出 (PWM0OE)，端口输出 BUZ 信号

BIT[4:3] TOPTS[1: 0] - T0 时钟源选择

TOPTS[1 : 0]	T0 时钟源
00	FCPU
01	FHOSC
10	FLOSC
11	INT0

注：FHOSC 频率依赖于 TMRCKS 位，见 6.6 节

BIT[2:0] TOPR[2: 0] - T0 预分频倍数选择

TOPR2	TOPR1	TOPR0	TOCNT
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64

1	1	1	128
---	---	---	-----

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>TOCNT</b>	TOC7	TOC6	TOC5	TOC4	TOC3	TOC2	TOC1	TOC0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] TOC[7: 0] – TOCNT 的值，这是一个读写寄存器。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>TOLOAD</b>	TOLOAD7	TOLOAD6	TOLOAD5	TOLOAD4	TOLOAD3	TOLOAD2	TOLOAD1	TOLOAD0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] TOLOAD[7: 0] – TOLOAD 的值，这是一个读写寄存器，用于设置 T0 重载值。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>TODATA</b>	TODATA7	TODATA6	TODATA5	TODATA4	TODATA3	TODATA2	TODATA1	TODATA0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] TODATA[7: 0] – 这是一个读写寄存器，用于设置 PWM0 高电平时间。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PWMODE</b>	-	-	-	-	-	PWMODE 2	PWMODE 1	PWMODE 0
<b>R/W</b>	R	R	R	R	R	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	0	0	0

BIT[7:0] PWMODE[7: 0] – 这是一个读写寄存器，用于设置 PWM0 占空比延展设置。

注：当 TCOEN=0 时，写 TOLOAD 将自动加载到 TOCNT；当 TCOEN=1 时，写 TOLOAD 时不自动加载到 TOCNT，在计时器溢出时自动加载到 TOCNT

### 6.3 定时器 T1

定时器 1 的基本功能与定时器 0 的功能及操作模式完全相同，在此仅做寄存器介绍。

定时器 1 除了可输出正常 PWM，还可以输出带死区控制的互补 PWM。关于互补 PWM 的控制详见 6.6 节的 PWM 控制寄存器。

与定时器 T1 相关的寄存器说明如下

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T1CR</b>	TC1EN	PWM1OE	BUZ1OE	T1PTS1	T1PTS0	T1PR2	T1PR1	T1PR0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7] TC1EN - T1 使能控制

0: 关闭 T1

1: 启动 T1

BIT[6] PWM1OE - PWM1 选择

0: 禁止 PWM1 输出，端口作为 I/O 口

1: 允许 PWM1 输出, 端口输出 PWM 信号

BIT[5] BUZ10E - BUZ1 选择

0: 禁止 BUZ1 输出, 端口作为 I/O 口

1: 允许 BUZ1 输出 (PWM10E), 端口输出 BUZ 信号

BIT[4:3] T1PTS[1: 0] - T1 时钟源选择

T1PTS[1 : 0]	T1 时钟源
00	FCPU
01	FHOSC
10	FLOSC
11	INT1

注: FHOSC 频率依赖于 TMRCKS 位, 见 6.6 节

BIT[2:0] T1PR[2: 0] - T1 预分频倍数选择

T1PR2	T1PR1	T1PR0	T1CNT
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T1CNT</b>	T1C7	T1C6	T1C5	T1C4	T1C3	T1C2	T1C1	T1C0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T1C[7: 0] - TICNT 的值, 这是一个读写寄存器。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T1LOAD</b>	T1LOAD7	T1LOAD6	T1LOAD5	T1LOAD4	T1LOAD3	T1LOAD2	T1LOAD1	T1LOAD0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T1LOAD[7: 0] - T1LOAD 的值, 这是一个读写寄存器, 用于设置 T1 重载值。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T1DATA</b>	T1DATA7	T1DATA6	T1DATA5	T1DATA4	T1DATA3	T1DATA2	T1DATA1	T1DATA0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] T1DATA[7: 0] - 这是一个读写寄存器, 用于设置 PWM1 高电平时间。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	-------	-------	-------	-------	-------	-------	-------	-------



PWM1DE	-	-	-	-	-	PWM1DE2	PWM1DE1	PWM1DE0
R/W	R	R	R	R	R	R/W	R/W	R/W
初始值	1	1	1	1	1	0	0	0

BIT[7:0] PWM1DE[7: 0] – 这是一个读写寄存器，用于设置 PWM1 占空比延展设置。

注：当 TC1EN=0 时，写 T1LOAD 将自动加载到 T1CNT；当 TC1EN=1 时，写 T1LOAD 时不自动加载到 T1CNT，在计时器溢出时自动加载到 T1CNT

## 6.4 定时器 T2

定时器 2 与定时器 0 的功能及操作模式完全相同，在此仅做寄存器介绍。

与定时器 T2 相关的寄存器说明如下

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T2CR	TC2EN	PWM2OE	BUZ2OE	T2PTS1	T2PTS0	T2PR2	T2PR1	T2PR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7] TC2EN - T2 使能控制

0: 关闭 T2

1: 启动 T2

BIT[6] PWM2OE - PWM2 选择

0: 禁止 PWM2 输出，端口作为 I/O 口

1: 允许 PWM2 输出，端口输出 PWM 信号

BIT[5] BUZ2OE - BUZ2 选择

0: 禁止 BUZ2 输出，端口作为 I/O 口

1: 允许 BUZ2 输出 (PWM2OE)，端口输出 BUZ 信号

BIT[4:3] T2PTS[1: 0] - T2 时钟源选择

T2PTS[1 : 0]	T2 时钟源
00	FCPU
01	FHOSC
10	FLOSC
11	保留

注：FHOSC 频率依赖于 TMRCKS 位，见 6.6 节

BIT[2:0] T2PR[2: 0] - T1 预分频倍数选择

T2PR2	T2PR1	T2PR0	T2CNT
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T2CNT</b>	T2C7	T2C6	T2C5	T2C4	T2C3	T2C2	T2C1	T2C0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T2C[7: 0] – TICNT 的值，这是一个读写寄存器。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T2LOAD</b>	T2LOAD7	T2LOAD6	T2LOAD5	T2LOAD4	T2LOAD3	T2LOAD2	T2LOAD1	T2LOAD0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T2LOAD[7: 0] – T2LOAD 的值，这是一个读写寄存器，用于设置 T2 重载值。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T2DATA</b>	T2DATA7	T2DATA6	T2DATA5	T2DATA4	T2DATA3	T2DATA2	T2DATA1	T2DATA0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:0] T2DATA[7: 0] – 这是一个读写寄存器，用于设置 PWM1 高电平时间。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PWM2DE</b>	-	-	-	-	-	PWM2DE2	PWM2DE1	PWM2DE0
<b>R/W</b>	R	R	R	R	R	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	0	0	0

BIT[7:0] PWM2DE[7: 0] – 这是一个读写寄存器，用于设置 PWM2 占空比延展设置。

*注：当 TC2EN=0 时，写 T2LOAD 将自动加载到 T2CNT；当 TC2EN=1 时，写 T2LOAD 时不自动加载到 T2CNT，在计时器溢出时自动加载到 T2CNT*

## 6.5 定时器 T3

定时器 3 仅包含普通定时/计时功能，不含 PWM。其定时/计时功能与定时器 0 的定时/计时功能及操作模式完全相同，在此仅做寄存器介绍。

*与定时器 T3 相关的寄存器说明如下*

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T3CR</b>	TC3EN	-	-	T3PTS1	T3PTS0	T3PR2	T3PR1	T3PR0
<b>R/W</b>	R/W	-	-	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	-	-	0	0	0	0	0

BIT[7] TC3EN – T3 使能控制

0: 关闭 T3

1: 启动 T3

BIT[4:3] T3PTS[1: 0] – T3 时钟源选择三

T3PTS[1 : 0]	T3 时钟源
00	FCPU
01	FHOSC

10	FLOSC
11	保留

注: FLOSC 频率依赖于 TMRCKS 位, 见 6.6 节

BIT[2:0] T3PR[2: 0] - T3 预分频倍数选择

T3PR2	T3PR1	T3PR0	T3CNT
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T3CNT</b>	T3C7	T3C6	T3C5	T3C4	T3C3	T3C2	T3C1	T3C0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T3C[7: 0] - T3CNT 的值, 这是一个读写寄存器。

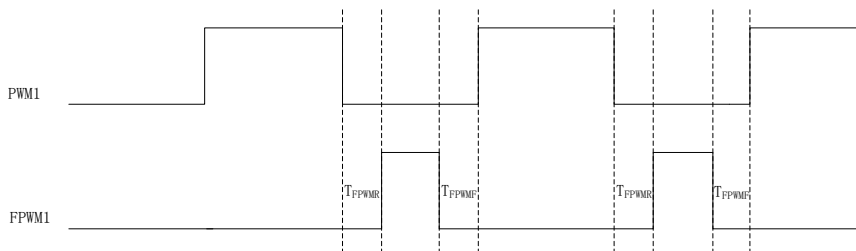
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>T3LOAD</b>	T3LOAD7	T3LOAD6	T3LOAD5	T3LOAD4	T3LOAD3	T3LOAD2	T3LOAD1	T3LOAD0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	1	1	1	1	1	1	1	1

BIT[7:0] T3LOAD[7: 0] - T3LOAD 的值, 这是一个读写寄存器, 用于设置 T3 重载值。

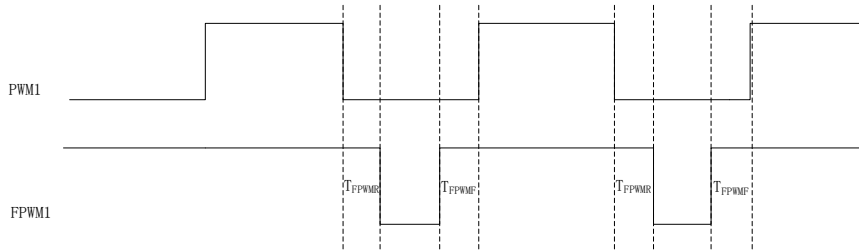
注: 当 TC3EN=0 时, 写 T3LOAD 将自动加载到 T3CNT; 当 TC3EN=1 时, 写 T3LOAD 时不自动加载到 T3CNT, 在 T3 溢出时自动加载到 T3CNT

## 6.6 PWM

PWMINV=0 时互补 PWM 输出图



PWMINV=1 时互补 PWM 输出图



**PWM 的 8+3 模式**

当 PMODEn=1 时，当 TnCNT[7:0]计数到与 TnDATA[7:0]相等时，PWMn 输出置 1；当 TnCNT 计数溢出时，PWMn 输出清 0，PWMn 占空比的计算如下：

$$\text{PWMn 高电平时间} = (\text{TnDATA}[7:0]) * 8 * \text{TnCNT 计数时钟周期} + (\text{PWMnDE}[2:0]) * \text{TnCNT 计数时钟周期}$$

$$\text{PWMn 周期} = (\text{TnLOAD} + 1) * 8 * \text{TnCNT 的计数周期}$$

$$\text{PWMn 占空比} = \text{PWMn 高电平时间} / \text{PWMn 周期}$$

8+3 模式用于在与普通模式相同的 PWM 时钟下增加占空比的调节精度。以每 8 个普通的 PWM 周期作为一个大周期，PWMn DE[2:0]决定在这 8 个 PWM 周期中的某些周期进行延展，即高电平延展一个计数时钟周期，相当于 TnDATA+1。

举例说明：

若 PWMnDE[2:0]=000：对 8 个普通的 PWM 周期都不延展。

占空比与普通的 PWM 一样，等于 (TODATA / (TOLOAD+1))。

若 PWMnDE[2:0]=001：对 8 个普通的 PWM 周期的第 1 个周期延展。

在大周期中的占空比为 ((TODATA +1/8) / (TOLOAD+1))。

若 PWMnDE[2:0]=101：对 8 个普通的 PWM 周期的第 (1、2、3、4、7) 个周期延展。

在大周期中的占空比为 ((TODATA +5/8) / (TOLOAD+1))。

8+3 模式相当于在整体上提高了 PWM 占空比的调节精度，并不是对单一的 PWM 周期提高精度。

对 TnDATA 的设置并不是立刻生效，而是等到 TnCNT 计数器的溢出后才生效。

PWMnDE[2:0]决定 PWM 输出是否需要延展一个时钟的宽度，见下表

PWMnDE[2 : 0]	延展周期
000	-
001	000
010	000、100
011	000、010、100
100	000、010、100、110
101	000、001、010、100、110
110	000、001、010、100、101、110
111	000、001、010、011、100、101、110

**与 PWM 相关的寄存器说明如下**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>PWMCRO</b>	FPWMEN	PWM2INV	FPWM1INV	PWM0INV	FPWMR1	FPWMR0	FPWMF1	FPWMF0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7] FPWMEN - FPWM 使能控制

0: 禁止 FPWM1 输出

- 1: 允许 FPWM1 输出到 P16
- BIT[6] PWM2INV - PWM2 电平取反控制  
 0: PWM2 输出不取反  
 1: PWM2 输出取反
- BIT[5] FPWM1INV - FPWM1 电平取反控制（仅用于互补 PWM 的 FPWM 端控制，原 PWM1 输出不会取反）  
 0: FPWM1 输出不取反  
 1: FPWM1 输出取反
- BIT[4] PWM0INV - PWM0 电平取反控制  
 0: PWM0 输出不取反  
 1: PWM0 输出取反

BIT[3:2] FPWMR[1: 0] - FPWM 上升沿非交叠时间选择

FPWMR[1 : 0]	时间选择 ( TPWM 为一个 pwm 计数时钟周期的时间 )
00	1*TPWM
01	2*TPWM
10	3*TPWM
11	4*TPWM

BIT[1:0] FPWMF[1: 0] - FPWM 下降沿非交叠时间选择

FPWMF[1 : 0]	时间选择 ( TPWM 为一个 pwm 计数时钟周期的时间 )
00	2*TPWM
01	4*TPWM
10	6*TPWM
11	8*TPWM

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMCR1	-	-	-	TMRCKS1	TMRCKS0	PMODE2	PMODE1	PMODE0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
初始值	-	-	-	0	0	0	0	0

- BIT[7:5] 未用
- BIT[4:3] TMRCKS - TIMER 计数高频时钟选择位  
 00: TIMER 计数高频时钟为 16M  
 01: TIMER 计数高频时钟为 16M  
 10: TIMER 计数高频时钟为 32M  
 11: TIMER 计数高频时钟为 64M
- BIT[2] PMODE2 - PWM2 工作模式控制  
 0: PWM2 工作于正常模式  
 1: PWM2 工作于 8-3 模式
- BIT[1] PMODE1 - PWM1 工作模式控制  
 0: PWM1 工作于正常模式  
 1: PWM1 工作于 8-3 模式

BIT[0]      PMODE0 – PWM0 工作模式控制  
0: PWM0 工作于正常模式  
1: PWM0 工作于 8-3 模式

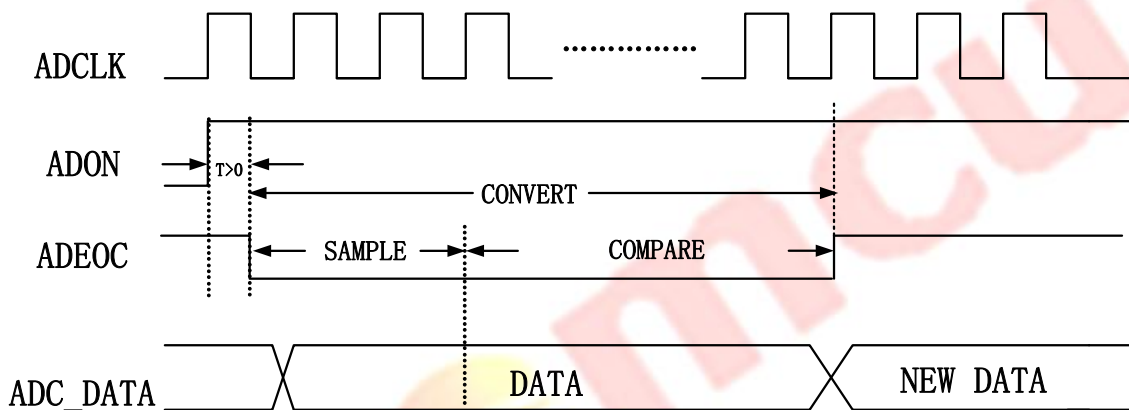
## 7 模数转换器 (ADC)

### 7.1 ADC 功能介绍

15 通道 12 位模数转换器，可通过 ADON 使能模数转换模块，ADCHS 选择转换的模拟通道，ADCKS 选择 AD 转换速度，ADEOC 为 AD 启动位及转换结束标志位。

当 ADEOC 标志为 ‘1’ 时，对该寄存器写入 ‘0’ 将启动模数转换，转换时间需要 16~27 个 AD 转换时钟周期，转换结果被放在 ADRH 和 ADRL 中，ADEOC 将自动置 ‘1’，同时中断标志 ADIF 置 ‘1’，若 GIE 和 ADIE 使能，将产生 AD 中断。

### 7.2 ADC 转换时序图



注 1: SAMPLE 时间为 15 个 ADCLK, COMPARE 时间为 12 个 ADCLK, 一次 ADC 转换 CONVERT 需要 27 个 ADCLK

### 7.3 ADC 操作步骤

模数转换设置步骤:

- ◇ S1: 设置 OEPX 将相应的端口设置为输入端口，关闭上下拉电阻
- ◇ S2: 设置 ANSEL 将相应的端口设置为模拟端口
- ◇ S3: 设置 ADCKS 选取适当的 AD 转换时钟
- ◇ S4: 设置参考电压
- ◇ S5: 使能 ADON <sup>注 2</sup>
- ◇ S6: 设置 ADCHS 选取 AD 转换通道
- ◇ S7: ADEOC 写入 ‘0’ 启动 AD 转换
- ◇ S8: 等待 ADEOC 置 ‘1’ (或利用 AD 中断)
- ◇ S9: 读取 AD 转换结果 (ADDRH、ADDRL)
- ◇ 重复 S6~S8 对不同的通道进行转换或对同一通道多次转换

注 1: AD 转换过程中或者 ADON 未使能时, ADDRH/ADDRL 中的数据未知, 选在 AD 转换结束且 ADON 使能的情况下读取 AD 转换数据

注 2: 如果选择内部参考电压 2V/3V/4V 时, 需要在使能 ADON 后等待参考电压稳定, 而且不同 2V/3V/4V 之间相互切换时也需要等待参考电压稳定。(时间 > 200us)

注 3: 切换不同通道后, 前两次转换值必须舍弃

注 4: 当 PWM 开启时, 为了能达到 10 位精度, 必须要满足以下条件

ADC 时钟周期 = n \* PWM 周期 (n 取正整数), 即 ADC 时钟周期大于等于 PWM 周期, 且是整数倍关系。具体参考《MC32P7311 的 AD 与 PWM 配合使用》文档

注 5: 进入 STOP 之前, 将 ADCHS[3:0] 设置 1111, 使用未用通道, 以降低整机功耗

## 7.4 ADC 相关寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>ADCRO</b>	ADCHS3	ADCHS2	ADCHS1	ADCHS0	ADLEN	-	ADEOC	ADON
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	-	R/W	R/W
<b>初始值</b>	1	1	1	1	1	-	0	0

BIT[7:4] ADCHS[3: 0] – ADC 模拟通道选择

ADCHS[3 : 0]	ADC 模拟通道选择
0000	AIN0
0001	AIN1
0010	AIN2
0011	AIN3
0100	AIN4
0101	AIN5
0110	AIN6
0111	AIN7
1000	AIN8
1001	AIN9
1010	1/4VDD
1011	1/4OUTV0
1100	1/4OUTV1
1101	禁用
1110	禁用
1111	未用

BIT[3] ADLEN – ADC 位数选择

1: 12 位

0: 8 位

BIT[2] 保留

BIT[1] ADEOC – ADC 启动位及转换结束标志

1: AD 转结束, 对 ADEOC 写入 0 启动 AD 转换

0: AD 转换过程中, 转换结束后自动置 1

BIT[0] ADON – ADC 功能使能位

1: 使能 ADC 功能

0: 不使能 ADC 功能



	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>ADCR1</b>	ADCKS2	ADCKS1	ADCKS0	ADTST	RESS0	VRS2	VRS1	VRS0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[7:5] ADCKS[2: 0] - AD 转换时钟选择

ADCKS[2 : 0]	AD 转换时钟频率选择 F <sub>ADC</sub>
100	禁用
101	500K(FHIRC/64)
110	250K(FHIRC/128)
111	125K(FHIRC/256)

注：F<sub>ADC</sub> 频率越低，ADC 精度越高

BIT[4] ADTST - ADC 参考电压测试使能  
1: VBG<sub>BUF</sub> 从 P03 输出，  
VREF 从 P04 输出（具体电压依赖于 VRS[2:0]），  
VDRC 从 P02 输出

0: 关闭输出

BIT[3] RESS0 - VREF 口 3K 上拉选择

1: 打开 3K

0: 关闭 3K

BIT[2:0] VRS[2:0] - ADC 参考电压选择

VRS[2 : 0]	ADC 参考电压选择
000	内部参考 2V
001	内部参考 3V
010	内部参考 4V
011	内部参考 VDD
100	-
101	-
110	-
111	外部参考

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
<b>ADCR2</b>	-	-	-	-	ADSMP3	ADSMP2	ADSMP1	ADSMP0
<b>R/W</b>	-	-	-	-	R/W	R/W	R/W	R/W
<b>初始值</b>	-	-	-	-	1	0	0	0

BIT[3:0] ADSMP[3:0]- AD 采样时间选择位（需固定写为 1111）

0000-1110: 禁用

1111: ADC采样时间为15个ADC时钟

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<i>ADR<sub>H</sub></i>	ADR11	ADR10	ADR9	ADR8	ADR7	ADR6	ADR5	ADR4
<b>R</b>	R	R	R	R	R	R	R	R

初始值	X	X	X	X	X	X	X	X
-----	---	---	---	---	---	---	---	---

BIT[7:0]      ADRn – ADC 转换结果寄存器高 8 位(n=11-4)。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>ADRL</b>	-	-	-	-	ADR3	ADR2	ADR1	ADR0
<b>R</b>	-	-	-	-	R	R	R	R
初始值	-	-	-	-	X	X	X	X

BIT[3:0]      ADRn – ADC 转换结果寄存器低 4 位(n=3-0)。

## 8 低电压检测 (LVD)

MC32P7311 内嵌低电压检测模块，通过设置 LVDEN 可以开启或屏蔽该功能，LVDS 选择检测电压值，可设置 1.8V-4.2V 等不同电压，当 VDD 电压低于设置电压时 LVDF 置 1，否则 LVDF 清 0。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>LVDCR</b>	LVDEN	LVDS3	LVDS2	LVDS1	LVDS0		-	LVDF
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W		-	R
<b>初始值</b>	0	0	0	0	0		-	0

BIT[7] LVDEN – LVD 功能使能位

1: 使能 LVD 功能

0: 不使能 LVD 功能

BIT[6:3] LVDS[3:0] – LVD 检测电压选择

LVDS[3:0]	LVD 检测电压设置
0000	1.8
0001	P13 与内部 1.08V 比较
0010	2.0
0011	2.1
0100	2.2
0101	2.4
0110	2.5
0111	2.6
1000	2.7
1001	2.8
1010	3.0
1011	3.2
1100	3.3
1101	3.6
1110	4.0
1111	4.2

BIT[0] LVDF – LVD 检测标志

0: VDD 电压高于设置电压或 LVD 不使能

1: VDD 电压低于设置电压

## 9 中断

MC32P7311 中断有外中断 (INT0, INT1)、键盘中断、定时器中断 (T0, T1, T2, T3) 和 ADC 转换中断。外部中断、键盘中断、定时器中断和 ADC 转换中断可被 CPU 状态寄存器 MCR 的 GIE 位屏蔽。

中断响应过程如下：

- ✧ 当发生中断请求时，CPU 将相关下一条要执行的指令的地址压栈保存（累加器 A 和状态寄存器需要软件保护），对中断屏蔽位 GIE 清 0，禁止中断响应。与复位不同，硬件中断不停止当前指令的执行，而是暂时挂起中断直到当前指令执行完成。
- ✧ CPU 执行中断时，程序跳到中断向量 0008H 地址开始执行中断代码，中断代码应该先保存累加器 A 和状态寄存器，然后判断是哪一个中断响应。
- ✧ 执行中断内容后应该恢复累加器 A 和状态寄存器，然后执行 RETIE 返回主程序。这时，从堆栈取出 PC 的值，然后从中断发生时的那条指令的后一条指令继续执行。

MC32P7311 的中断向量地址是 0008H。

### 9.1 外中断

MC32P7311 有 2 路外部中断源，两路中断源可以设置为上升沿触发、下降沿触发和变化触发三种模式，当外部中断触发时，外部中断标志 (INT0IF、INT1IF) 将被置 1，若中断总使能位 GIE 为 1 且外部中断使能位 (INT0IE、INT1IE) 为 1，则产生外部中断。

### 9.2 键盘中断

MC32P7311 有 8 路键盘中断源，8 路中断源可以通过 KBCR 寄存器单独屏蔽，任意一路未被屏蔽的中断源电平放生变化时，触发键盘中断，键盘中断标志 (KBIF) 将被置 1，若中断总使能位 GIE 为 1 且键盘中断使能位 (KBIE) 为 1，则产生键盘中断。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>KBCR</b>	KBCR7	KBCR6	KBCR5	KBCR4	KBCR3	KBCR2	KBCR1	KBCR0
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

BIT[6:0] KBCRn - P1 端口键盘中断使能 (n=7-0)

1: 使能 P1n 端口键盘中断功能

0: 屏蔽 P1n 端口键盘中断功能

### 9.3 定时器中断

定时器 T0、T1、T2 和 T3 在计数溢出时会置位中断标志 T0IF、T1IF、T2IF、T3IF，若中断总使能位 GIE 为 1 且定时器中断使能位 (T0IE、T1IE、T2IE 和 T3IE) 为 1，则产生定时器中断。

### 9.4 ADC 转换中断

ADC 转换完成后会置位中断标志 ADIF，若中断总使能位 GIE 为 1 且定时器中断使能位 (ADIE) 为 1，则产生 ADC 中断。

## 9.5 中断相关寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>MCR</b>	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00
<b>R/W</b>	R/W	-	R	R	R/W	R/W	R/W	R/W
<b>初始值</b>	0	-	0	0	0	0	0	0

- BIT[7] GIE - 总中断使能  
0: 屏蔽所有中断  
1: 中断源是否产生中断有相应的控制位决定
- BIT[6] 未用
- BIT[5] TO - 看门狗溢出标志  
0: 上电复位, 执行CLRWDT或STOP指令  
1: 发生WDT溢出
- BIT[4] PD - 进入低功耗休眠模式标志  
0: 上电复位, 执行CLRWDT  
1: 执行STOP指令
- BIT[3:2] MINT1 - 外部中断 1 模式寄存器  
00: INT1上升沿中断  
01: INT1下降沿中断  
1x: INT1电平变化中断
- BIT[1:0] MINT0 - 外部中断 0 模式寄存器  
00: INT0上升沿中断  
01: INT0下降沿中断  
1x: INT0电平变化中断

### 中断使能寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INTE</b>	T3IE	ADIE	T2IE	KBIE	INT1IE	INT0IE	T1IE	TOIE
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

- BIT[7] T3IE - 定时器 3 使能  
0: 屏蔽定时器 3 中断  
1: 使能定时器 3 中断
- BIT[6] ADIE - ADC 中断使能  
0: 屏蔽 ADC 中断  
1: 使能 ADC 中断
- BIT[5] T2IE - 定时器 2 使能  
0: 屏蔽定时器 2 中断  
1: 使能定时器 2 中断
- BIT[4] KBIE - 键盘中断使能  
0: 屏蔽键盘中断  
1: 使能键盘中断
- BIT[3] INT1IE - 外部中断 1 使能  
0: 屏蔽外部 1 中断

- 1: 使能外部 1 中断  
 BIT[2] INTOIE - 外部中断 0 使能  
 0: 屏蔽外部 0 中断  
 1: 使能外部 0 中断  
 BIT[1] T1IE - 定时器 1 使能  
 0: 屏蔽定时器 1 中断  
 1: 使能定时器 1 中断  
 BIT[0] T0IE - 定时器 0 使能  
 0: 屏蔽定时器 0 中断  
 1: 使能定时器 0 中断

**中断标志寄存器**

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
<b>INTF</b>	T3IF	ADIF	T2IF	KBIF	INT1IF	INT0IF	T1IF	TOIF
<b>R/W</b>	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
<b>初始值</b>	0	0	0	0	0	0	0	0

- BIT[7] T3IF - 定时器 3 标志  
 0: 未发生定时器 3 中断  
 1: 发生定时器 3 中断, 需软件清零  
 BIT[6] ADIF - ADC 中断标志  
 0: 未发生 ADC 中断  
 1: 发生 ADC 中断, 需软件清零  
 BIT[5] T2IF - 定时器 2 标志  
 0: 未发生定时器 2 中断  
 1: 发生定时器 2 中断, 需软件清零  
 BIT[4] KBIF - 键盘中断标志  
 0: 未发生键盘中断  
 1: 发生键盘中断, 需软件清零  
 BIT[3] INT1IF - 外部中断 1 标志  
 0: 未发生外部 1 中断  
 1: 发生外部 1 中断, 需软件清零  
 BIT[2] INT0IF - 外部中断 0 标志  
 0: 未发生外部 0 中断  
 1: 发生外部 0 中断, 需软件清零  
 BIT[1] T1IF - 定时器 1 标志  
 0: 未发生屏蔽定时器 1 中断  
 1: 发生定时器 1 中断, 需软件清零  
 BIT[0] T0IF - 定时器 0 标志  
 0: 未发生定时器 0 中断  
 1: 发生定时器 0 中断, 需软件清零

## 10 电气参数

### 10.1 极限参数

参数	符号	值	单位
工作电压	Vdd	-0.3~6.0	V
输入电压	VIN	Vss-0.3 ~ Vdd+0.3	V
工作温度	TA	-40 ~ 85	°C
储存温度	Tstg	-65 ~ 150	°C
流过 VDD 最大电流 (除 P16/P17)	IVDDmax	30	Ma
流过 GND 最大电流 (除 P00/P16/P17)	IGNDmax	30	Ma
流过 P16/P17 最大电流	IP16_17max	120	Ma
流过 P00 最大电流	IP00max	50	Ma

### 10.2 直流特性参数

T=25°C

特性	符号	引脚	条件	最小	典型	最大	单位
工作电压	VDD		Fcpu=8MHz	3.8		5.5	V
			Fcpu=4MHz	2.4		5.5	
			Fcpu=2MHz	2.0		5.5	
			Fcpu=1MHz	1.8		5.5	
输入漏电	VLEAK	所有输入引脚			1	Ua	
输入高电平 1	VIH1	所有输入引脚 (除 VPP)		0.7VDD		V	
输入低电平 1	VIL1	所有输入引脚 (除 VPP)			0.3VDD	V	
输入高电平 2	VIH2	VPP		0.8VDD		V	
输入低电平 2	VIL2	VPP			0.2VDD	V	
上拉电阻 1	RPU1	所有引脚	VDD=5V,Vin=VSS		50		Kohm
			VDD=3V,Vin=VSS		100		Kohm
上拉电阻 2	RPU2	P04	VDD=2V~5V,VIN=VSS , RESS0=1	1.5	3	6	Kohm
下拉电阻 1	RPD1	所有引脚	VDD=5V,Vin=5V		50		Kohm
			VDD=3V,Vin=3V		100		Kohm
内置电阻 1	ROUT	OUTV0、OUTV1	VDD=2V~5V,VIN=VSS	16	24	32	Kohm
			OUTV0, 1 与 VSS 分压比例	-1%	1/4	+1%	Voutv
内置电阻 2	RBAT	VDD	VDD=2V~5V,VIN=VSS	16	24	32	Kohm
			VDD 与 VSS 分压比例	-1%	1/4	+1%	Vvdd
输出高电平 驱动电流 1	IOH1	所有输入引脚 (除	Voh=VDD-0.6V DRVS=1	4	8	12	Ma

		VPP/OUTV0/LED (PWM0/1)	Voh=VDD-0.6V DRVS=0	0.5	1	1.5	Ma	
输出低电平 驱动电流 1	IOL1	所有输入引脚 (除 LED/PWM0/1)	Vol=0.6V DRV=1	8	16	24	Ma	
			Vol=0.6V DRVS=0	1.5	3	4.5	Ma	
输出高电平 驱动电流 2	IOH2	PWM1/0	VOH=VDD-0.6V PDRVS=00 PDRVS=01 PDRVS=10 PDRVS=11		25 50 75 100		Ma	
输出低电平 驱动电流 2	IOL2	PWM1/0	VOL=0.6V PDRVS=00 PDRVS=01 PDRVS=10 PDRVS=11		25 50 75 100		Ma	
输出低电平 驱动电流 3	IOL3	LED	VOL=0.6V LDRVS=1 LDRVS=0		40 16		Ma	
VREF 电压	VREF1	P04/VREF	外部输入参考, VDD=5V	2		VDD	V	
	VREF2		内部参考 2V, VDD=2.5V~5V 温度-40~85°C	-1.5%	2	+1.5%	V	
	VREF3		内部参考 3V, VDD=3.5V~5V 温度-40~85°C	-1.5%	3	+1.5%	V	
	VREF4		内部参考 4V, VDD=4.5V~5V 温度-40~85°C	-1.5%	4	+1.5%	V	
	VREF5		内部 VDD 参考			VDD	V	
动态功耗	IDD	VDD	VDD=5V, Fcpu=1MHz VDD=3V, Fcpu=1MHz		1.3 0.8		Ma Ma	
静态功耗 1	ISB1	VDD	ADC 关闭, LVR/LVD/WDT 关闭, 高频振荡器关闭, 低频振荡器关 闭, 执行 STOP 指令		0.5	1	Ua	
静态功耗 2	ISB2	VDD	ADC 关闭, WDT 关 闭, LVR/LVD/开启, 高频振荡 器关闭, 低频振荡器关闭, 执行 STOP 指令		1	3	Ua	
静态功耗 3	ISB3	VDD	ADC 关闭, WDT 开启 闭, LVR/LVD/关闭, 高频振荡 器关闭, 低频振荡器开启, 执行 STOP 指令		3	6	Ua	
静态功耗 4	ISB4	VDD	ADC 关闭, WDT 开启, LVR/LVD/ 开启, 高频振荡器关闭, 低频振		4	8	Ua	



			荡器开启, 执行 STOP 指令				
HOLD 模式 1 功耗	IHOLD1	VDD	ADC 关闭, VDD=5V, 高频振荡开启, 执行 STOP 指令		500		Ua
HOLD 模式 2 功耗	IHOLD2	VDD	ADC 关闭, VDD=5V, 高频振荡关闭, 低频振荡开启, 执行 STOP 指令		3	6	Ua
			ADC 关闭, VDD=3V, 高频振荡关闭, 低频振荡开启, 执行 STOP 指令		1	3	Ua
上电复位电压	VPOR	VDD		-15%	1.2	+15%	V
低电压复位电压	VLVR	VDD	VLVRS=0011	-15%	1.6	+15%	V
			VLVRS=0100	-15%	1.8	+15%	V
			VLVRS=0101	-15%	2.0	+15%	V
			VLVRS=0110	-15%	2.2	+15%	V
			VLVRS=0111	-15%	2.4	+15%	V
			VLVRS=1000	-15%	2.5	+15%	V
			VLVRS=1001	-15%	2.6	+15%	V
			VLVRS=1010	-15%	2.7	+15%	V
			VLVRS=1011	-15%	2.8	+15%	V
			VLVRS=1100	-15%	3.0	+15%	V
			VLVRS=1101	-15%	3.2	+15%	V
			VLVRS=1110	-15%	3.6	+15%	V
			VLVRS=1111	-15%	3.8	+15%	V
低电压检测电压	VLVD	VDD/P13	LVDSEL=0000	-15%	1.8	+15%	V
			LVDSEL=0001, P13 输入	-15%	1.08	+15%	V
			LVDSEL=0010	-15%	2.0	+15%	V
			LVDSEL=0011	-15%	2.1	+15%	V
			LVDSEL=0100	-15%	2.2	+15%	V
			LVDSEL=0101	-15%	2.4	+15%	V
			LVDSEL=0110	-15%	2.5	+15%	V
			LVDSEL=0111	-15%	2.6	+15%	V
			LVDSEL=1000	-15%	2.7	+15%	V
			LVDSEL=1001	-15%	2.8	+15%	V
			LVDSEL=1010	-15%	3.0	+15%	V
			LVDSEL=1011	-15%	3.2	+15%	V
			LVDSEL=1100	-15%	3.3	+15%	V
			LVDSEL=1101	-15%	3.6	+15%	V
			LVDSEL=1110	-15%	4.0	+15%	V
LVDSEL=1111	-15%	4.2	+15%	V			

### 10.3 ADC 特性参数

VDD=5V, T=25°C

特性	符号	条件	最小	典型	最大	单位
积分线性误差	ILE	VDD=VREF=5V FADC=1MHz			±3	LSB
微分线性误差	DLE	VDD=VREF=5V FADC=1MHz			±2	LSB
上限偏置误差	EOT	VDD=VREF=5V FADC=1MHz		±1	±3	LSB
下限偏置误差	EOB	VDD=VREF=5V FADC=1MHz		±1	±3	LSB
转换精度	ACC	VDD=VREF=5V FADC=1MHz			±4	LSB
		VDD=5V,VREF=2.5V FADC=1MHz			±4	LSB
		VDD=5V, 内部 2V/3V/4V FADC=500KHz			±8	LSB
转换时钟	FADC	VDD=5V			1	MHz
		VDD=3V			0.5	MHz
转换时间	T <sub>con</sub>		16	20	27	1/FADC
ADC 输入电压	V <sub>IAN</sub>		0		VDD	V
ADC 输入阻抗	R <sub>IAN</sub>		2M			ohm
ADC 输入电流	I <sub>IAN</sub>	VDD=5V			10	Ua
ADC 动态电流	I <sub>add</sub>	VDD=5V AD 转换中		1	3	Ma
ADC 静态电流	I <sub>ads</sub>	VDD=5V ADON=0		0.1	1	Ua
ADC 失调电压	V <sub>os</sub>		-2		+2	Mv

## 10.4 交流电气参数

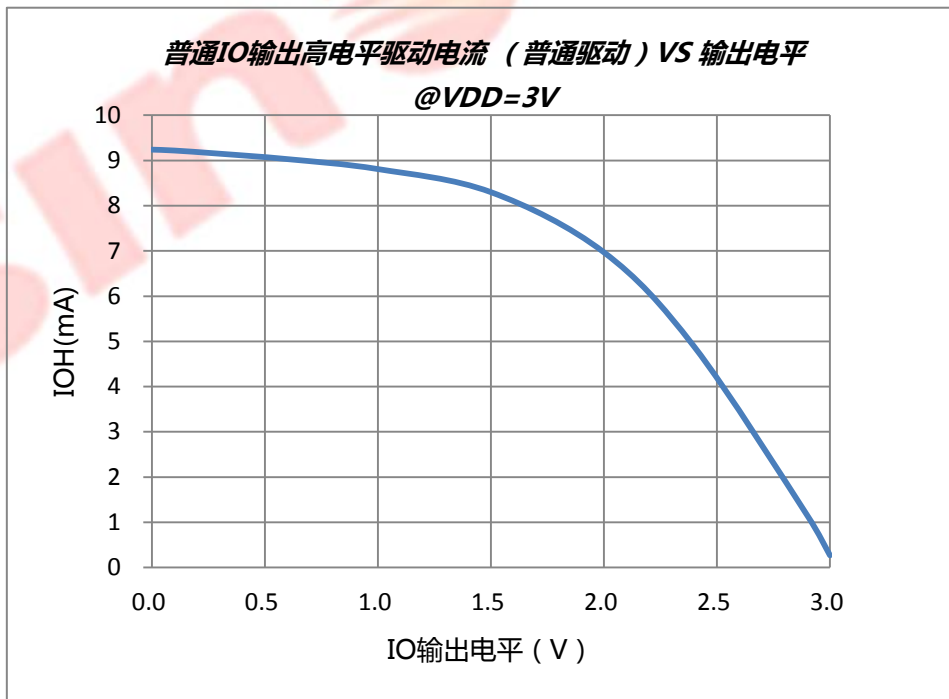
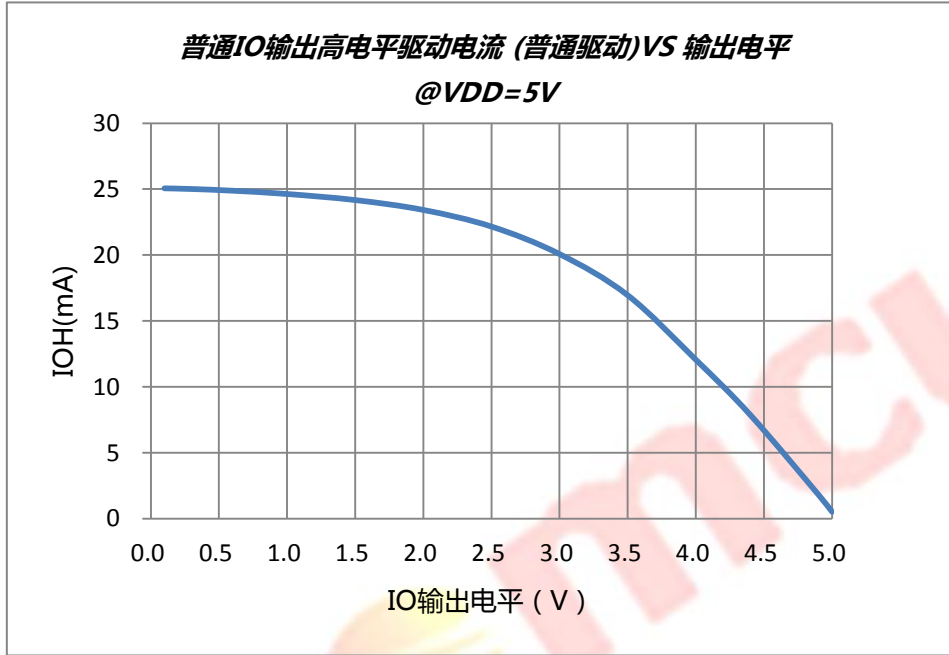
VDD=5V, T=25°C

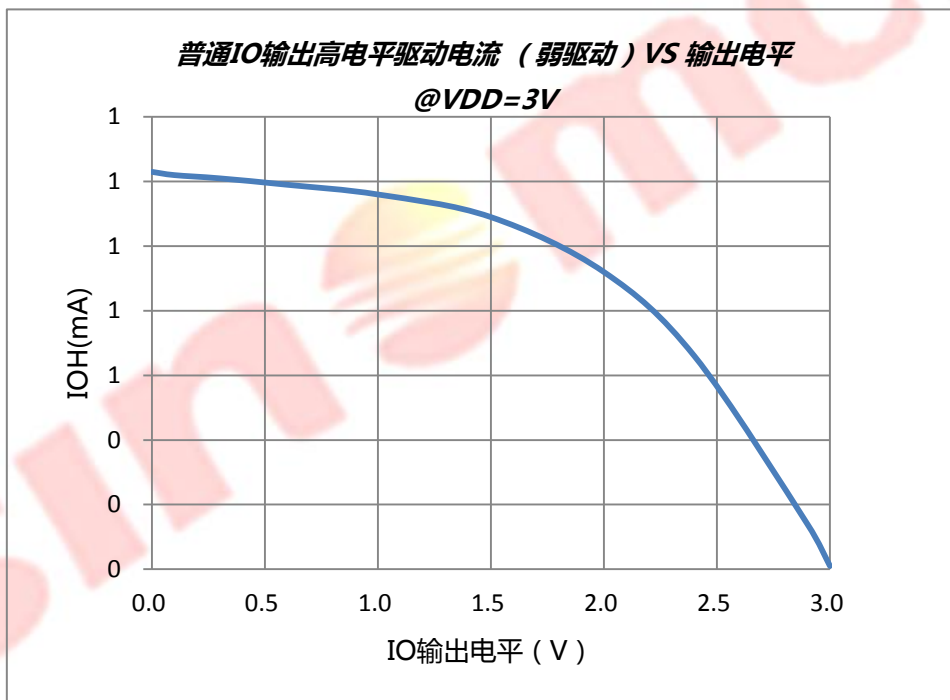
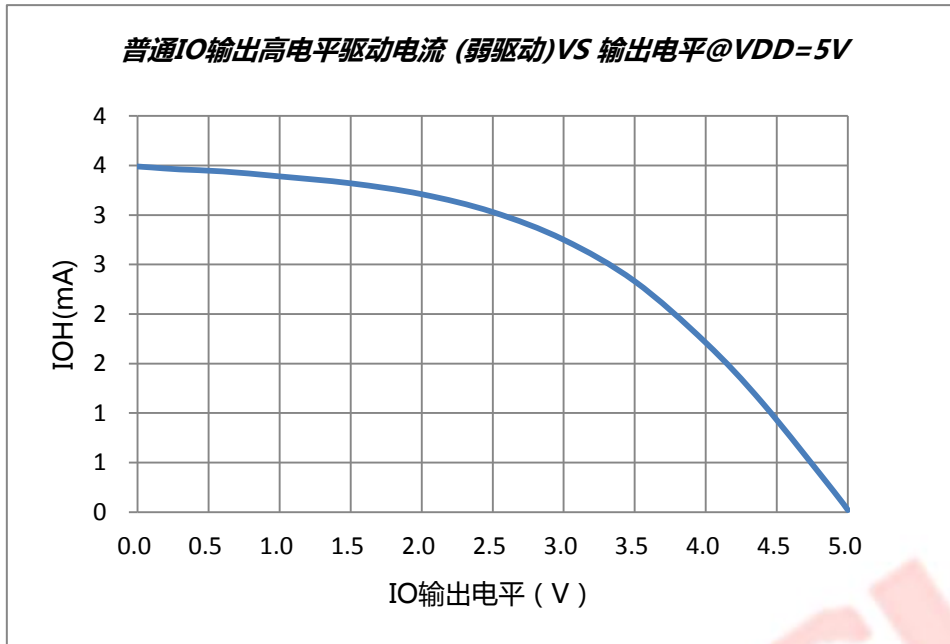
特性	符号	条件	最小	典型	最大	单位
内部高频 RC 振荡频率	F <sub>hrc1</sub>	T=25°C VDD=5V	-2%	32	+2%	MHz
	F <sub>hrc2</sub>	T=25°C VDD=2~5.5V	-2%	32	+2%	MHz
	F <sub>hrc3</sub>	T=-40°C~85°C VDD=5V	-10%	32	+10%	MHz
	F <sub>hrc4</sub>	T=-40°C~85°C VDD=2~5.5V	-12%	32	+12%	MHz
WDT 振荡器频率	F <sub>wdt</sub>	T=25°C VDD=5V	-50%	32	+50%	KHz

## 11 特性曲线图

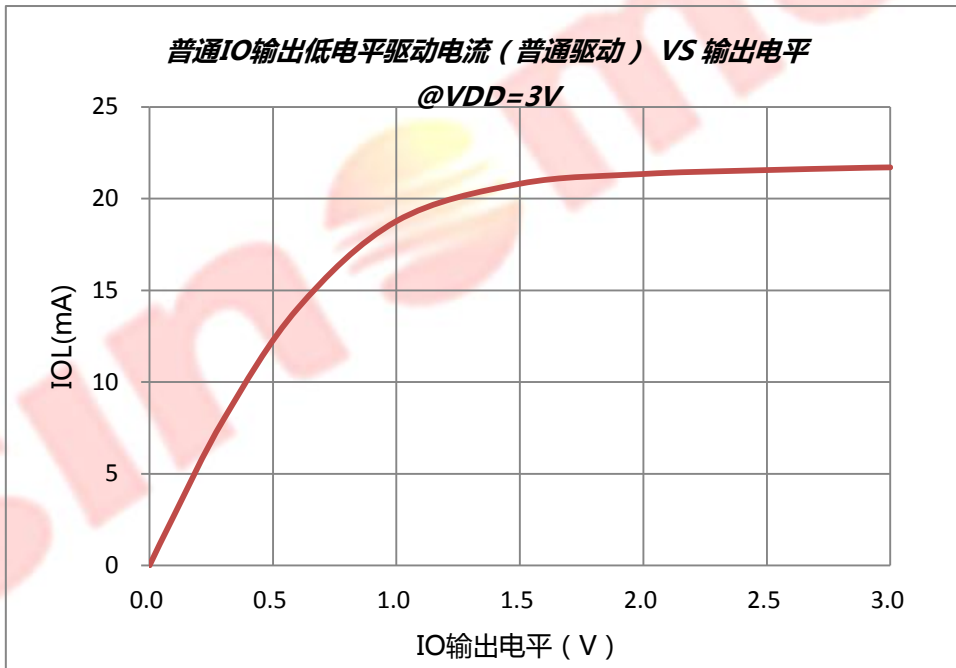
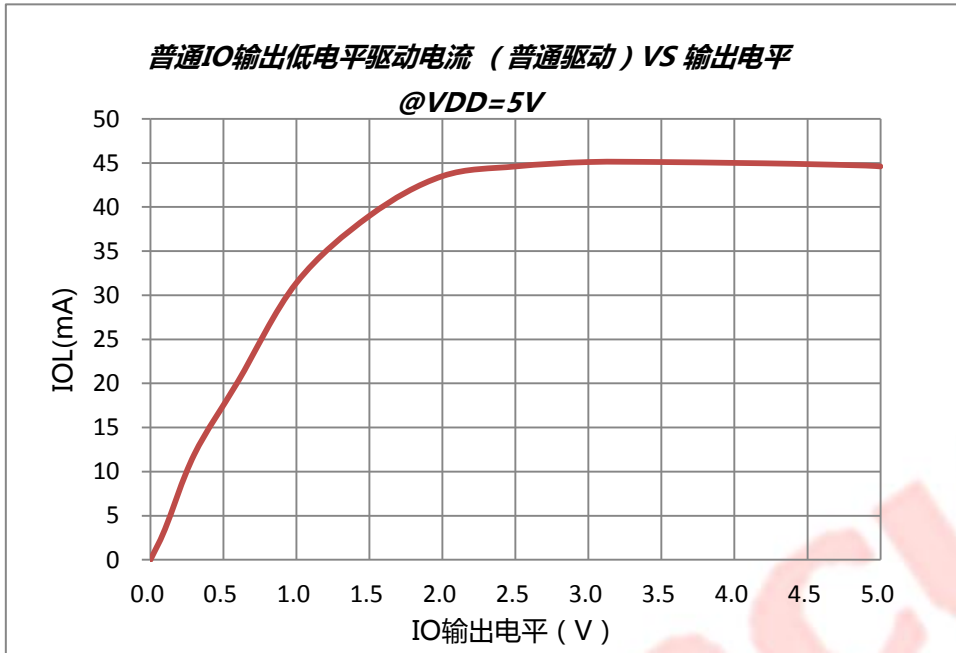
注：本节列出的特性曲线图仅作为设计参考，部分数据可能超出芯片额定的工作条件范围，为保证芯片能正常工作，请严格按照电气特性说明。

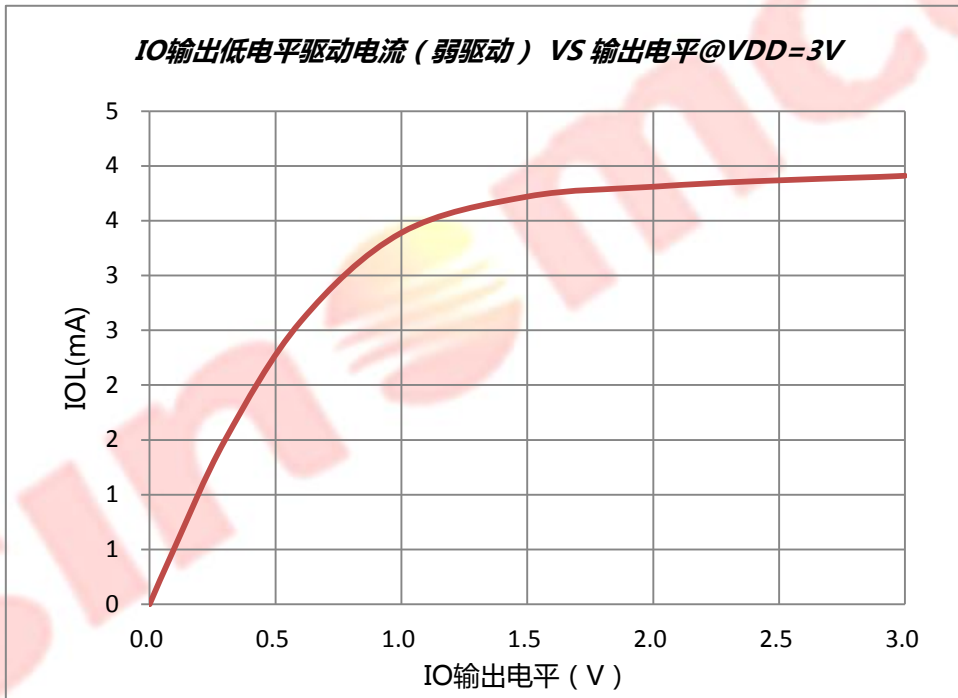
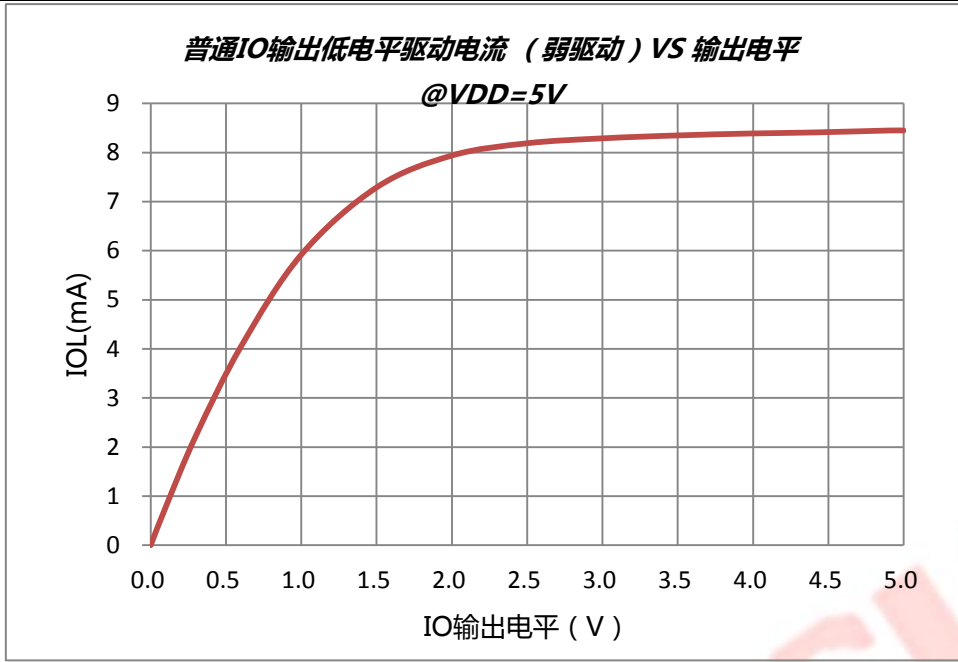
### 11.1 普通 IO 输出高电平驱动电流 VS 输出电平



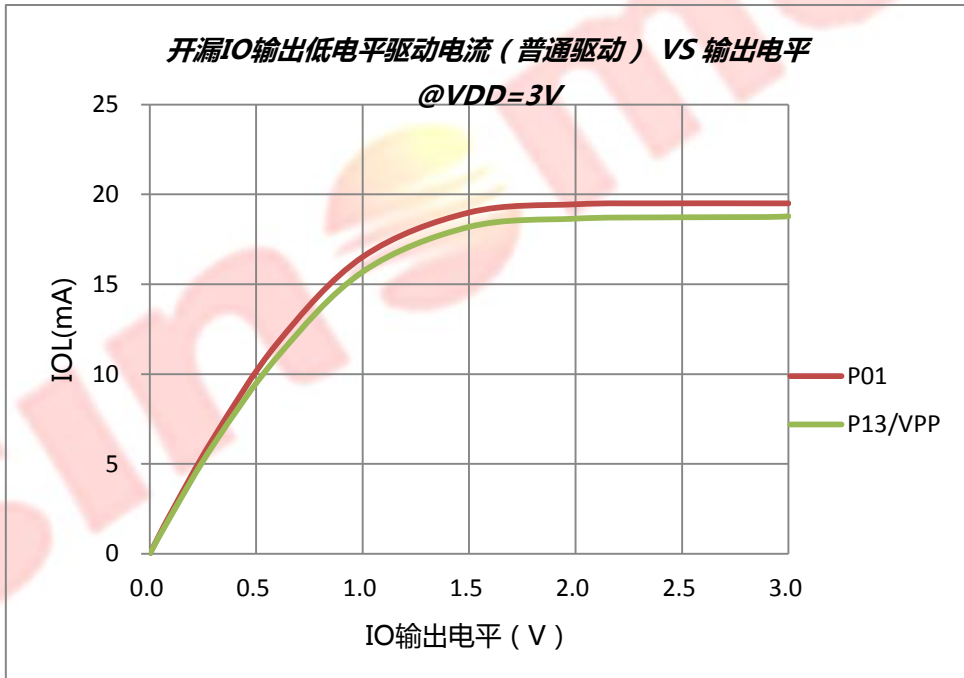
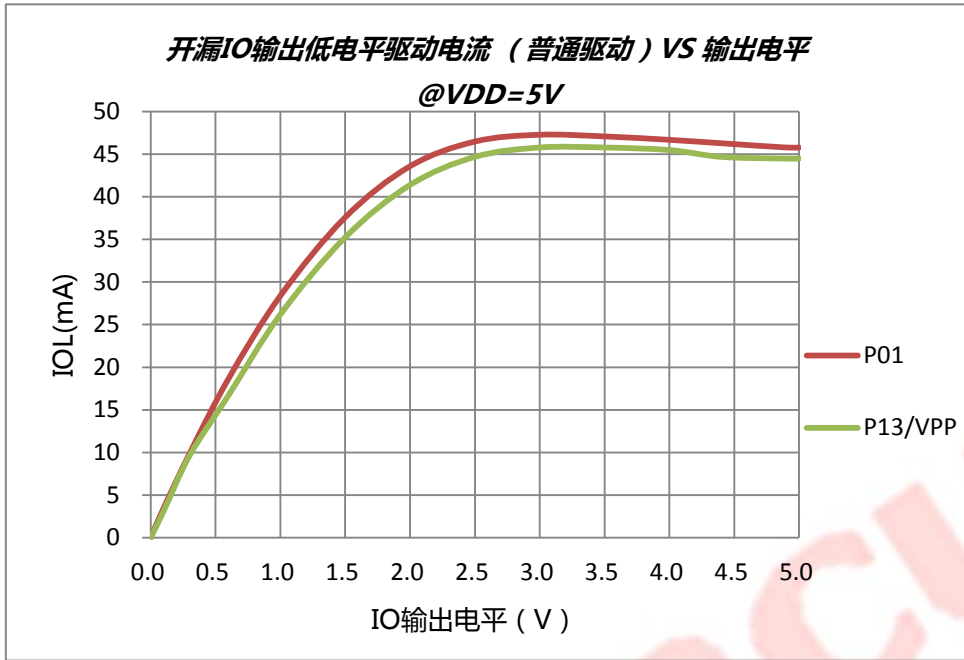


11.2 普通 IO 输出低电平驱动电流 VS 输出电平

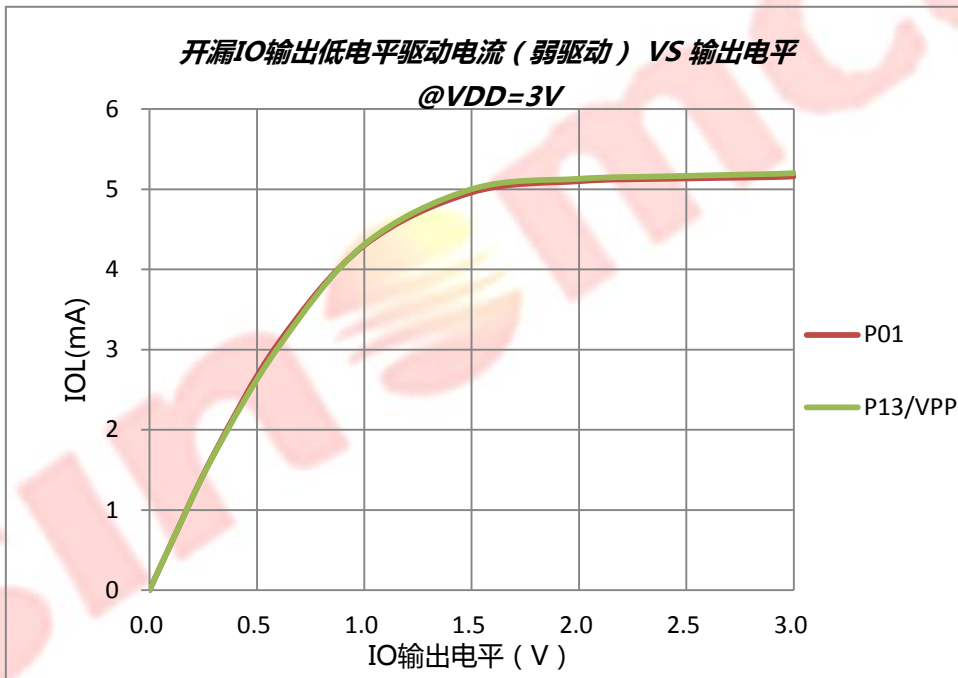
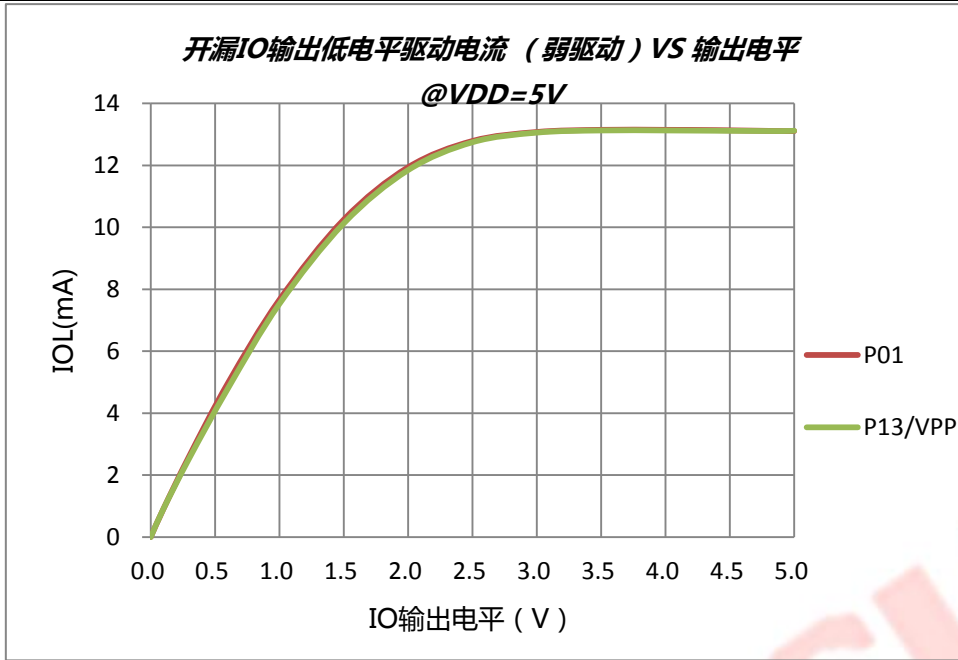




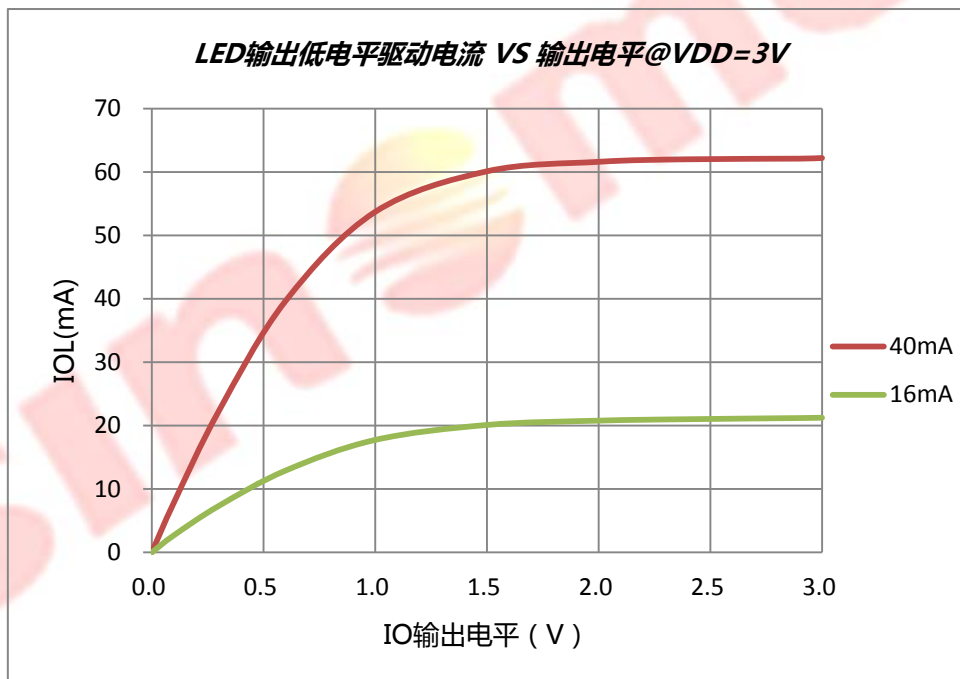
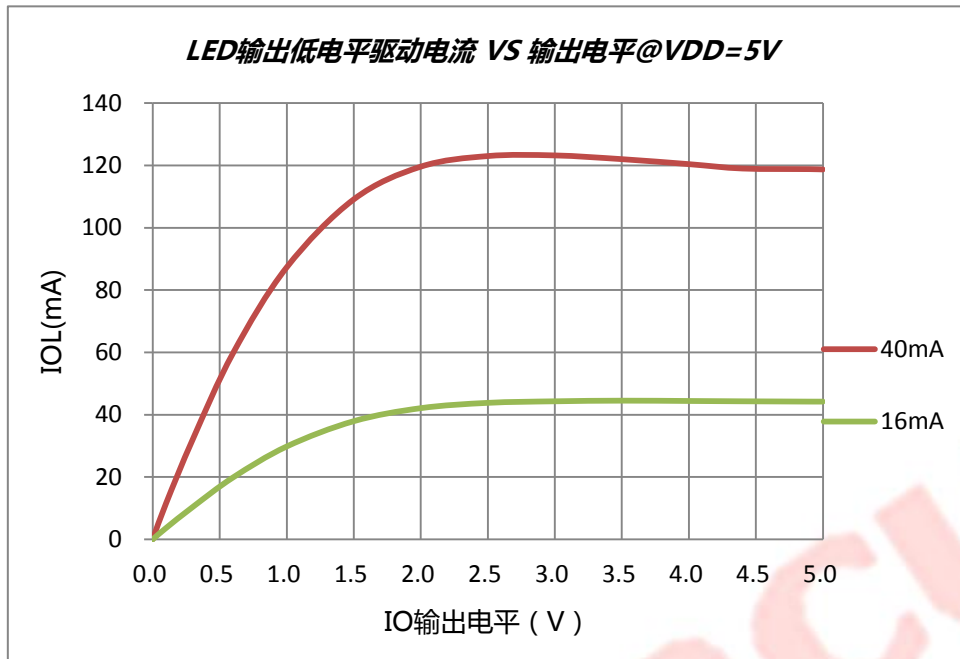
11.3 开漏 IO 输出低电平驱动电流 VS 输出电平



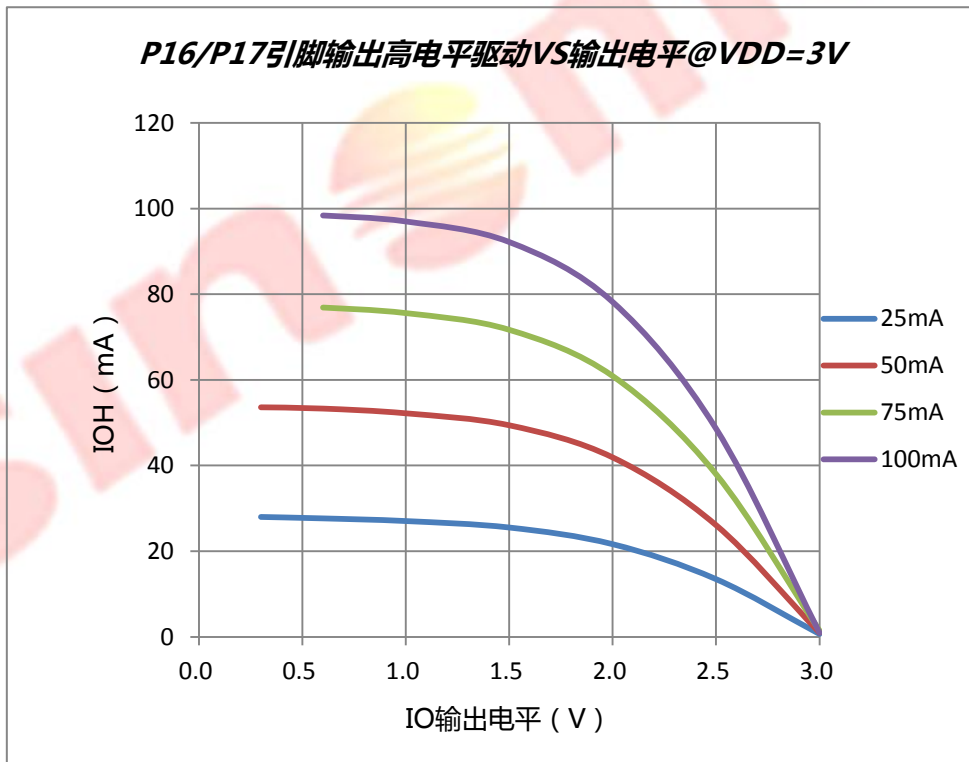
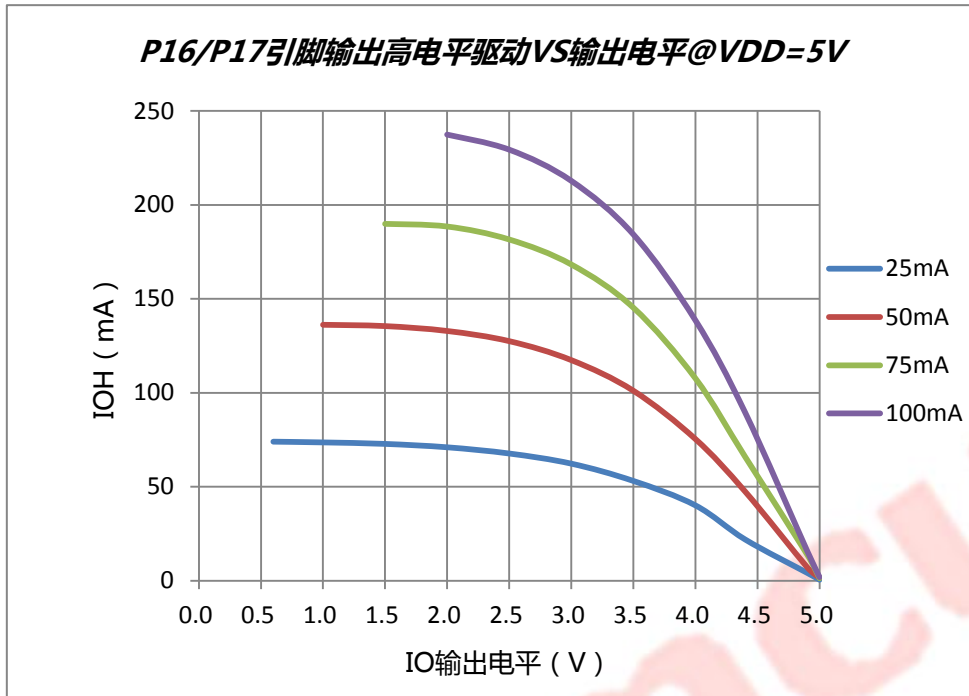




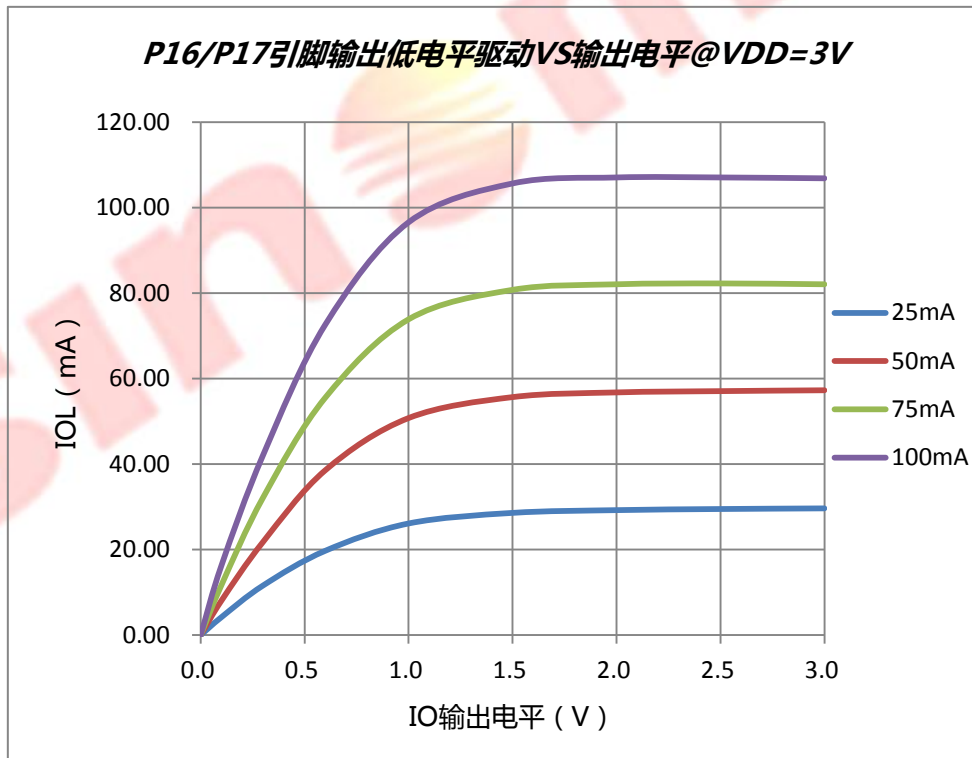
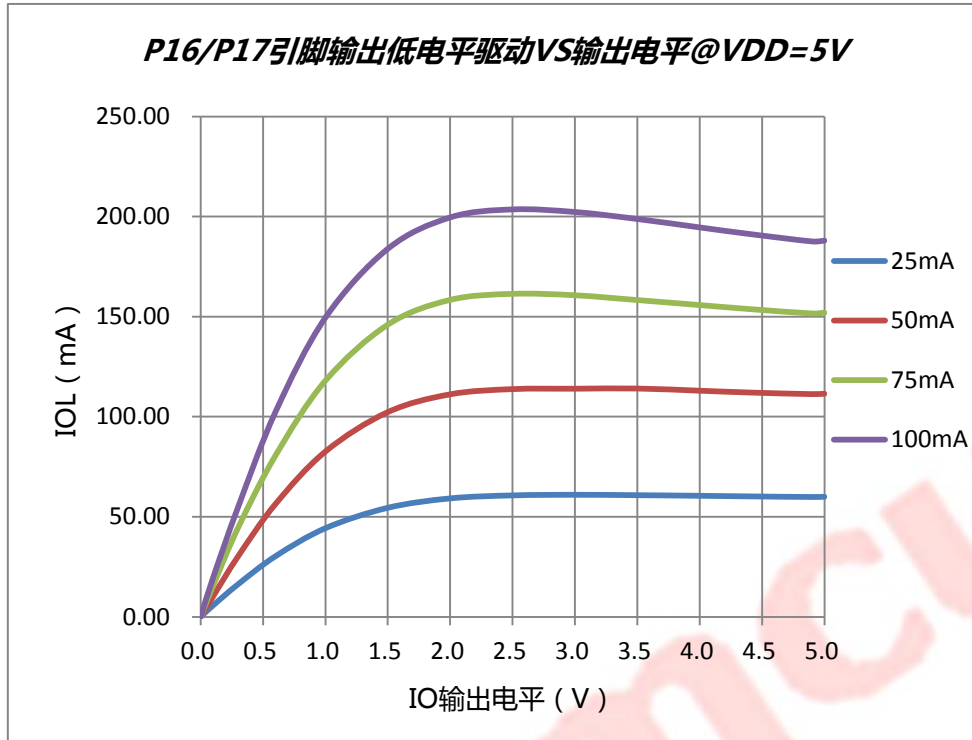
11.4 LED 输出低电平驱动电流 VS 输出电平



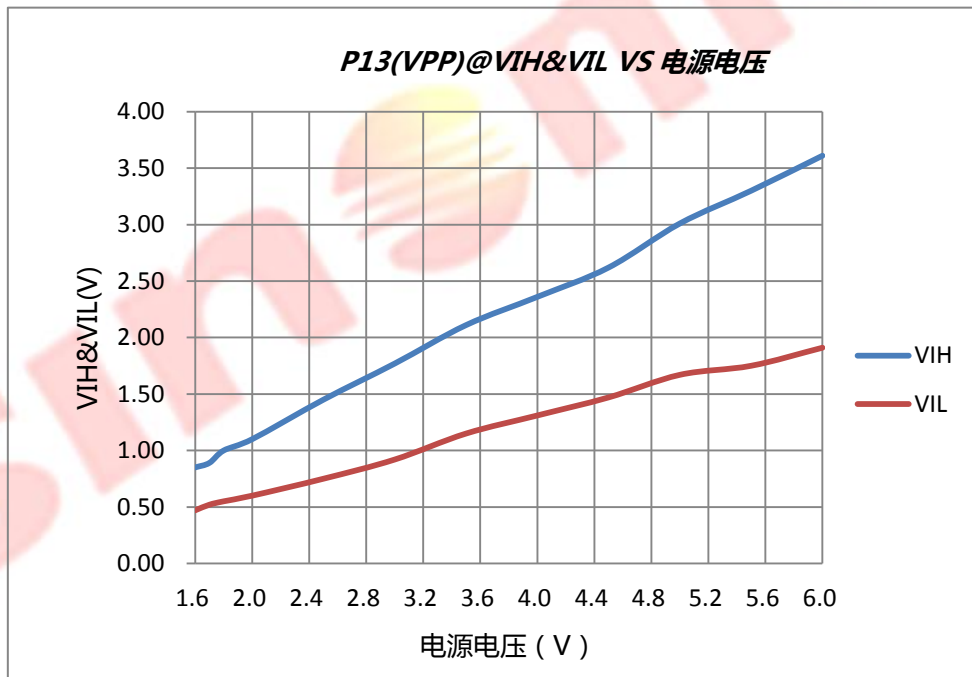
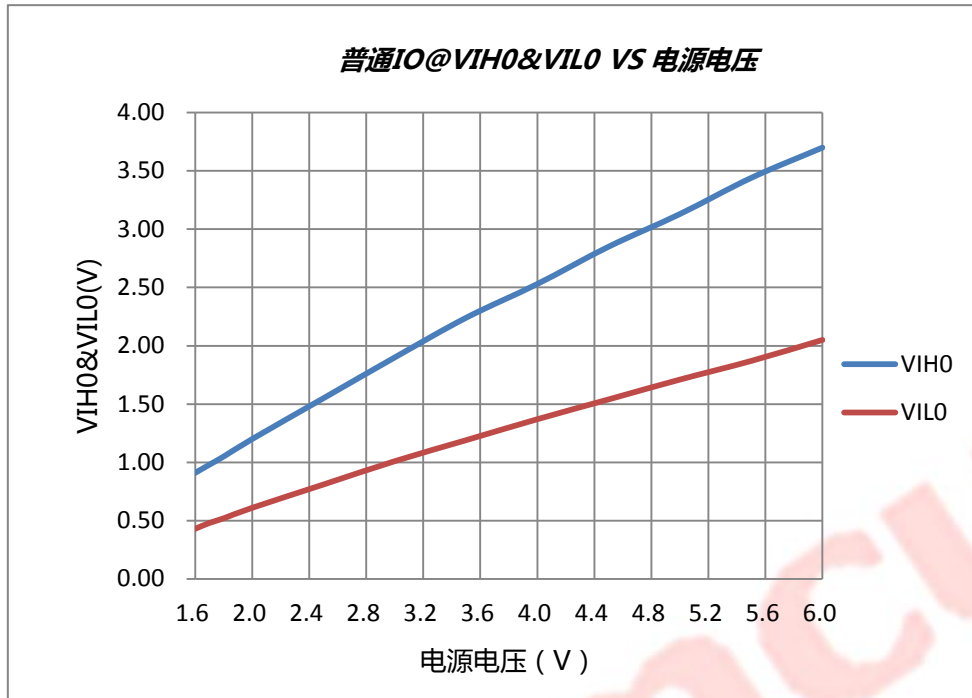
11.5 大驱动电流 IO 输出高电平驱动电流 VS 输出电平



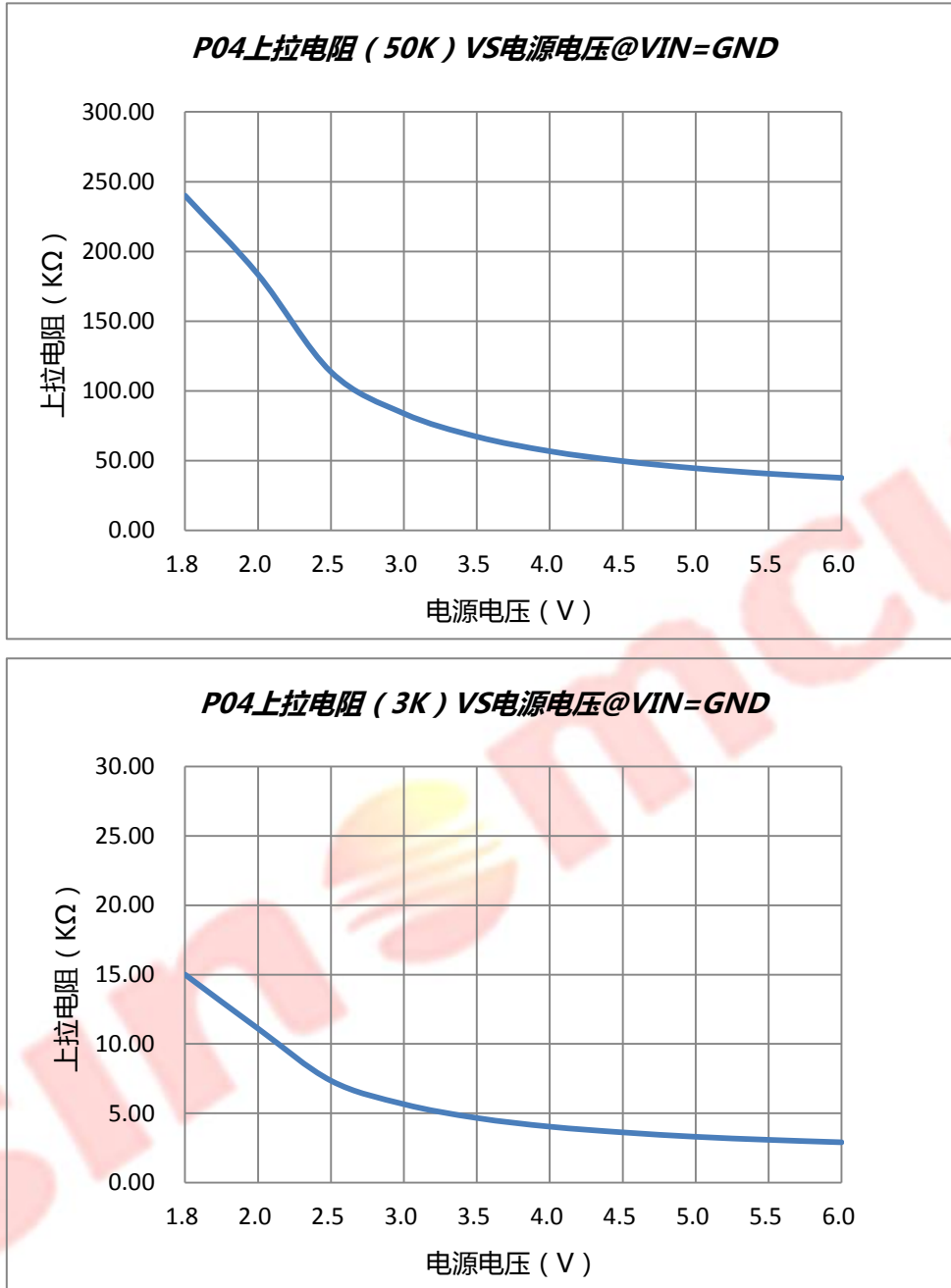
11.6 大驱动电流 IO 输出低电平驱动电流 VS 输出电平

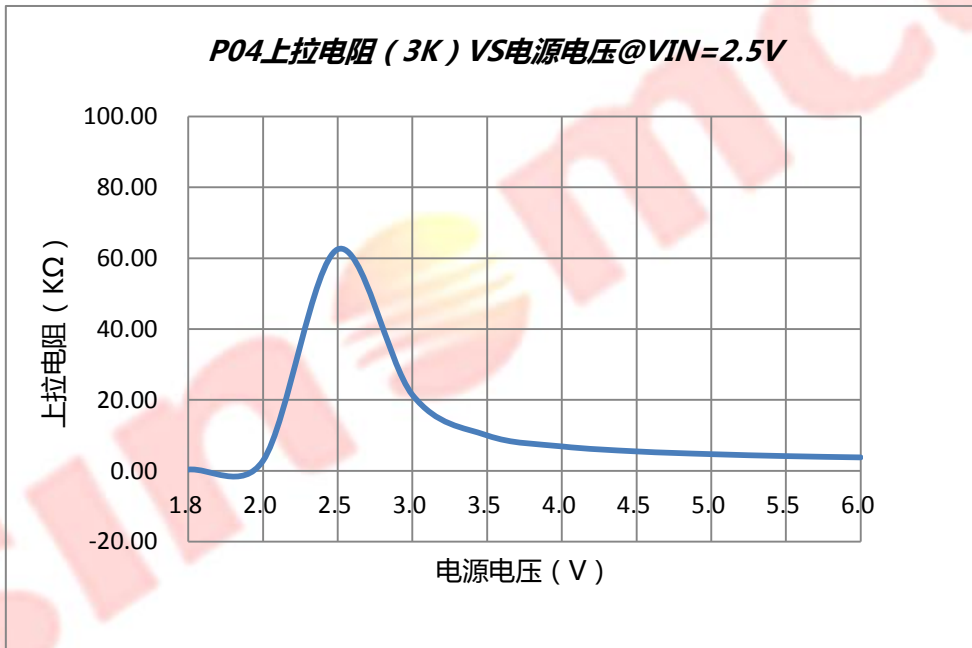
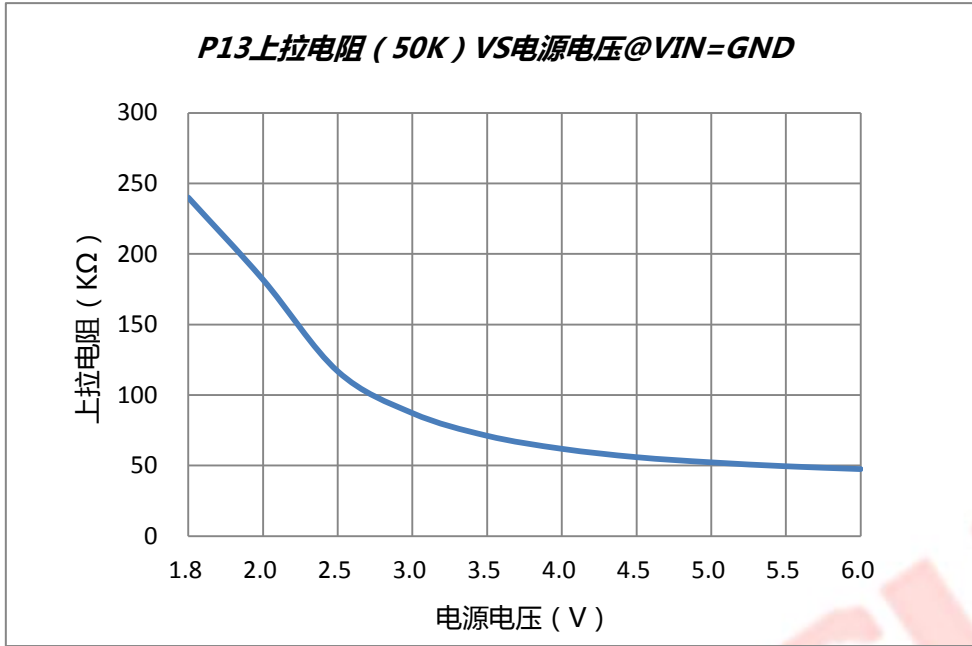


11.7 输入高低电平 VS 电源电压

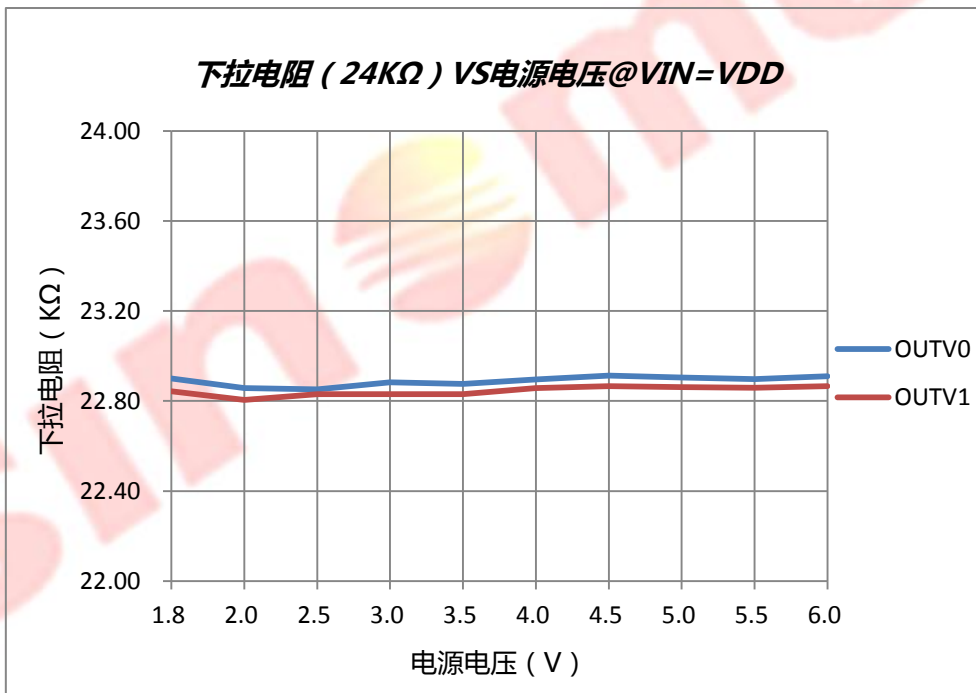
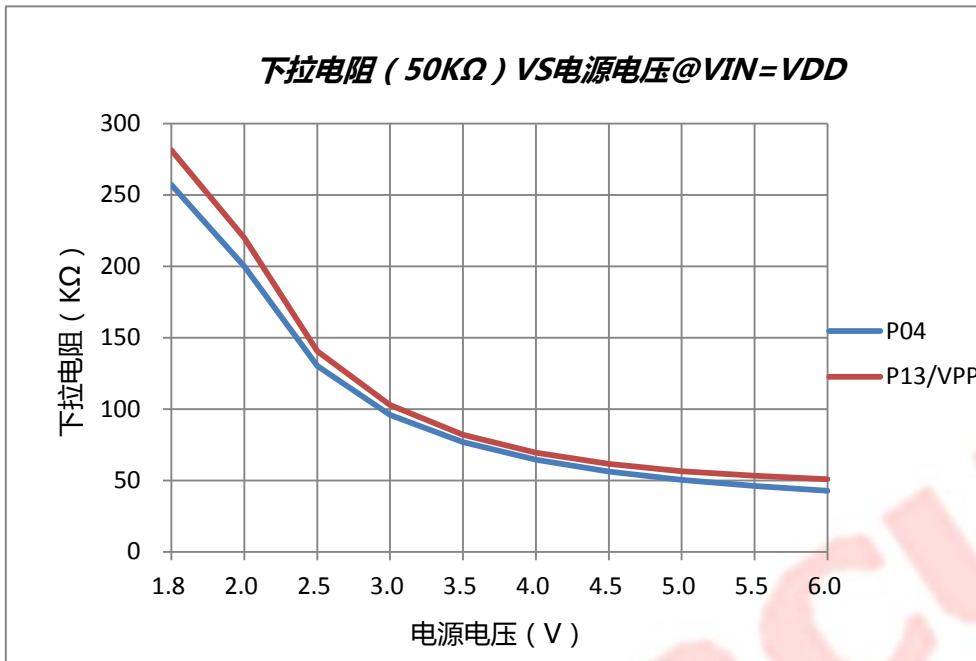


11.8 上拉电阻 VS 电源电压



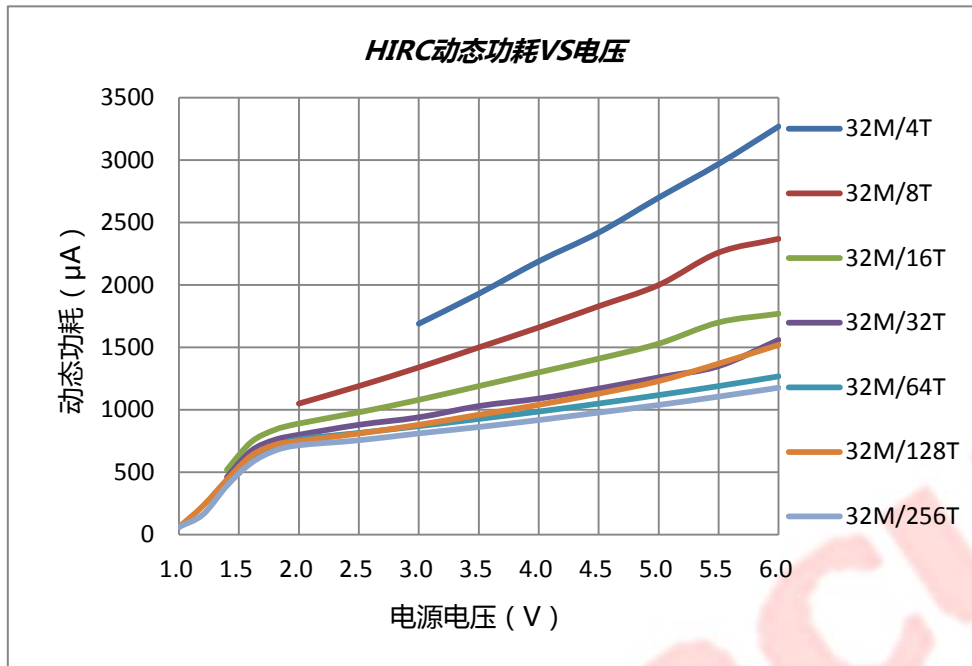


11.9 下拉电阻 VS 电源电压

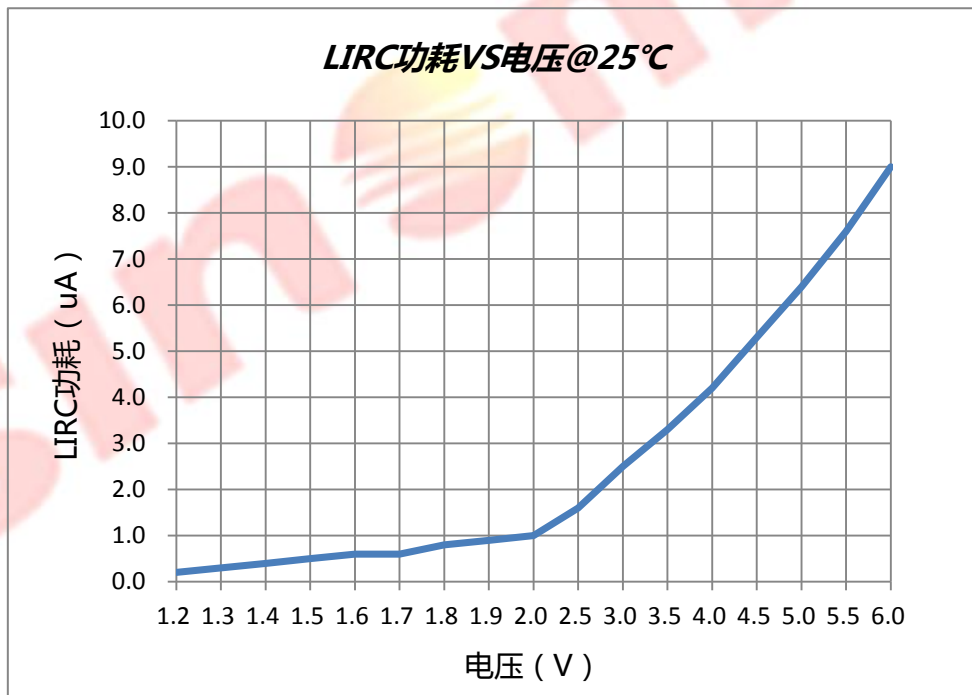




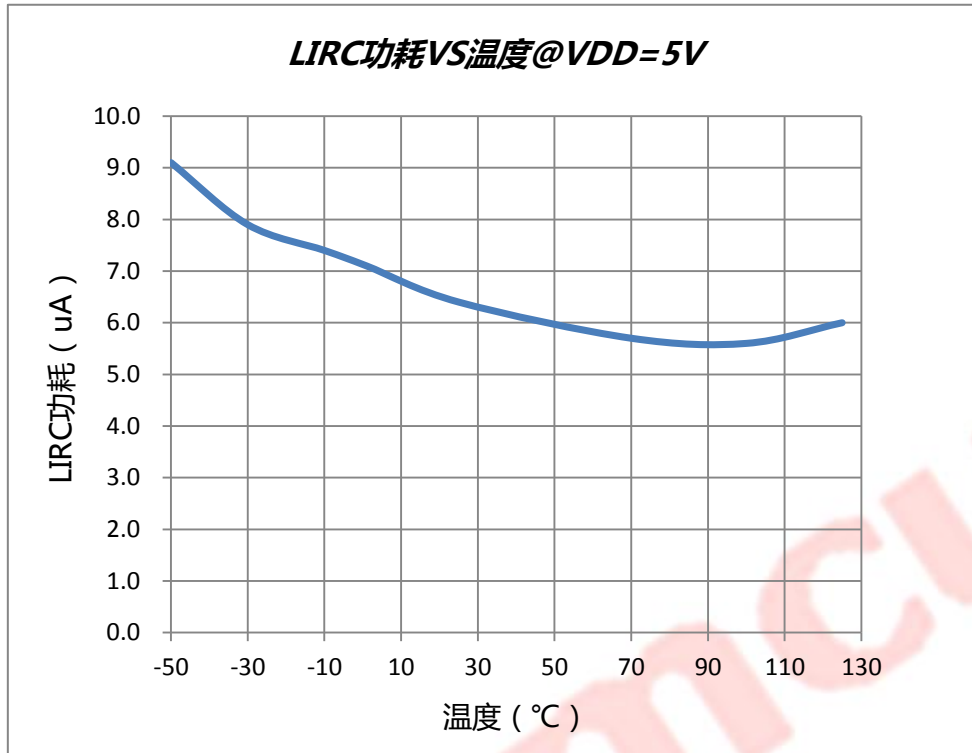
11.10 内部 32M 动态功耗 VS 电源电压



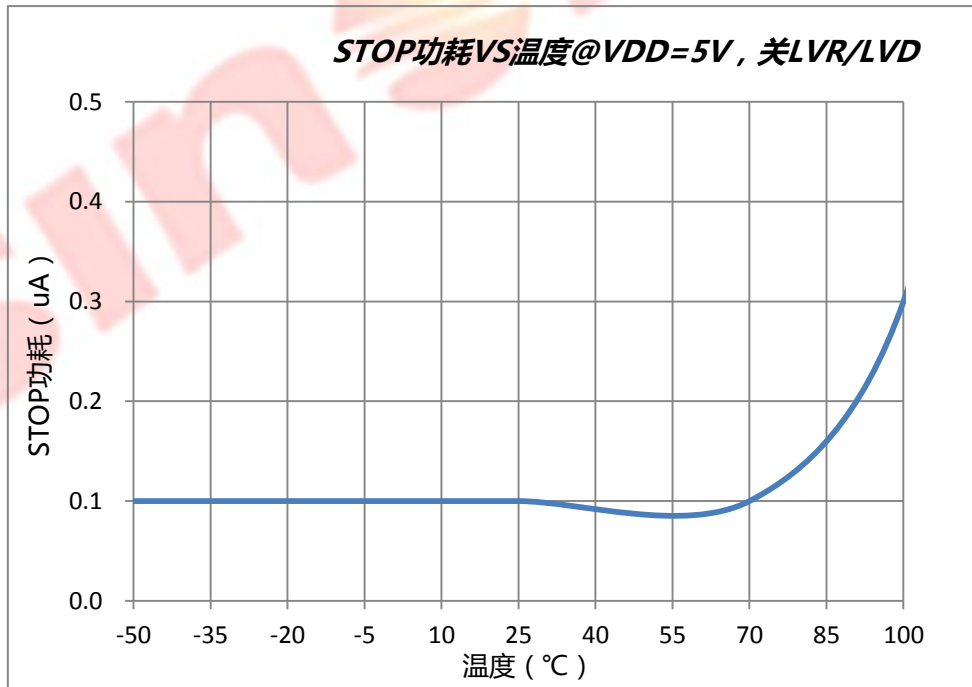
11.11 LIRC 动态功耗 VS 电源电压

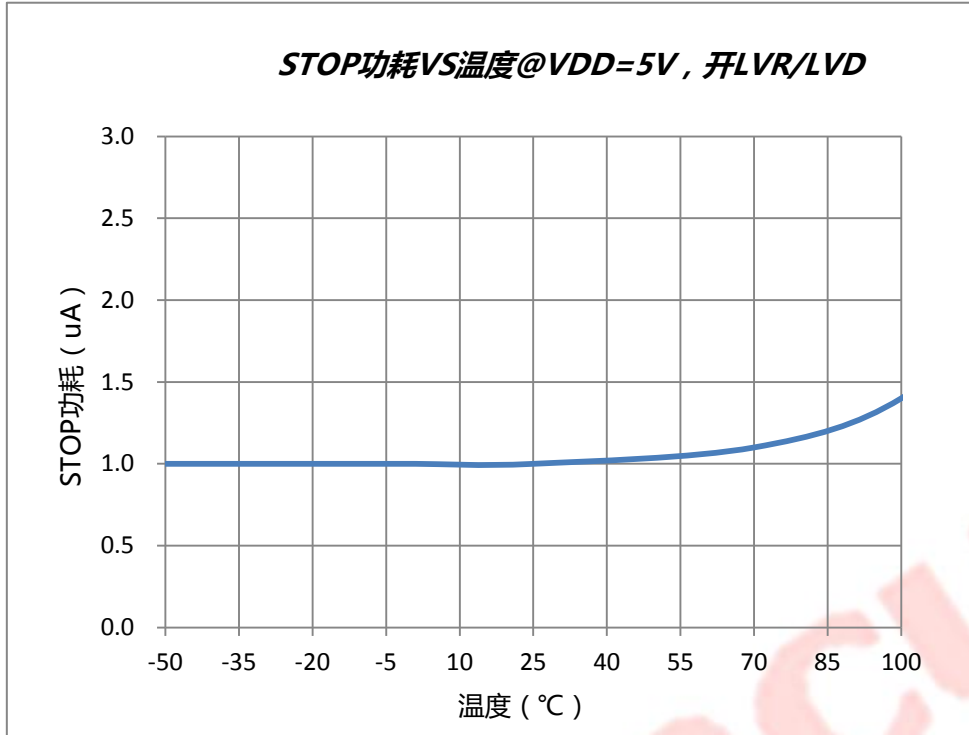


11.12 LIRC 动态功耗 VS 温度

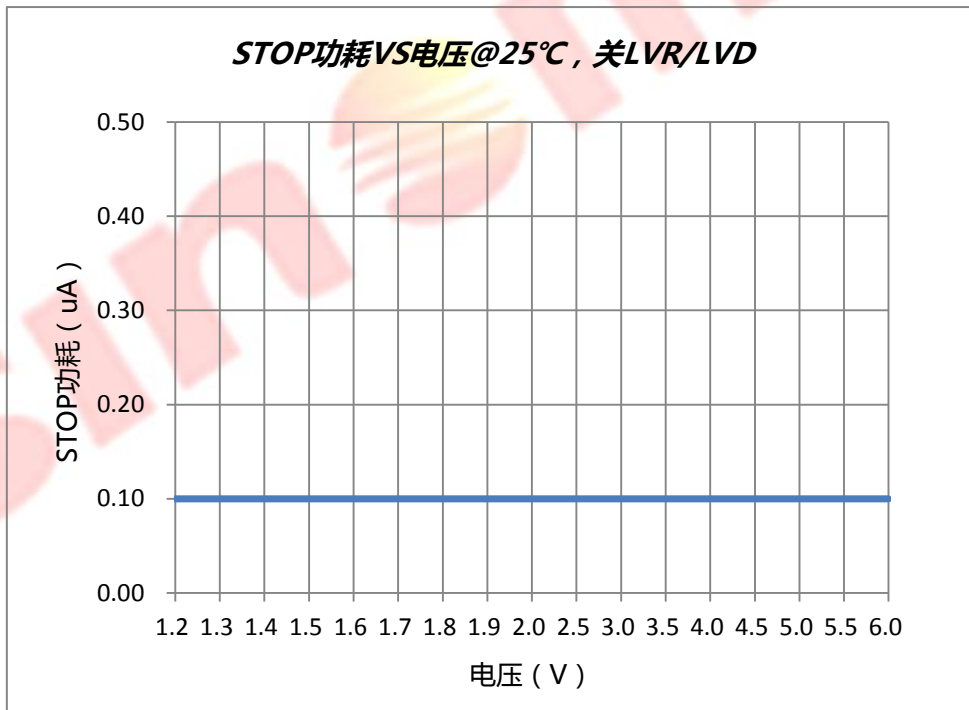


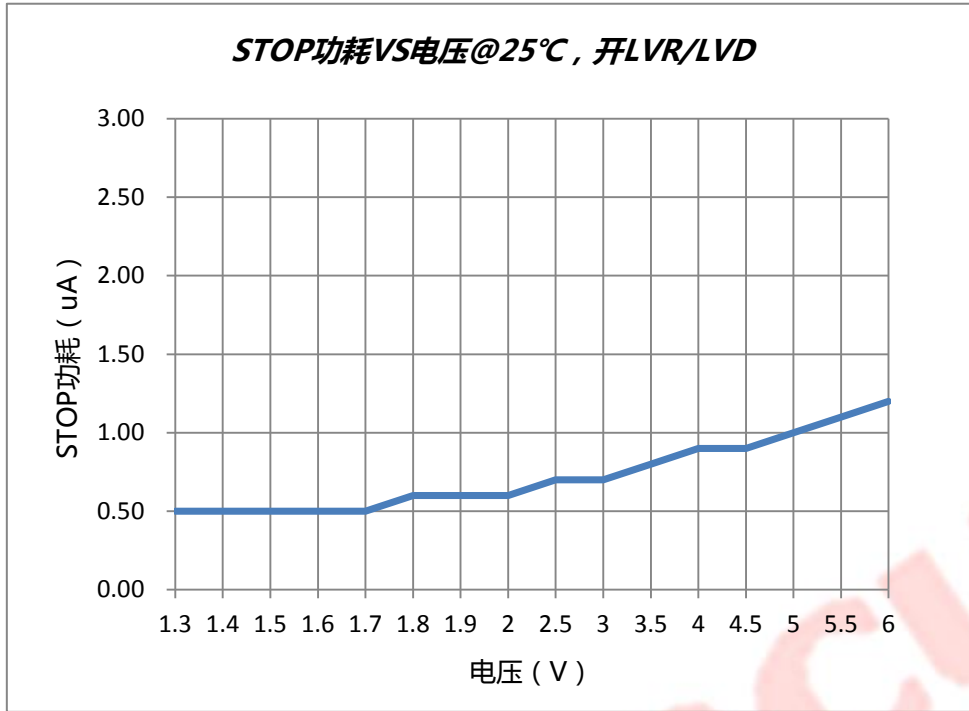
11.13 STOP 功耗 VS 温度



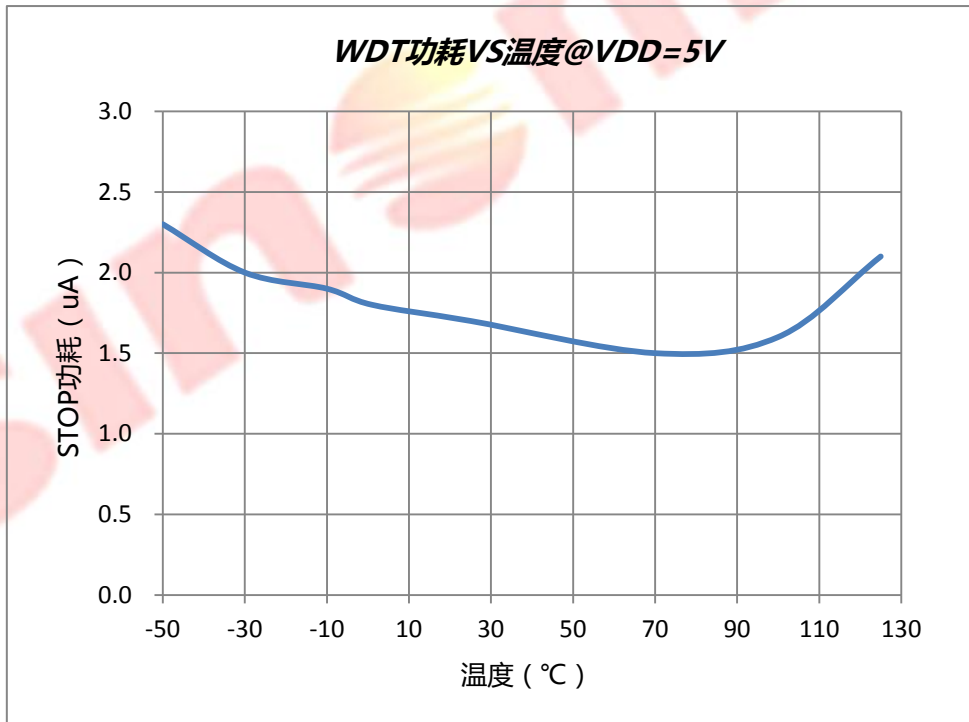


#### 11.14 STOP 功耗 VS 电源电压

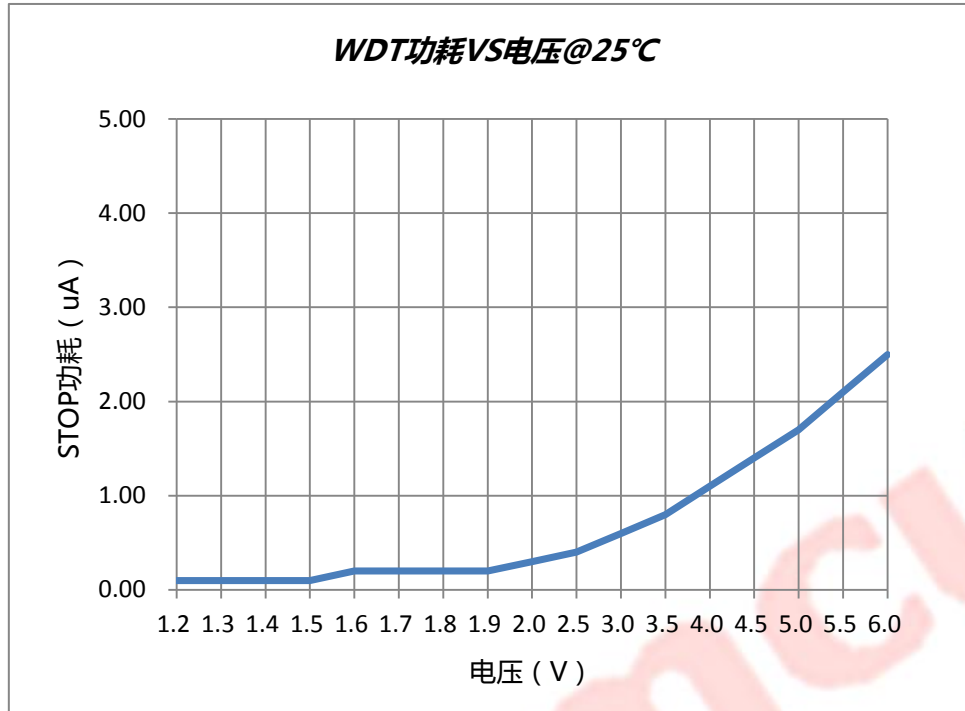




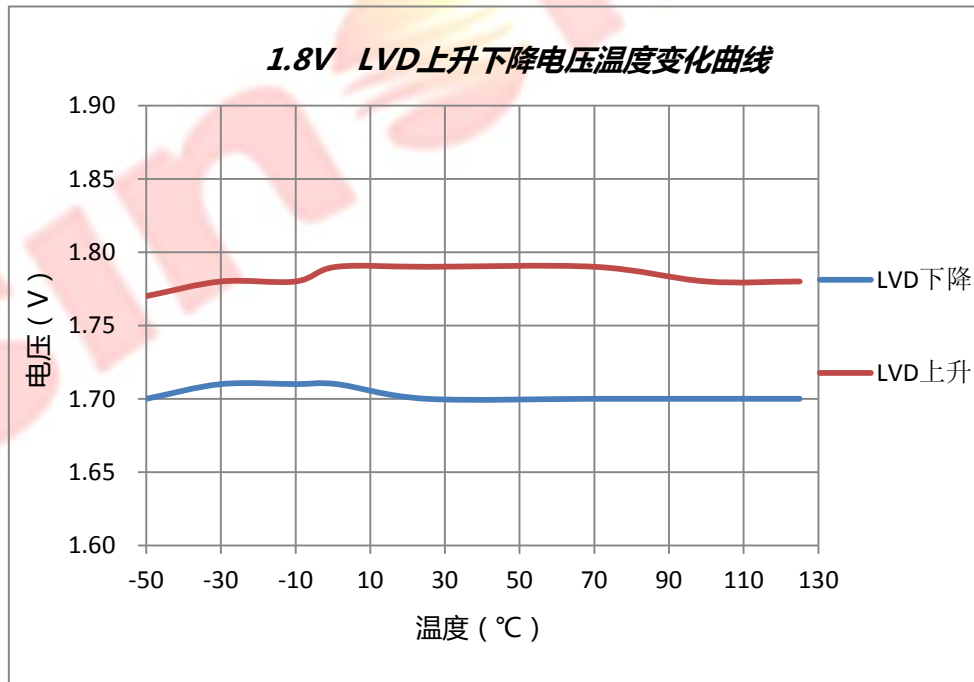
### 11.15 WDT 功耗 VS 温度

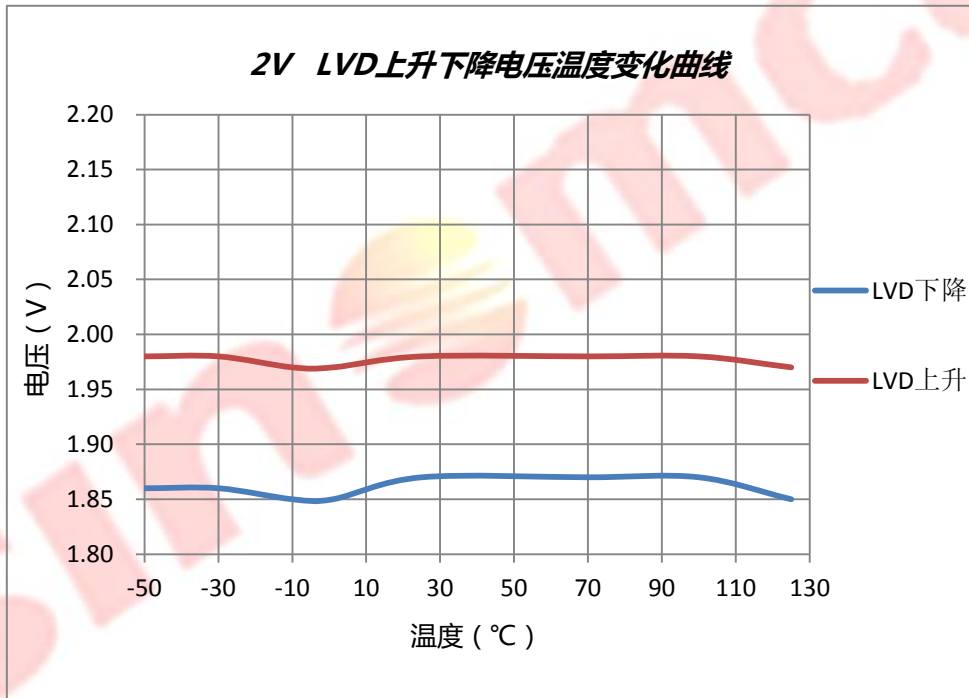
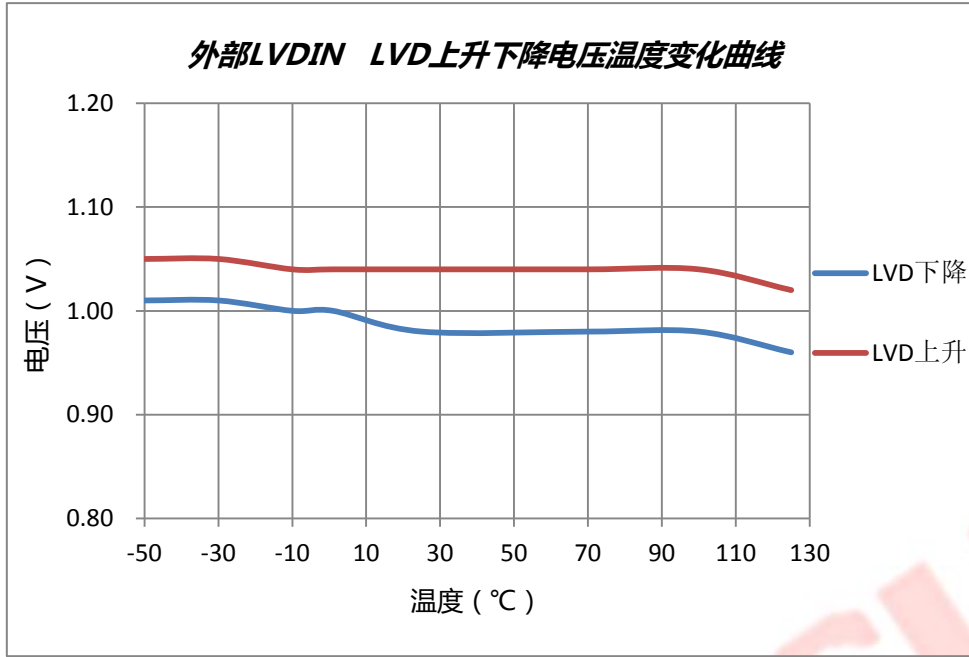


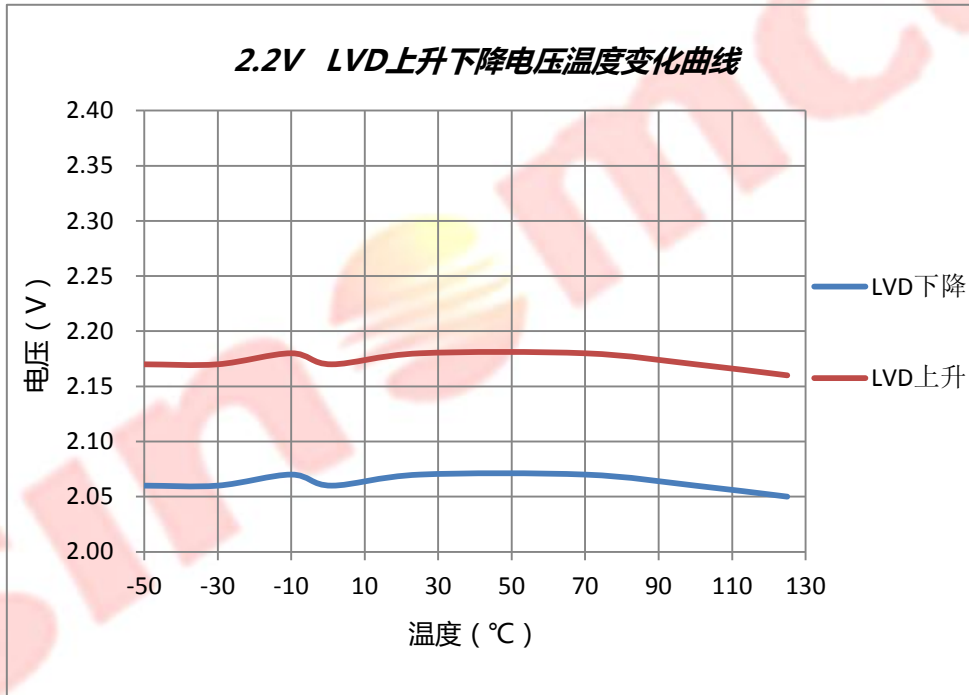
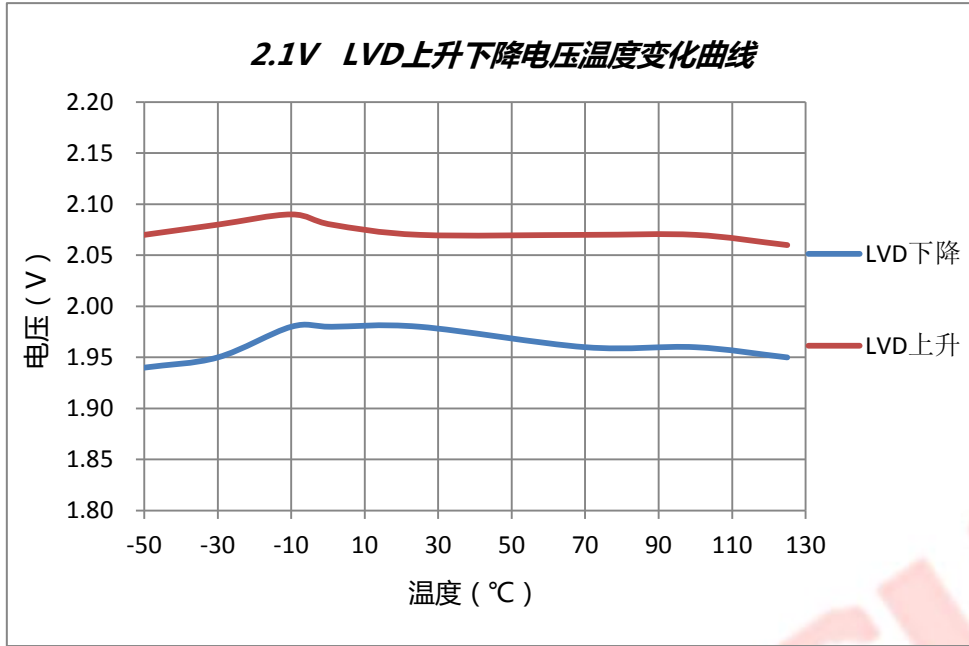
11.16 WDT 功耗 VS 电源电压

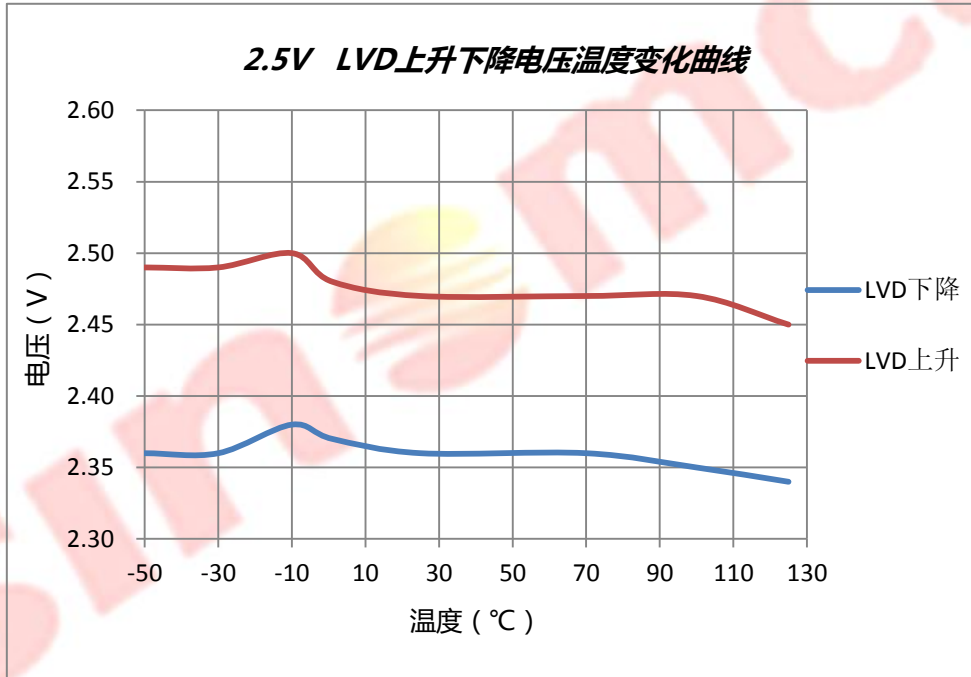
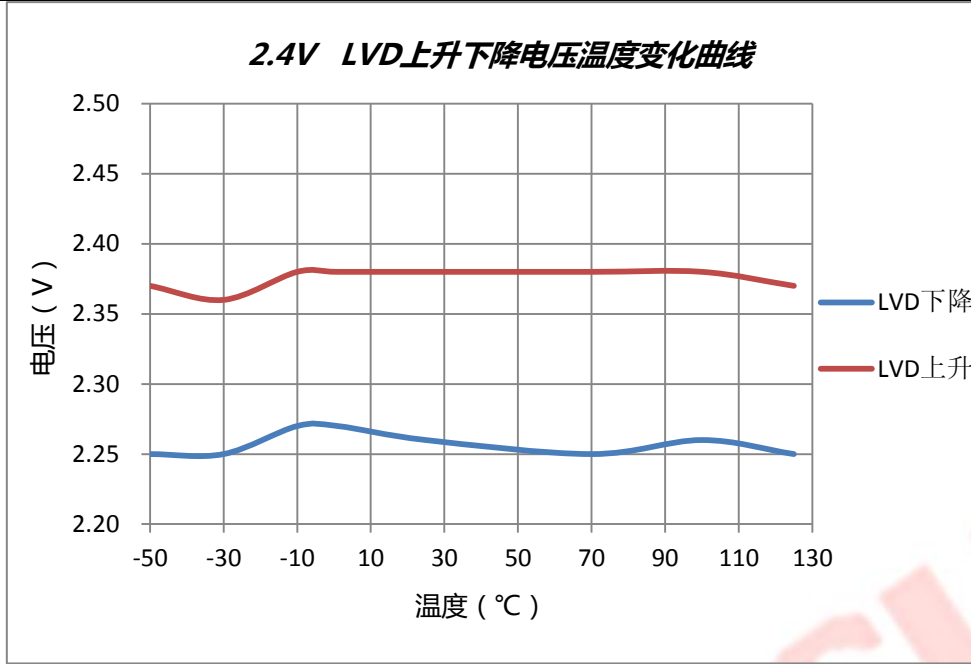


11.17 LVD 电压 VS 温度

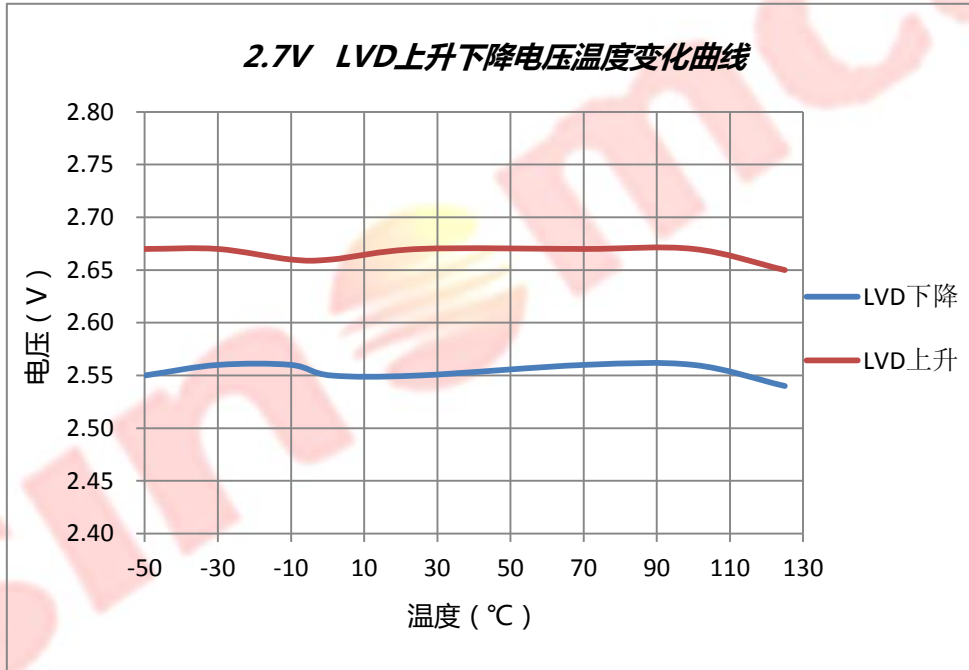
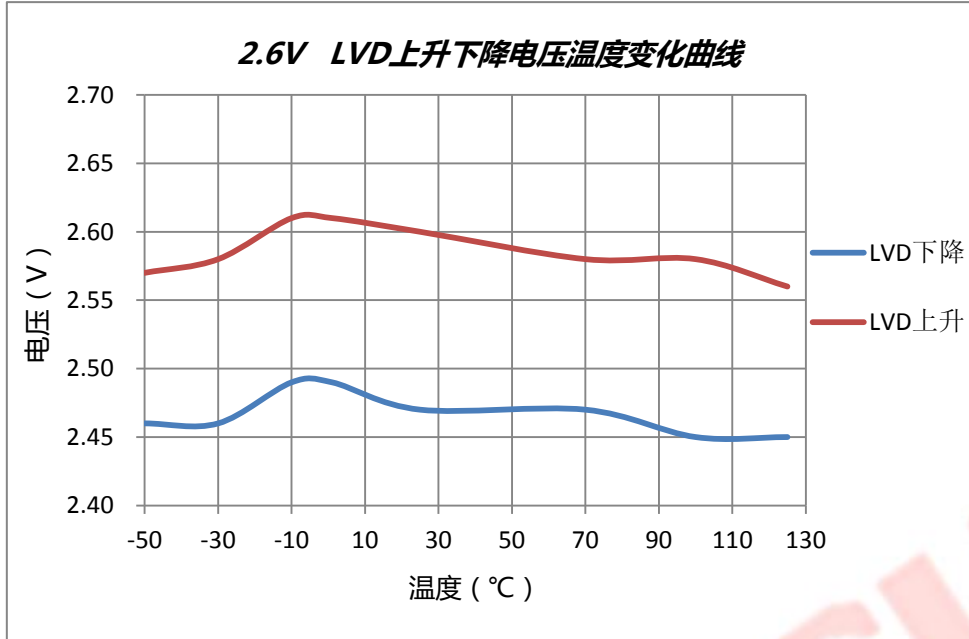


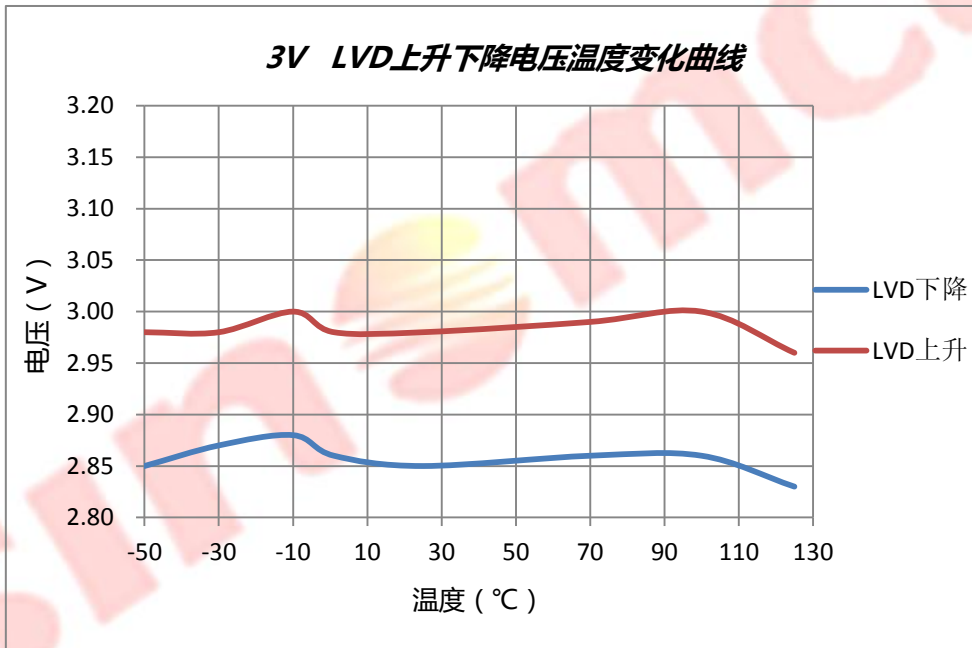
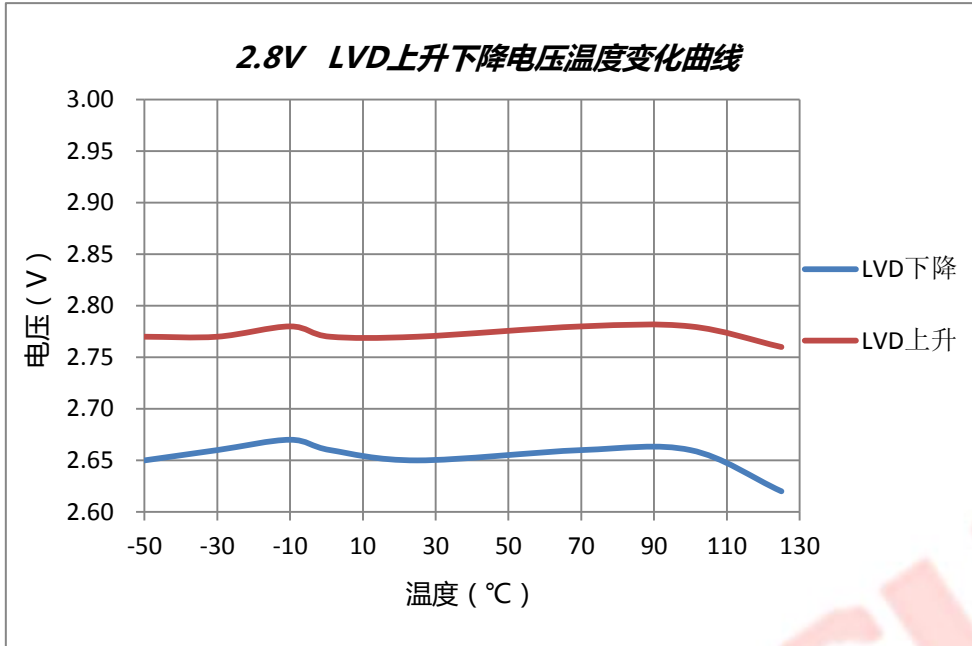


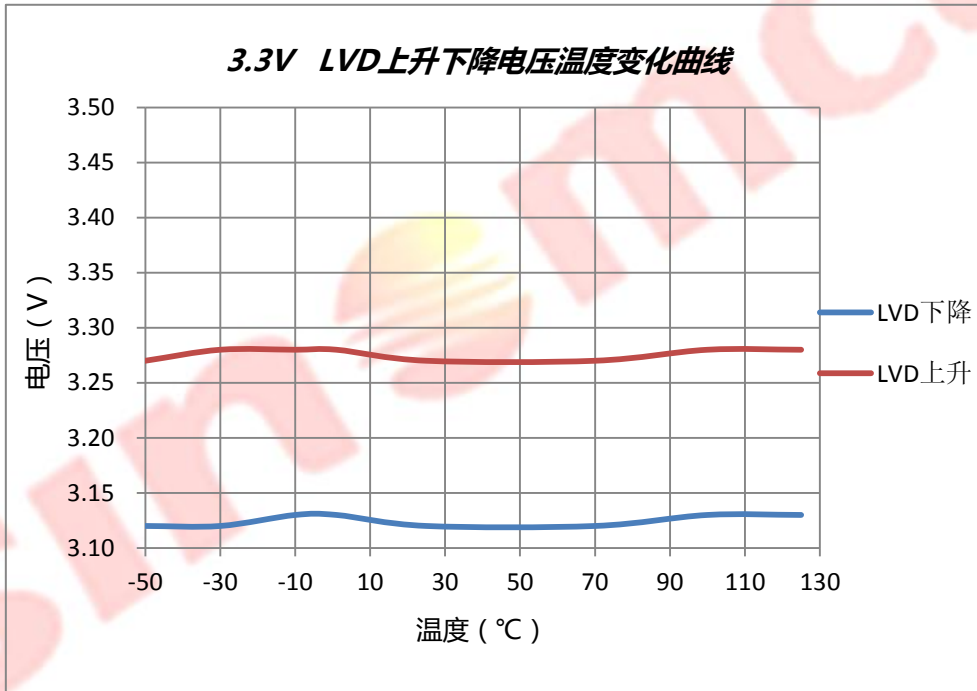
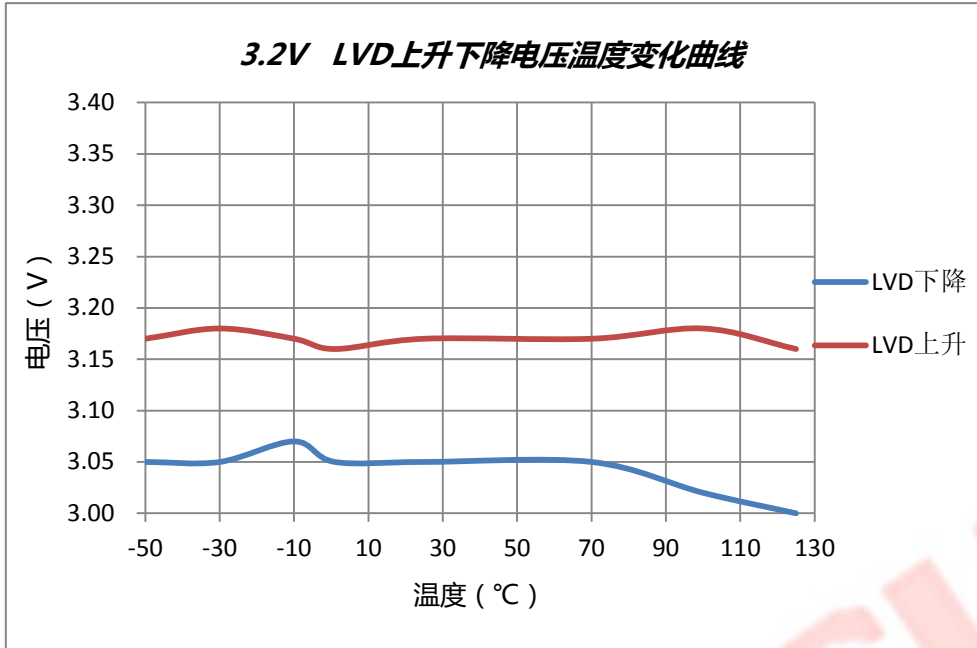


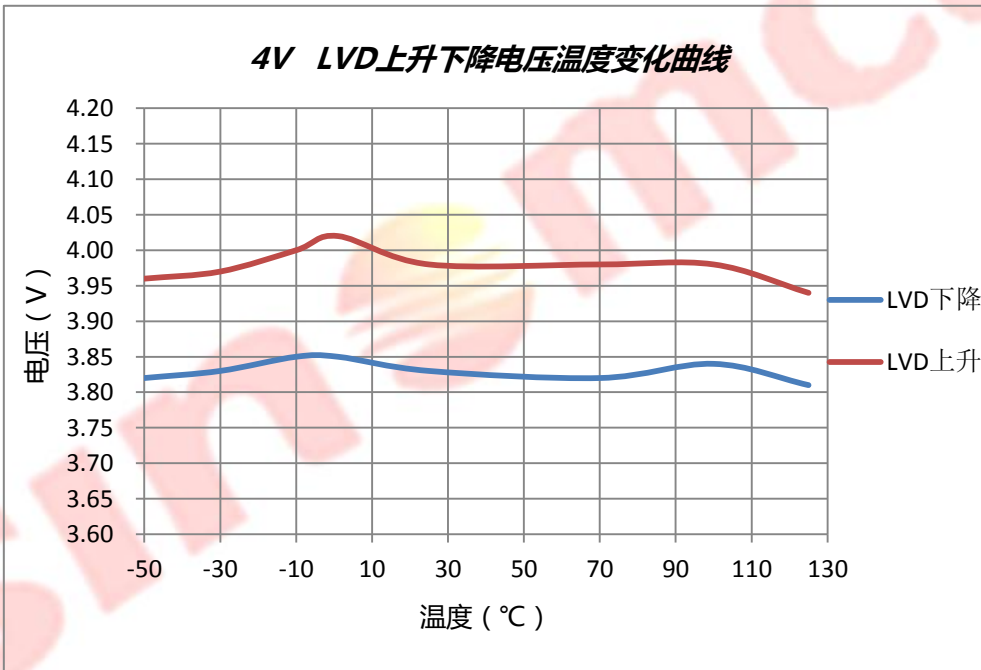
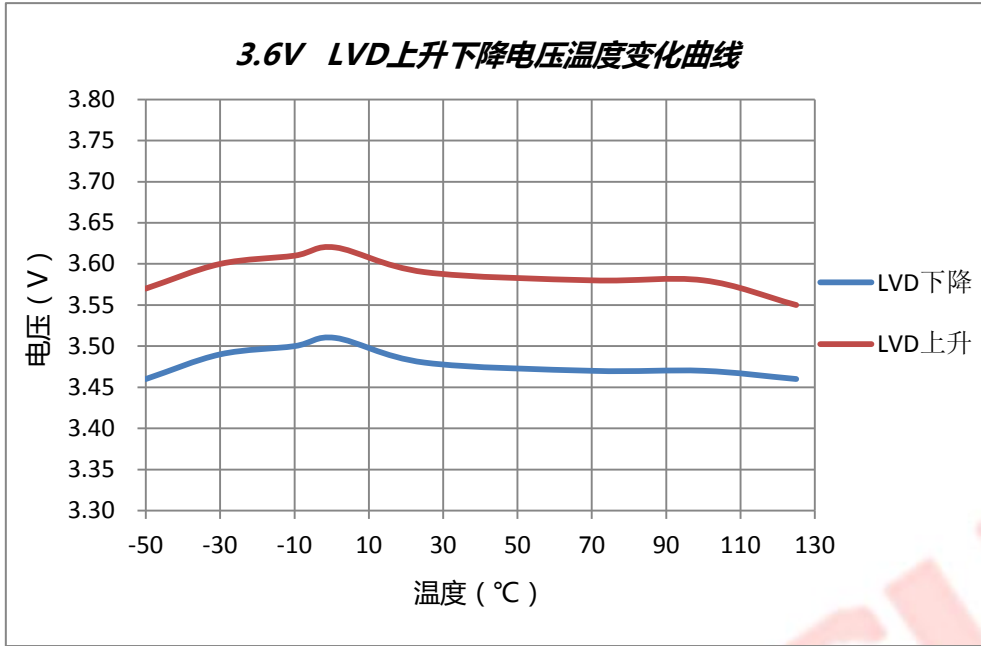


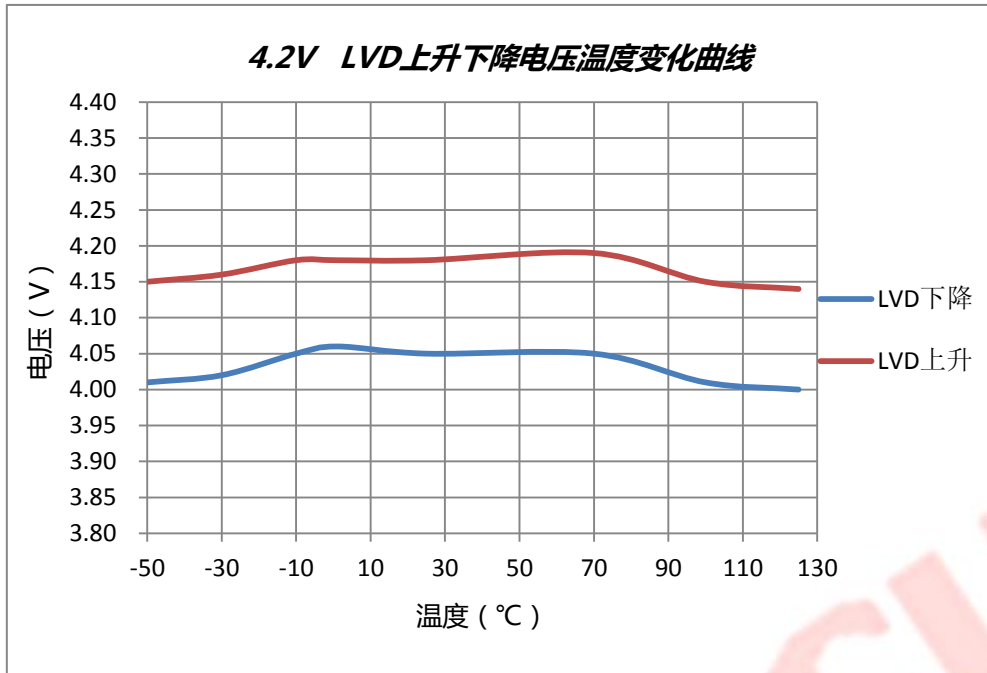




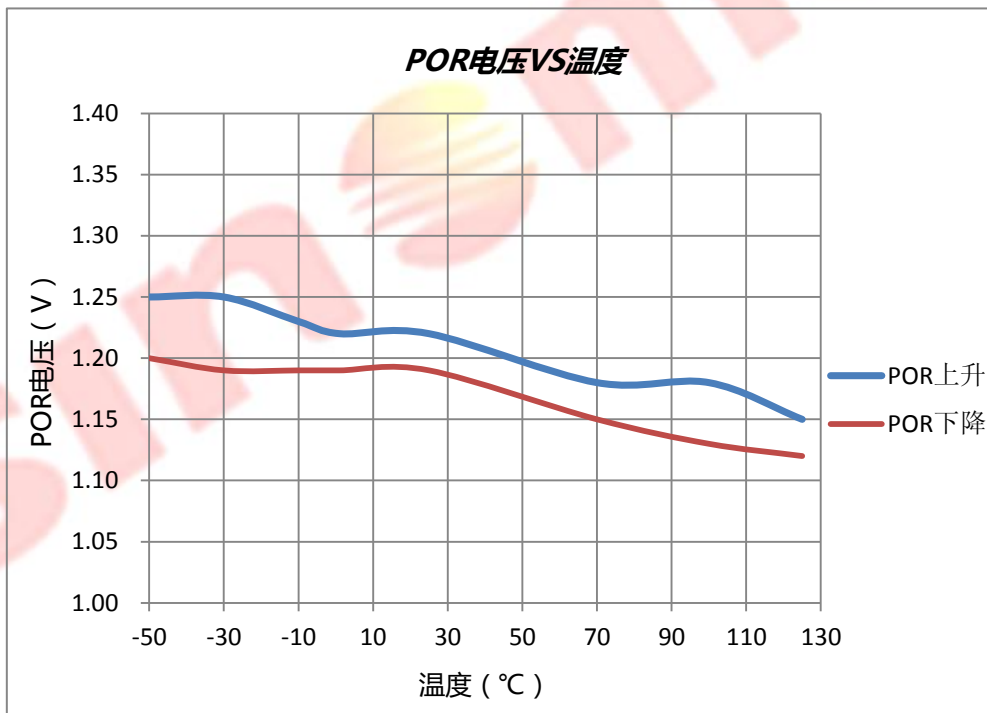




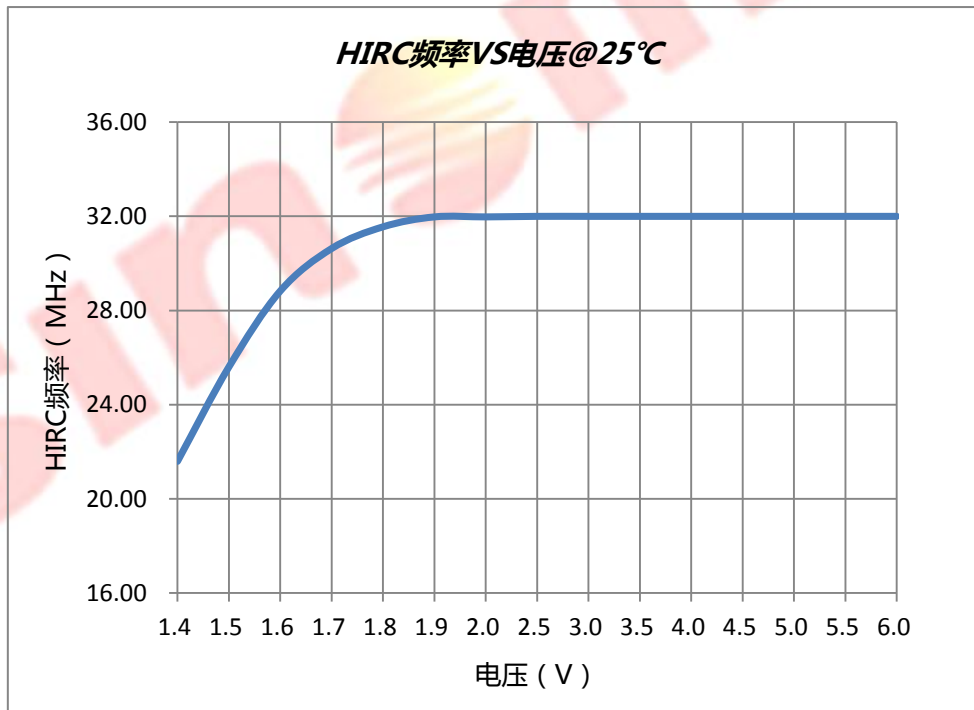
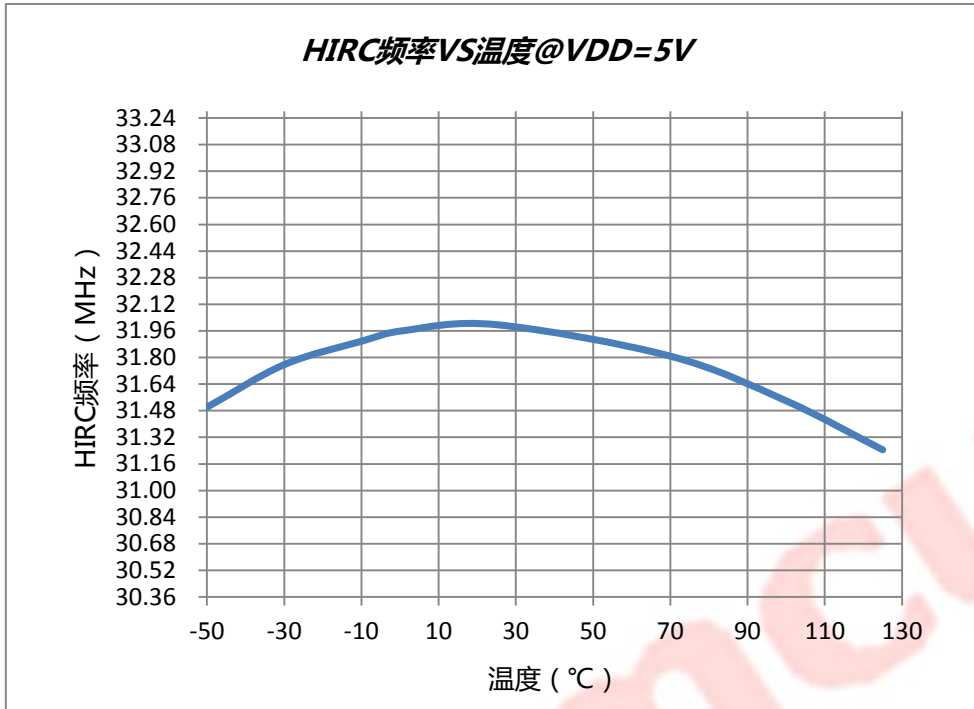


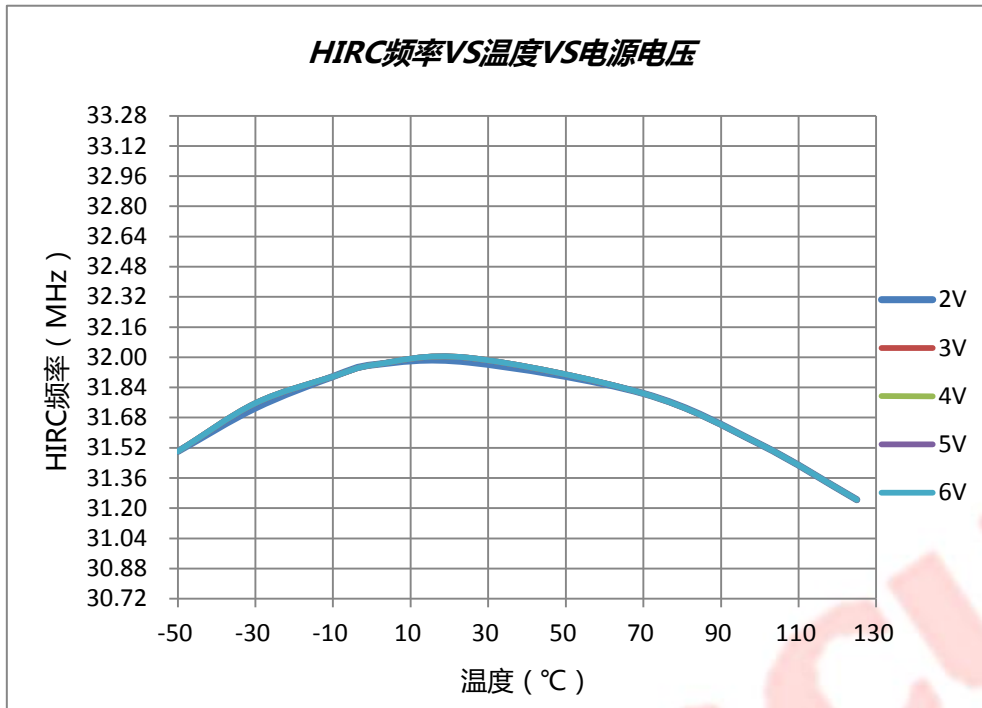


### 11.18 POR 电压 VS 温度

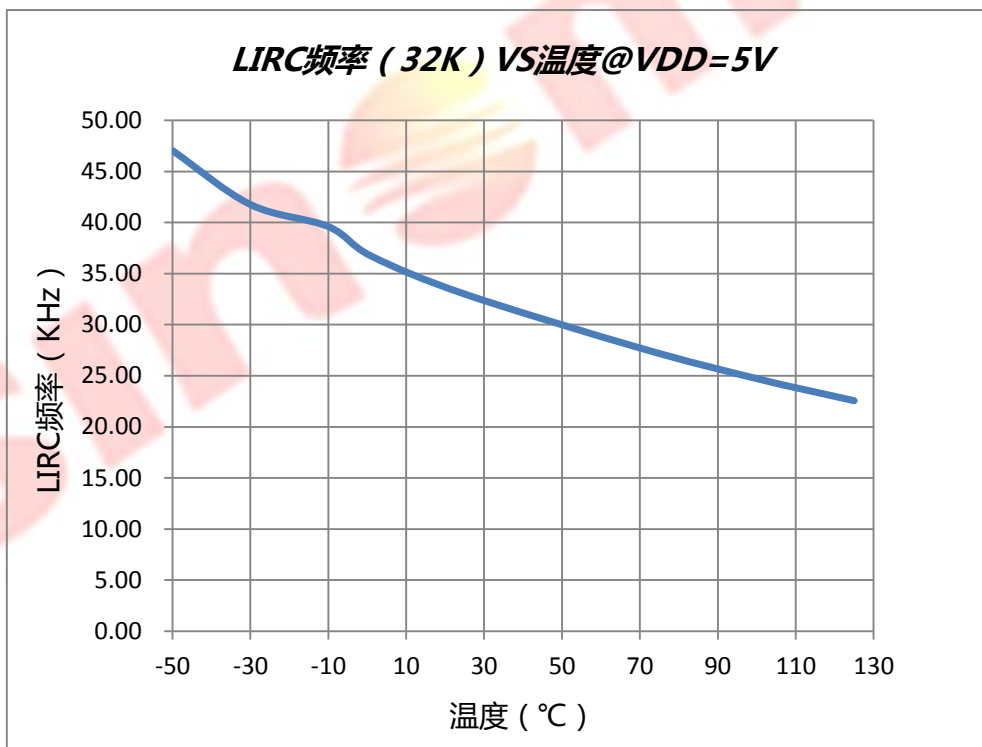


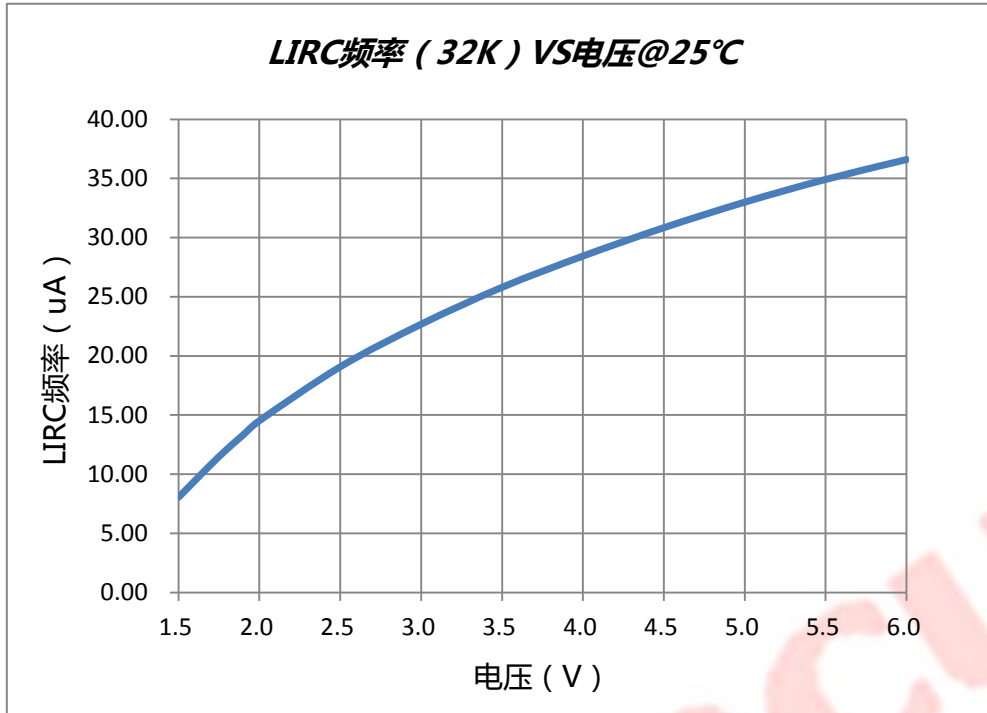
11.19 HIRC (32MHz) 频率



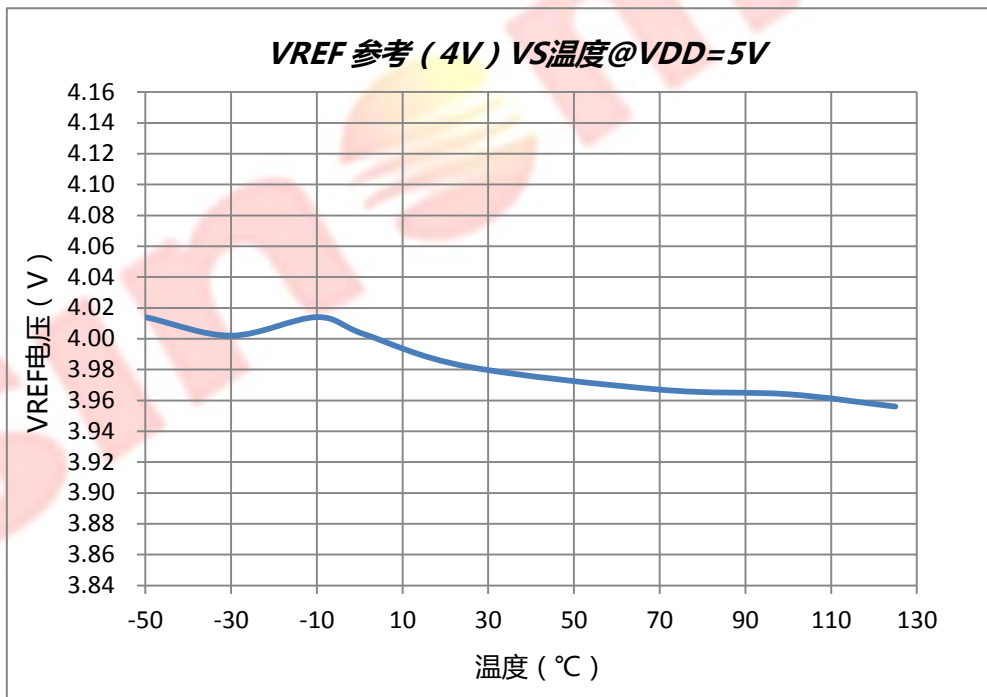


### 11.20 LIRC (32KHz) 频率



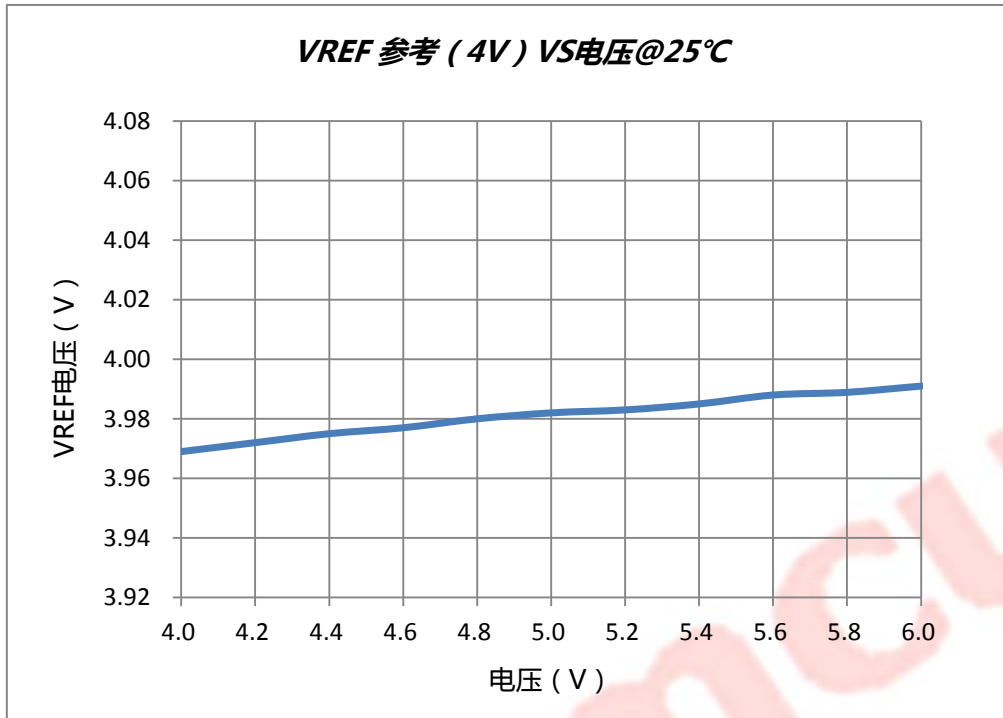


### 11.21 AD 参考电压 (4V) VS 电源电压

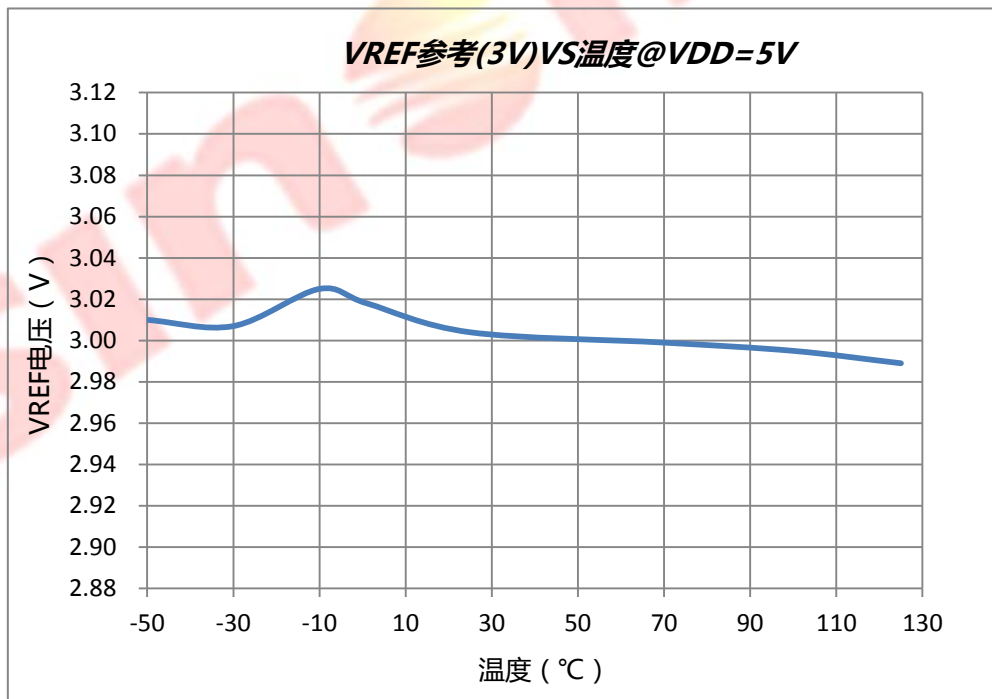




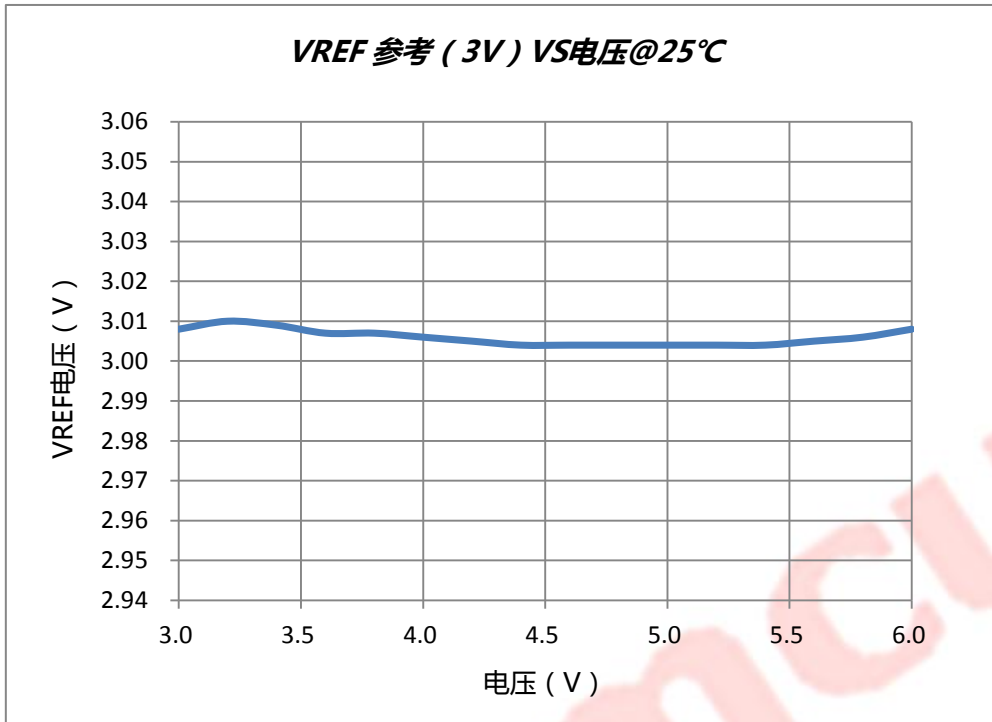
### 11.22 AD 参考电压 (4V) VS 温度



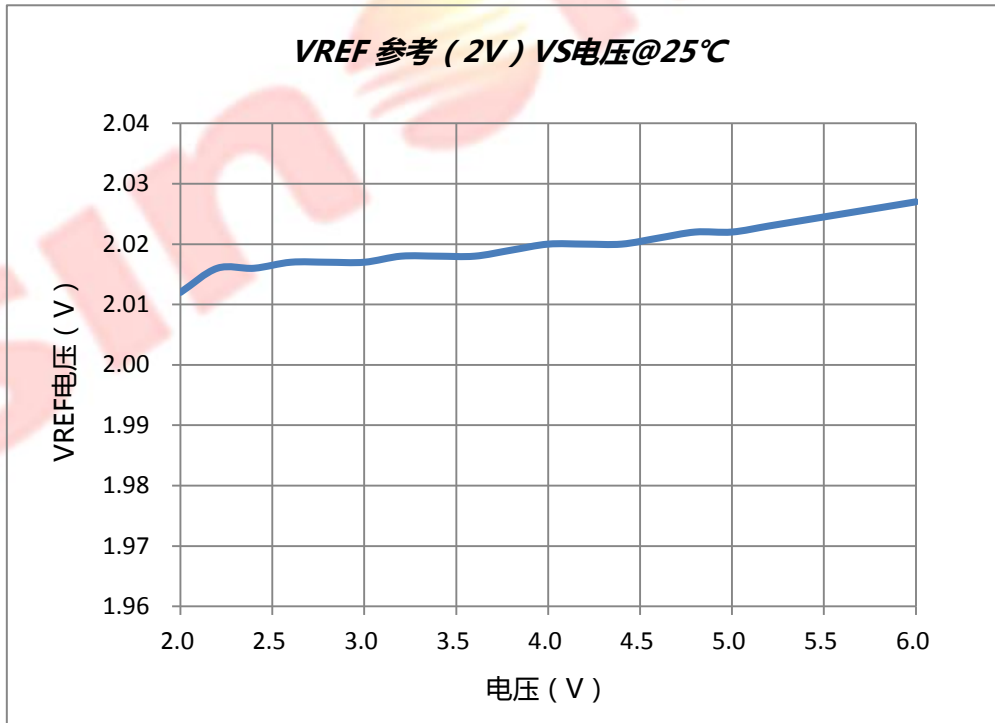
### 11.23 AD 参考电压 (3V) VS 电源电压



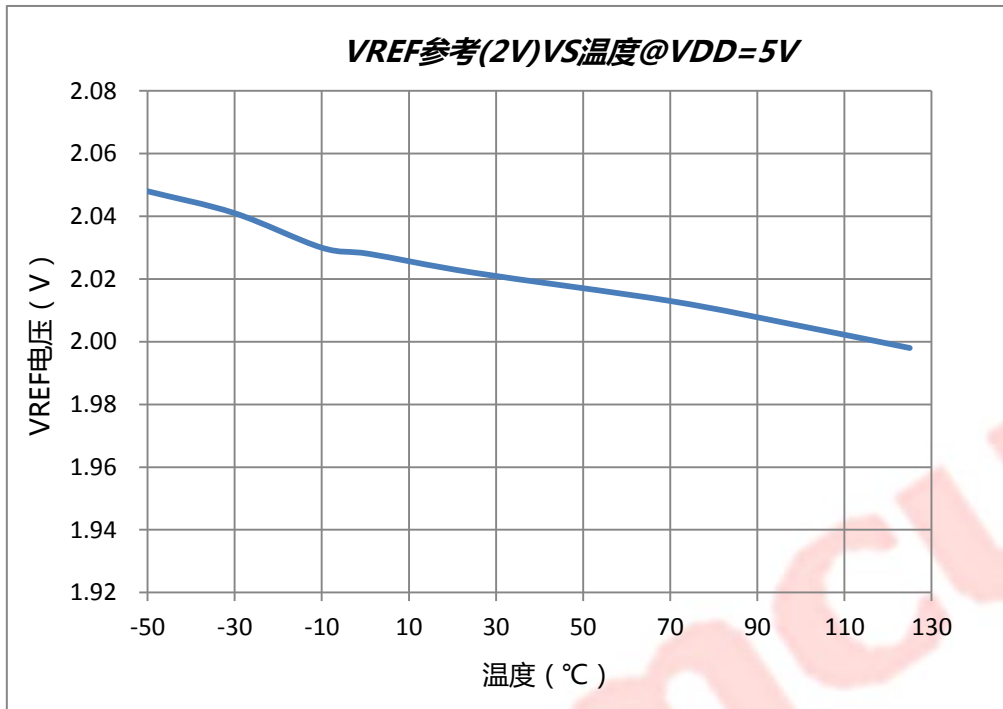
11.24 AD 参考电压 (3V) VS 温度



11.25 AD 参考电压 (2V) VS 电源电压



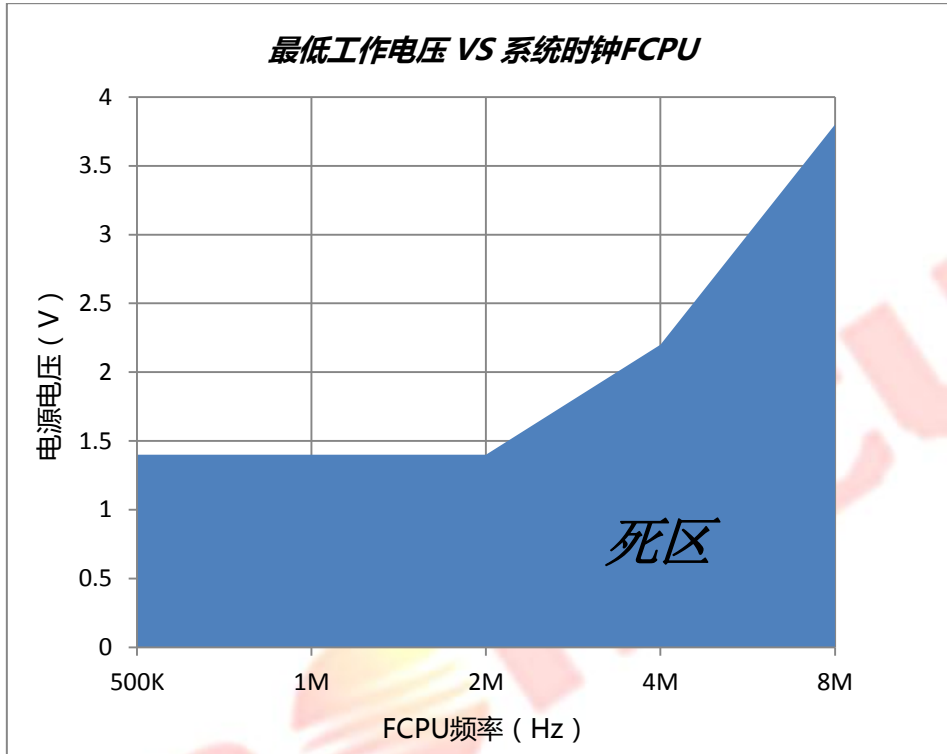
11.26 AD 参考电压 (2V) VS 温度



### 11.27 最低工作电压 VS 系统时钟 FCPU 关系图

**注：系统最低工作电压和系统工作频率 FCPU 有关，不同的工作频率 FCPU 最低工作电压不同。**

如下图所示，当工作频率提高时系统正常工作电压也随之提高，但由于 POR 电压固定(1.2V@25°C)，在系统最低工作电压和 POR 电压之间就会出现一个不能正常工作的电压区域，此区域系统不能正常工作也不会产生 POR 复位，称之为死区，必须根据不同的工作频率设置大于死区电压的 LVR 电压避免出现死区。

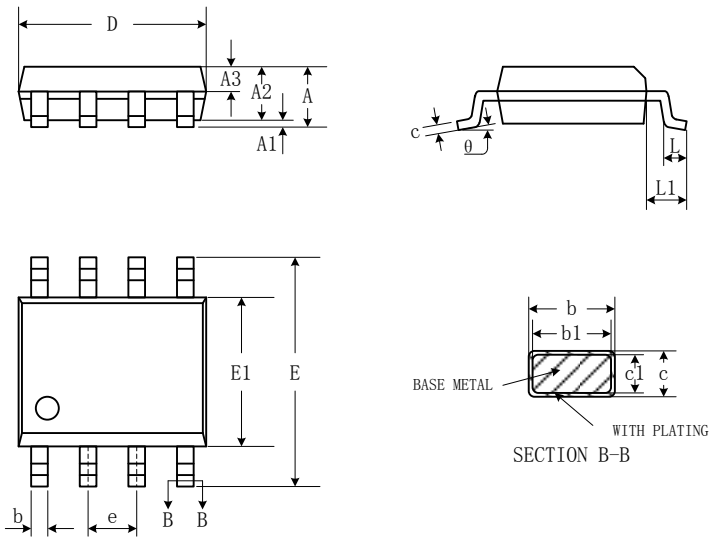


考虑到批量稳定性，建议 LVR 电压值高于死区电压 0.3V，故推荐 LVR 电压选择如下

FCPU 频率(Hz)	死区电压 (V)	推荐 LVR 电压值 (V)
8M	3.6	3.8
4M	2.1	2.4
2M	1.3	2.0
1M	1.2	1.8
500K	1.2	1.8

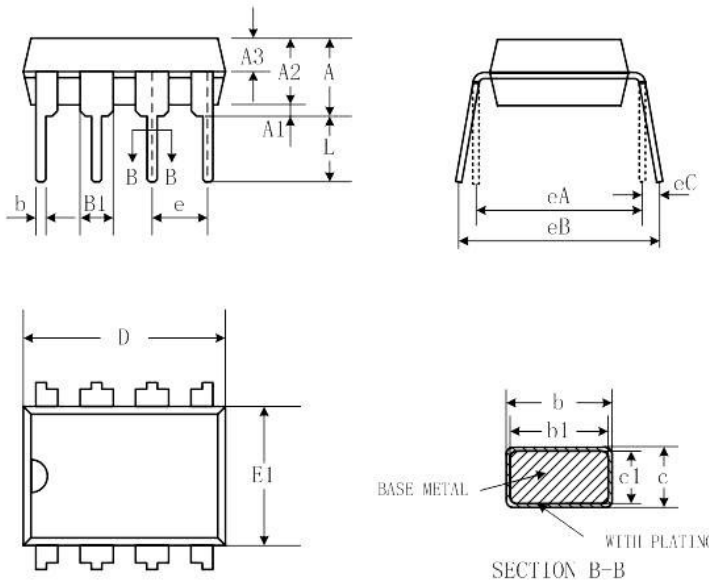
## 12 封装外形尺寸

### SOP8



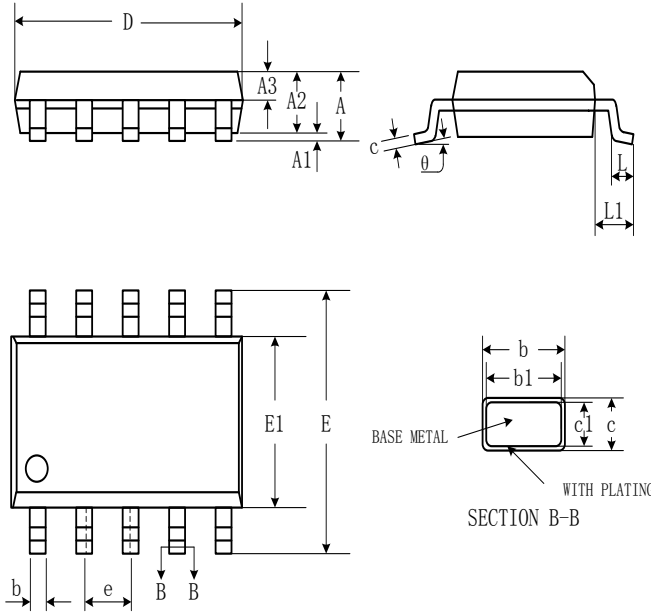
SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.77
A1	0.08	0.28
A2	1.20	1.60
A3	0.55	0.75
b	0.39	0.48
b1	0.38	0.43
c	0.21	0.26
c1	0.19	0.21
D	4.70	5.10
E	5.80	6.20
E1	3.70	4.10
e	1.27BSC	
L	0.50	0.80
L1	1.05BSC	
θ	0	8°

### DIP8



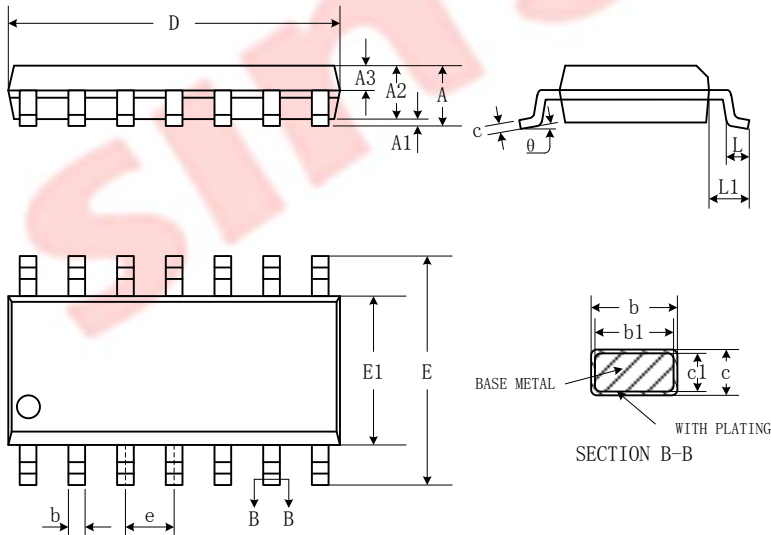
SYMBOL	MILLIMETER		
	MIN	TYP	MAX
A	3.60	3.80	4.00
A1	0.51	-	-
A2	3.10	3.30	3.50
A3	1.50	1.60	1.70
b	0.44	-	0.53
b1	0.43	0.46	0.48
B1	1.52BSC		
c	0.25	-	0.31
c1	0.24	0.25	0.26
D	9.05	9.25	9.45
E1	6.15	6.35	6.55
e	2.54BSC		
eA	7.62BSC		
eB	7.62	-	9.50
eC	0	-	0.94
L	3.00	-	-

MSOP10



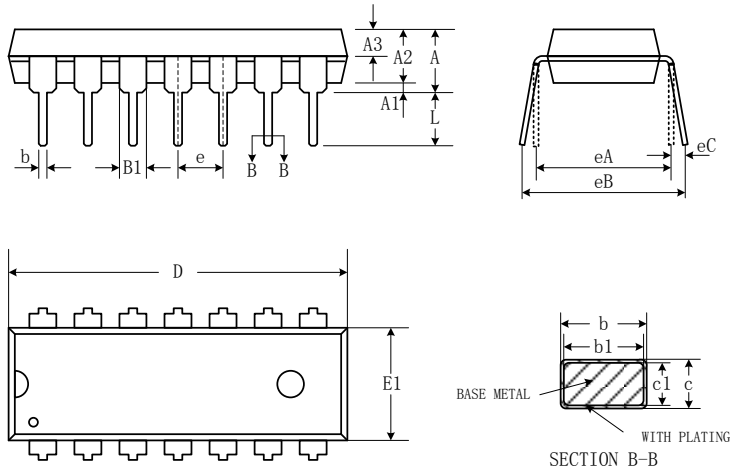
SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.10
A1	0.05	0.15
A2	0.75	0.95
A3	0.30	0.40
b	0.19	0.28
b1	0.18	0.23
c	0.15	0.20
c1	0.14	0.16
D	2.90	3.10
E	4.70	5.10
E1	2.90	3.10
e	0.50BSC	
L	0.40	0.70
L1	0.95BSC	
θ	0	8°

SOP14



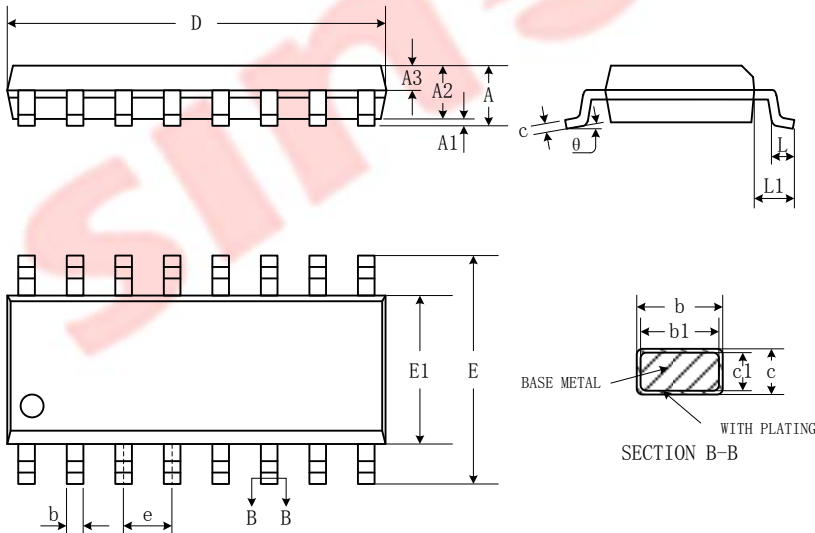
SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.77
A1	0.08	0.28
A2	1.20	1.60
A3	0.55	0.75
b	0.39	0.48
b1	0.38	0.43
c	0.21	0.26
c1	0.19	0.21
D	8.45	8.85
E	5.80	6.20
E1	3.70	4.10
e	1.27BSC	
L	0.50	0.80
L1	1.05BSC	
θ	0	8°

DIP14



SYMBOL	MILLIMETER	
	MIN	MAX
A	3.60	4.00
A1	0.51	-
A2	3.10	3.50
A3	1.42	1.62
b	0.44	0.53
b1	0.43	0.48
B1	1.52BSC	
c	0.25	0.31
c1	0.24	0.26
D	18.90	19.30
E1	6.15	6.55
e	2.54BSC	
Ea	7.62BSC	
Eb	7.62	9.50
Ec	0	0.94
L	3.00	-

SOP16



SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.77
A1	0.08	0.28
A2	1.20	1.60
A3	0.55	0.75
b	0.39	0.48
b1	0.38	0.43
c	0.21	0.26
c1	0.19	0.21
D	9.70	10.10
E	5.80	6.20
E1	3.70	4.10
e	1.27BSC	
L	0.50	0.80
L1	1.05BSC	
$\theta$	0	8°

## 13 版本修订记录

版本号	修订日期	修订内容
V1.0	2015-08-08	新建
V1.1	2015-09-17	1、删除冗余描述，修正 8+3 的 PWM 控制说明 2、修改 ADC 工作频率 3、修改 P16/P17 驱动选择 4、修改特性参数表
V1.2	2015-10-08	1、增加指令集说明 2、修改笔误
V1.3	2015-10-16	1、增加 MC32P7311A1J 封装形式
V1.4	2015-11-05	1、修改 TPWM 的描述 2、增加 ADC 失调电压说明 3、修改高频频率修改说明
V1.5	2015-12-30	1、修改指令集 2、修改 6.6 节 PWMCR1 寄存器 BIT0 笔误
V1.6	2016-03-22	1、去除 MC32P7311A1J 封装形式 2、修改部分笔误
V1.7	2016-05-27	1、增加 MC32P7311A1J/MC32P7311A0H 封装形式 2、修改区别表的 ADCLK 频率描述
V1.8	2016-07-28	1、增加 A1B/A1H 封装形式
V1.9	2016-09-13	1、§7.4 ADC 去除 VBG/VBGBUF 通道功能及 VBGCAL 寄存器描述
V2.0	2018-05-10	1、修改配置字 WDTT、VLVRS 定义； 2、增加 MSOP10 引脚排列及封装尺寸；
V2.1	2018-10-17	1、§7 增加 ADC 应用注释，AD 时钟限制 500KHz 以下，采样时间固定为 15 个 ADCLK，并修改相关寄存器位定义
V2.2	2019-06-25	1、增加 DIP8 引脚排列及封装尺寸；