

SinoMCU 8 位单片机

MC31P5120
(MC31P11)

用户手册

V2.1



目录

1	产品概要	4
1.1	产品特性	4
1.2	订购信息	5
1.3	引脚排列	5
1.4	端口说明	6
2	电气特性	7
2.1	极限参数	7
2.2	直流电气特性	7
2.3	交流电气特性	8
3	CPU 及存储器	9
3.1	指令集	9
3.2	程序存储器	9
3.3	数据存储器	9
3.4	堆栈	10
3.5	控制寄存器	10
3.6	用户配置字	13
4	系统时钟	14
4.1	内部高频 RC 振荡器	14
4.2	内部低频 RC 振荡器	14
4.3	系统工作模式	14
4.4	低功耗模式	15
5	复位	16
5.1	复位条件	16
5.2	上电复位	16
5.3	看门狗复位	17
6	I/O 端口	18
6.1	通用 I/O 功能	18
6.2	内部上拉电阻	19
6.3	端口模式控制	19
7	看门狗定时器 WDT	21
8	键盘扫描电路	22
8.1	键盘扫描概述	22
8.2	键盘扫描相关寄存器	22
8.3	键盘扫描操作步骤	23
9	中断	24
9.1	外部中断	24
9.2	中断相关寄存器	24
10	RAM 保持模式	26
11	特性曲线	28
11.1	I/O 特性	28
11.2	功耗特性	31

11.3	模块特性	32
12	封装尺寸	34
12.1	SOP16	34
12.2	SOP8	34
13	修订记录	35



1 产品概要

1.1 产品特性

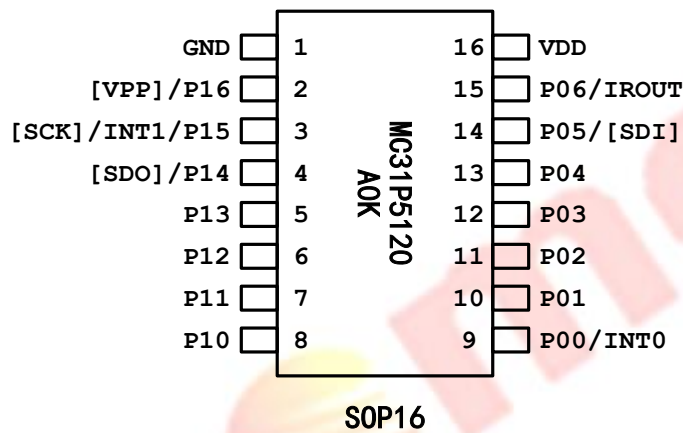
- 8 位 CPU 内核
 - ◇ 精简指令集，4 级深度硬件堆栈
 - ◇ CPU 为单时钟，仅在系统主时钟下运行
 - ◇ 系统主时钟下 F_{cpu} 可配置为 4/8/16 分频
- 存储器
 - ◇ 1K×13 位 OTP 型程序存储器
 - ◇ 32 字节 SRAM 型通用数据存储器，支持直接寻址、间接寻址等多种寻址方式
- 2 组共 14 个 I/O
 - ◇ P0 (P00~P06), P1 (P10~P16)
 - ◇ P16 为输入/开漏输出口，编程时为高压 V_{PP} 输入
 - ◇ P06 为 IROUT 高阻/开漏输出口，输出灌电流 4 级 (125mA/250mA/375mA/500mA) 可选
 - ◇ 所有端口均内置上拉电阻，均可单独使能
 - ◇ 除 P06 外其余端口均支持键盘扫描及唤醒功能，并可单独使能
 - ◇ P05 输出拉电流 4 级 (1mA/2mA/4mA/8mA) 可选
- 系统时钟源
 - ◇ 内置高频 RC 振荡器 (8.06MHz)，可用作系统主时钟源
 - ◇ 内置低频 RC 振荡器 (8KHz)，可用作系统低频时钟源
- 系统工作模式
 - ◇ 运行模式：CPU 在系统主时钟下运行
 - ◇ HOLD 模式：CPU 停止运行，高频时钟源停止工作，低频时钟源工作
 - ◇ 休眠模式：CPU 停止运行，所有时钟源停止工作
- 内部自振式看门狗计数器 (WDT)
 - ◇ 溢出时间固定：256ms@V_{DD}=3V
 - ◇ 工作模式可配置：始终开启、始终关闭、低功耗模式下关闭
- 键盘扫描电路
 - ◇ 13 路键盘扫描端口，均可单独使能
 - ◇ 可组合成 13 路 T 型键盘电路，支持 T 型键扫唤醒
 - ◇ 键盘扫描周期可选：16ms/32ms/48ms/64ms
- 中断
 - ◇ 外部中断 (INT0~INT1)
- 工作电压
 - ◇ 1.8V ~ 3.6V @ F_{cpu} = 0~2MHz
- 封装形式
 - ◇ SOP16/SOP8

1.2 订购信息

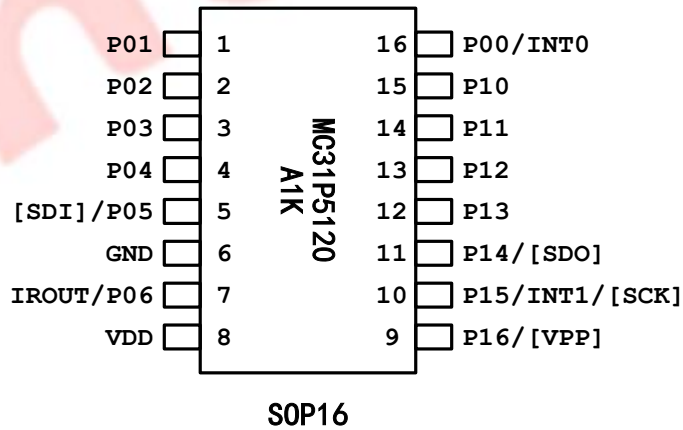
产品名称	封装形式	备注
MC31P5120A0K	SOP16	
MC31P5120A1K	SOP16	
MC31P5120A0H	SOP8	

1.3 引脚排列

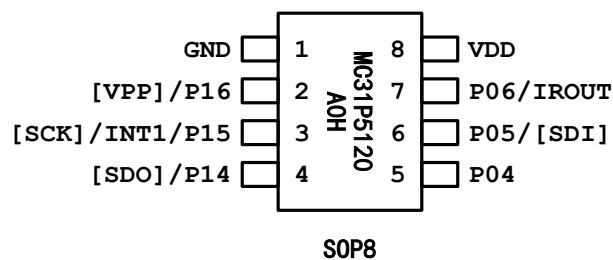
MC31P5120A0K



MC31P5120A1K



MC31P5120A0H



1.4 端口说明

端口名称	类型	功能说明
VDD	P	电源
GND	P	地
P00~P05, P10~P15	D	GPIO (推挽输出), 内部上拉
P06	DO	GPIO (开漏单输出), 内部上拉
P16	D	GPIO (开漏输出), 内部上拉
INT0~INT1	DI	外部中断输入
IROUT	AO	红外遥控码输出
SCK, SDI, SDO	D	编程时钟/数据输入/数据输出接口
VPP	P	编程高压输入

注: P-电源; D-数字输入输出, DI-数字输入, DO-数字输出; A-模拟输入输出, AI-模拟输入, AO-模拟输出。

2 电气特性

2.1 极限参数

参数	符号	值	单位
电源电压	VDD	-0.3~4.0	V
输入电压	Vin	-0.3~VDD+0.3	V
工作温度	Ta	-20~75	°C
储存温度	Tstg	-65~150	°C
焊接温度及时间	Tsld	260°C持续 10s	

注：若芯片工作条件超过极限值，则将造成永久性损坏；若芯片长时间工作在极限条件下，则会影响其可靠性。

2.2 直流电气特性

VDD=3V, T=25°C

特性	符号	端口	条件	最小	典型	最大	单位
工作电压	VDD	VDD	Fcpu=2MHz@FHIRC/4	1.8	3.0	3.6	V
RAM 保持电压	Vram	VDD		0.9			V
输入漏电流	Ileak	所有输入脚	VDD=3V	-1		1	uA
输入高电平	Vih	所有输入脚		0.8VDD			V
输入低电平	Vil	所有输入脚				0.2VDD	V
输出拉电流	Ioh1	推挽输出脚 (除 P05)	Voh=2.4V		8		mA
	Ioh2	P05	Voh=2.4V, LSEL=00		1		
			Voh=2.4V, LSEL=01		2		
			Voh=2.4V, LSEL=10		4		
			Voh=2.4V, LSEL=11		8		
输出灌电流	Iol1	所有输出脚 (除 P06)	Vol=0.6V		8		mA
	Iol2	P06	Vol=0.6V, DSEL=00		125		
			Vol=0.6V, DSEL=01		250		
			Vol=0.6V, DSEL=10		375		
			Vol=0.6V, DSEL=11		500		
上拉电阻	Rpu1	P0, P1 (除 P06)	VDD=3V, Vin=0.9V, RSEL=0		100		KΩ
			VDD=3V, Vin=0.9V, RSEL=1		40		
	Rpu2	P06	VDD=3V, Vin=0.9V		10		KΩ
运行模式功耗	Irun	VDD	VDD=3V, Fcpu=2MHz@HIRC		850		uA
			VDD=3V, Fcpu=1MHz@HIRC		750		uA
			VDD=3V, Fcpu=500KHz@HIRC		670		uA

HOLD 功耗	Ihold	VDD	CPU 停, HIRC 关, LIRC 开		0.5	3	uA
休眠模式功耗	Istop	VDD	CPU 停, HIRC/LIRC/WDT 关		0.1	1	uA
上电复位电压	VPOR	VDD		1.2	1.4	1.6	V

注：条件项中，未注明模块默认关闭，无关端口状态为输出无负载，输入或开漏输出高则端口电压为 VDD/GND。

2.3 交流电气特性

特性	符号	条件	最小	典型	最大	单位
HIRC 振荡频率	FHIRC	VDD=1.8V~3.6V, T=25°C	-1%	8.06	+1%	MHz
		VDD=1.8V~3.6V, T=-20°C~70°C	-3%		+3%	
LIRC 振荡频率	FLIRC	VDD=3V, T=25°C	-20%	8	+20%	KHz

3 CPU 及存储器

3.1 指令集

芯片的指令集为精简指令集。除程序跳转类指令，其余指令均为单周期指令，即执行时间为 1 个指令周期；所有指令均为单字指令，即指令码只占用 1 个程序存储器地址空间。

指令集详细资料请参考公司文档《MC31 指令集说明书》。

3.2 程序存储器

芯片的程序存储器为 OTP 型存储器，1K×13 位的地址空间范围为 0000H~03FFH。程序存储器地址分配如下图所示：

复位起始地址 (0000H)
通用程序区 (0001H - 0007H)
中断入口地址 (0008H)
通用程序区 (0009H - 03FFH)

3.3 数据存储器

数据存储器包括通用数据存储器 GPR 和特殊功能寄存器 SFR，具体地址分配参照下表。GPR/SFR 可直接寻址或通过 INDF 间接寻址。

数据存储器区地址映射表

地址	类型	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
00H-07H	SFR	INDF	FSR	PCL	PFLAG	MCR	INTE	INTF	IOP0
08H-0FH		OEP0	PUP0	DKWP0	IOP1	OEP1	PUP1	DKWP1	DKW
10H-2FH	GPR	通用数据存储器区							
30H-FFH	保留								

注：上表中灰色部分地址为系统保留区，读出数据不确定，写入操作可能会影响芯片正常工作。

数据存储寻址模式地址组成

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	寻址模式
/	/	/	0	0	0	0	0	FSR[7:6]		来自指令的 6 位地址						直接寻址模式
/	/	/	0	0	0	0	0	FSR								间接寻址模式

直接寻址模式，是以指令的低 6 位为数据存储地址，通过指令访问，寻址范围为 00H~3FH。例：
通过直接寻址模式将数据 55H 写入数据存储地址 10H 地址

```
MOVAI    55H
MOVRA    10H          ; 将数据 55H 写入数据存储地址 10H 地址
```

间接寻址模式，是以 FSR 为数据存储地址指针，通过 INDF 访问，寻址范围为 00H~3FH。例：
通过间接寻址模式将数据 55H 写入数据存储地址 10H 地址

```
MOVAI    10H
MOVRA    FSR
MOVAI    55H
MOVRA    INDF        ; 将数据 55H 写入 FSR 指向的数据存储器中
```

注：寻址模式可寻址 0~3FH，但访问数据存储中未定义地址时，读出数据不确定，写入数据可能会更改其它地址中的数据。

3.4 堆栈

4 级堆栈深度，当程序响应中断或执行子程序调用指令时 CPU 会将 PC 自动压栈保存；当执行中断返回指令或子程序返回指令时，栈顶数据自动出栈载入 PC。

3.5 控制寄存器

控制寄存器一览表

地址	寄存器	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	初始值
00H	INDF	INDF7	INDF6	INDF5	INDF4	INDF3	INDF2	INDF1	INDF0	XXXX XXXX
01H	FSR	FSR7	FSR6	FSR5	FSR4	FSR3	FSR2	FSR1	FSR0	00XX XXXX
02H	PCL	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0	0000 0000
03H	PFLAG	-	-	-	-	-	Z	DC	C	---- -XXX
04H	MCR	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00	0-00 0000
05H	INTE	-	-	-	-	INT11IE	INT01IE	-	-	---- 00--
06H	INTF	-	-	-	-	INT11IF	INT01IF	-	-	---- XX--
07H	IOP0	-	P06D	P05D	P04D	P03D	P02D	P01D	P00D	-XXX XXXX

08H	OEP0	-	P06OE	P05OE	P04OE	P03OE	P02OE	P01OE	P00OE	-000 0000
09H	PUP0	-	P06PU	P05PU	P04PU	P03PU	P02PU	P01PU	P00PU	-000 0000
0AH	DKWP0	-	-	P05DKW	P04DKW	P03DKW	P02DKW	P01DKW	P00DKW	--00 0000
0BH	IOP1	-	P16D	P15D	P14D	P13D	P12D	P11D	P10D	-XXX XXXX
0CH	OEP1	-	P16OE	P15OE	P14OE	P13OE	P12OE	P11OE	P10OE	-000 0000
0DH	PUP1	-	P16PU	P15PU	P14PU	P13PU	P12PU	P11PU	P10PU	-000 0000
0EH	DKWP1	-	P16DKW	P15DKW	P14DKW	P13DKW	P12DKW	P11DKW	P10DKW	-000 0000
0FH	DKW	DKWE	RSEL	LSEL1	LSEL0	WSEL1	WSEL0	DSEL1	DSEL0	0000 0000

数据指针寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	FSR7	FSR6	FSR5	FSR4	FSR3	FSR2	FSR1	FSR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	X	X	X	X	X	X

BIT[7:0] **FSR[7:0]** – 数据指针寄存器
FSR: 间接寻址模式的指针。

注: FSR[7:6]必须保持为 0, 否则会影响间接寻址的操作结果。

间接寻址寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INDF	INDF7	INDF6	INDF5	INDF4	INDF3	INDF2	INDF1	INDF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

BIT[7:0] **INDF[7:0]** – 间接寻址寄存器
INDF: INDF 不是物理寄存器, 对 INDF 寻址实际是对 FSR 指向的数据存储器地址进行访问, 从而实现间接寻址功能。

程序指针计数器低字节

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7:0] **PC[7:0]** – 程序指针计数器低 8 位

程序指针计数器 (PC) 有以下几种操作模式:

- ◇ 顺序运行指令: $PC = PC + 1$;
- ◇ 分支指令 GOTO/CALL: $PC = \text{指令码低 10 位}$;
- ◇ 返回指令 RETIE/RETURN/RETAI: $PC = \text{堆栈栈顶 (TOS)}$;

对 PCL 操作指令:

- ◇ 对 PCL 操作的加法指令: $PC = (PC[9:0] + ALU[7:0])$;
- ◇ 对 PCL 操作的其他指令: $PC = \{PC[9:8]:ALU[7:0](ALU \text{ 运算结果})\}$;

CPU 状态寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PFLAG	-	-	-	-	-	Z	DC	C
R/W	-	-	-	-	-	R/W	R/W	R/W
初始值	-	-	-	-	-	X	X	X

- BIT[2] **Z** – 零标志位
 0: 算术或逻辑运算的结果不为零;
 1: 算术或逻辑运算的结果为零;
- BIT[1] **DC** – 半字节进/借位标志位
 0: 加法运算时半字节无进位; 减法运算时半字节有借位;
 1: 加法运算时半字节有进位; 减法运算时半字节无借位;
- BIT[0] **C** – 进/借位标志位
 0: 加法运算时无进位; 减法运算时有借位; 移位后移出逻辑 0;
 1: 加法运算时有进位; 减法运算时无借位; 移位后移出逻辑 1;

杂项控制寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MCR	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00
R/W	R/W	-	R	R	R/W	R/W	R/W	R/W
初始值	0	-	0	0	0	0	0	0

- BIT[7] **GIE** – 中断总使能位
 0: 屏蔽所有中断;
 1: 由相应的中断使能位决定 CPU 是否响应中断源所触发的中断;
- BIT[5] **TO** – 看门狗溢出标志位
 0: 上电复位, 或执行 CLRWDT/STOP 指令;
 1: 发生 WDT 溢出;
- BIT[4] **PD** – 进入低功耗模式标志位
 0: 上电复位, 或执行 CLRWDT 指令;
 1: 执行 STOP 指令;
- BIT[3:2] **MINT1[1:0]** – 外部中断 INT1 触发方式选择位

MINT1[1:0]	INT1 触发方式
00	上升沿触发
01	下降沿触发
10	电平变化触发
11	

BIT[1:0] MINT0[1:0] – 外部中断 INT0 触发方式选择位

MINT0[1:0]	INT0 触发方式
00	上升沿触发
01	下降沿触发
10	电平变化触发
11	

3.6 用户配置字

芯片为保证系统正常工作，会将关键模块的配置信息预先存储于单独的存储器区域中，在上电或其他复位发生后将配置信息载入寄存器中，通过寄存器控制关键模块的工作状态。该部分存储器中用户可选的内容即为用户配置字，可在烧录用户程序代码时进行配置与烧录。

芯片的用户配置字，定义如下：

符号	功能说明
FCPUS	CPU 时钟频率选择： FCPU = FHIRC/4; FCPU = FHIRC/8; FCPU = FHIRC/16;
WDTM	WDT 模式设置： WDT 始终关闭; WDT 在低功耗模式下关闭; WDT 始终开启;
ISEL	IROUT 输出灌电流选择：(需与寄存器位 DSEL 选择一致才有效) 500mA; 375mA/250mA; 125mA;
ENCR	程序代码加密设置： 程序代码加密; 程序代码不加密;

4 系统时钟

芯片为双时钟系统，内部电路均在系统主时钟 Fosc 或系统低频时钟 FLOsc 下工作。

系统主时钟 Fosc 固定为内部高频 RC 振荡器 HIRC (8.06MHz) 时钟 FHIRC；系统低频时钟 FLOsc 固定为内部低频 RC 振荡器 LIRC (8KHz) 时钟 FLIRC。

CPU 为单时钟，时钟源固定为系统主时钟 Fosc，CPU 的时钟频率 Fcpu 通过配置字 FCPUS 选择。

WDT（看门狗）电路的时钟源固定为内部低频 RC 振荡器。

4.1 内部高频 RC 振荡器

芯片内置 1 个振荡频率为 8.06MHz 的高精度 HIRC 振荡器，可用作系统主时钟源。

4.2 内部低频 RC 振荡器

芯片内置 1 个振荡频率典型值为 8KHz 的 LIRC 振荡器，可用作系统低频时钟源，用于键盘扫描电路，也用于系统上电延时控制、WDT 定时器等电路。

4.3 系统工作模式

芯片支持运行模式、HOLD 模式和休眠模式 3 种系统工作模式。

工作模式	切入条件	系统状态
运行模式	系统复位	CPU 运行，主时钟源工作，低频时钟源工作
	HOLD/休眠模式下，CPU 唤醒	
HOLD 模式	运行模式下，DKWE=1 或 WDT 开启，执行 STOP 指令	CPU 暂停，主时钟源停止，低频时钟源工作
休眠模式	运行模式下，DKWE=0 且 WDT 关闭，执行 STOP 指令	CPU 暂停，主时钟源和低频时钟源均停止

注：WDT 时钟源为 LIRC，WDT 开启时 LIRC 将一直工作而不受系统工作模式影响。

4.4 低功耗模式

芯片的 HOLD 模式、休眠模式为低功耗模式。

执行 STOP 指令可使系统进入低功耗模式，同时对系统会产生以下影响：

- ◇ CPU 停止运行；
- ◇ 根据不同模式停止相应时钟源的振荡；
- ◇ RAM 内容保持不变；
- ◇ 所有的输入输出端口保持原态不变；

以下情况可使系统退出低功耗模式：

- ◇ 上电复位；
- ◇ 有 WDT 溢出（若低功耗模式下 WDT 保持继续工作）；
- ◇ 有外部中断请求发生（若有外部中断功能）；
- ◇ 键盘扫描端口有电平变化发生（若有键盘扫描功能）；

注：

1. 低功耗模式下触发中断请求时，若对应的中断使能位关闭，则不会退出低功耗模式；若对应的中断使能位开启而中断总使能位关闭，则仅唤醒 CPU 执行下一条指令；若对应的中断使能位和中断总使能位均开启，则唤醒 CPU 后执行中断服务程序；
2. 未使用或未封出的引脚，应将其对应的 I/O 端口设置为输出、输入上拉或输入下拉等稳定态，以免因引脚浮空而产生漏电流或非预期的中断唤醒；

5 复位

5.1 复位条件

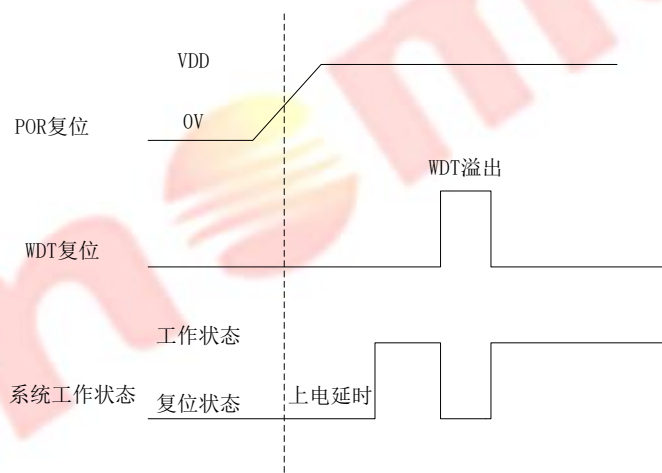
芯片共有如下几种复位方式：

- ◇ 上电复位 POR；
- ◇ WDT 看门狗复位；

任何一种复位发生后，系统进入复位状态，执行初始化操作并重置 SFR 为复位初始值；复位条件解除后，系统退出复位状态，CPU 开始重新从程序存储器 0000H 地址处执行指令。

上电复位 POR 会关闭系统主时钟振荡器，复位解除后才重新打开振荡器，因为振荡器起振和稳定需要一定的时间，所以系统会保持一定时间的上电延时和振荡等待后才开始工作；而 WDT 复位不会关闭主时钟振荡器，复位解除时系统会在较短的复位延时和振荡等待后即开始工作。

下图是复位产生和系统工作状态之间时序关系的示意图：



5.2 上电复位

芯片的上电复位电路可以适应快速、慢速上电的情况，且当芯片上电过程中出现电源电压抖动时均能保证系统可靠的复位。

上电复位过程可以概括为以下几个步骤：

- (1) 检测系统工作电压，等待电压高于上电复位电压 V_{POR} 并保持稳定；
- (2) 初始化所有寄存器；
- (3) 开启主时钟振荡器，并等待一段时间以待振荡器稳定；
- (4) 上电结束，系统开始执行指令。

5.3 看门狗复位

看门狗（WDT）复位是一种对程序正常运行的保护机制。正常情况下，用户程序需定时对 WDT 定时器进行清零操作，以保证 WDT 不溢出。若出现异常情况，程序未按时对 WDT 定时器清零，则芯片会因 WDT 溢出而产生看门狗复位，系统重新初始化，返回受控状态。

注：低功耗模式下 CPU 暂停工作，若此时有 WDT 溢出，则仅唤醒 CPU 而不产生复位。

6 I/O 端口

6.1 通用 I/O 功能

芯片的输入/输出端口包括两组 7 位端口 P0、P1。除 P06 为单输出口外其余 I/O 端口均支持施密特输入，除 P06/P16 为开漏输出外其余 I/O 端口均支持推挽输出。

除用作通用数字 I/O 端口外，部分端口还具有外部中断输入、键盘扫描输入/输出、或红外遥控信号输出等复用功能。

端口数据寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOP0	-	P06D	P05D	P04D	P03D	P02D	P01D	P00D
R/W	-	W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	X	X	X	X	X	X	X

BIT[6:0] P0nD – P0n 端口数据位 (n=6-0)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOP1	-	P16D	P15D	P14D	P13D	P12D	P11D	P10D
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	X	X	X	X	X	X	X

BIT[6:0] P1nD – P1n 端口数据位 (n=6-0)

注：开漏输出口输出高电平时，若端口电压低于 VDD 电压则会产生漏电流。

端口方向寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OEP0	-	P06OE	P05OE	P04OE	P03OE	P02OE	P01OE	P00OE
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0

BIT[6:0] P0nOE – P0n 端口输出使能位 (n=6-0)

0: 端口作为输入口，读端口操作将读取端口的输入电平状态；

1: 端口作为输出口，读端口操作将读取端口的数据寄存器值；

注：

1. P06 为开漏单输出口，虽可设置为输入口且可选择上拉电阻有效，但无法读取数据；端口输出灌电流可通过寄存器位 DSEL 设置；
2. P06 输出低电平后不能直接转为输入状态，需先输出高电平至少 10us 后才能转为输入状态；
3. P06 在进入低功耗模式前必须设置为输入状态（需按上述 2 操作），否则将产生静态功耗；

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OEP1	-	P16OE	P15OE	P14OE	P13OE	P12OE	P11OE	P10OE

R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0

BIT[6:0] **P1nOE** – P1n 端口输出使能位 (n=6-0)
 0: 端口作为输入口, 读端口操作将读取端口的输入电平状态;
 1: 端口作为输出口, 读端口操作将读取端口的数据寄存器值;

6.2 内部上拉电阻

所有端口均有内部上拉电阻, 且均有单独的寄存器位控制其上拉电阻在端口处于输入状态时是否有效。端口处于输出状态时, 上拉电阻及其控制位无效。

上拉电阻控制寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PUP0	-	P06PU	P05PU	P04PU	P03PU	P02PU	P01PU	P00PU
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0

BIT[6:0] **P0nPU** – P0n 端口上拉电阻控制位 (n=6-0)
 0: 端口内部上拉电阻无效;
 1: 端口内部上拉电阻有效;

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PUP1	-	P16PU	P15PU	P14PU	P13PU	P12PU	P11PU	P10PU
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0

BIT[6:0] **P1nPU** – P1n 端口上拉电阻控制位 (n=6-0)
 0: 端口内部上拉电阻无效;
 1: 端口内部上拉电阻有效;

6.3 端口模式控制

除 P06 外其余端口均可复用为 T 型键盘扫描端口, 可通过寄存器设置端口的工作模式。

键盘端口模式寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DKWP0	-	-	P05DKW	P04DKW	P03DKW	P02DKW	P01DKW	P00DKW
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	0	0	0	0	0	0

BIT[5:0] **P0nDKW** – P0n 端口键盘模式控制位 (n=5-0)
 0: 端口为通用 I/O 模式;
 1: 端口为键盘扫描模式;

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DKWP1	-	P16DKW	P15DKW	P14DKW	P13DKW	P12DKW	P11DKW	P10DKW
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	0	0	0	0	0	0

BIT[6:0] **P1nDKW** – P1n 端口键盘模式控制位 (n=6-0)
 0: 端口为通用 I/O 模式;
 1: 端口为键盘扫描模式;

注:

1. 休眠模式下, 设置为键盘扫描模式的端口, 将按照寄存器位 *WSEL* 选择的时间周期性的切换输入/输出状态;
2. 设置为键盘扫描模式的端口, 必须同时设置上拉电阻有效;

7 看门狗定时器 WDT

看门狗定时器 WDT 的时钟源为内部低频 RC 振荡器，WDT 计数器溢出将复位芯片或唤醒 CPU。

可通过配置字 WDTM 设置 WDT 工作模式。若选择始终开启，则 WDT 一直工作，运行模式下 WDT 溢出将复位芯片，休眠/HOLD 模式下 WDT 溢出将唤醒 CPU；若选择低功耗模式下关闭，则 WDT 在休眠/HOLD 模式下自动停止、在其他方式唤醒 CPU 后恢复工作。

执行 CLRWDT 指令或 STOP 指令将清零 WDT 计数器。

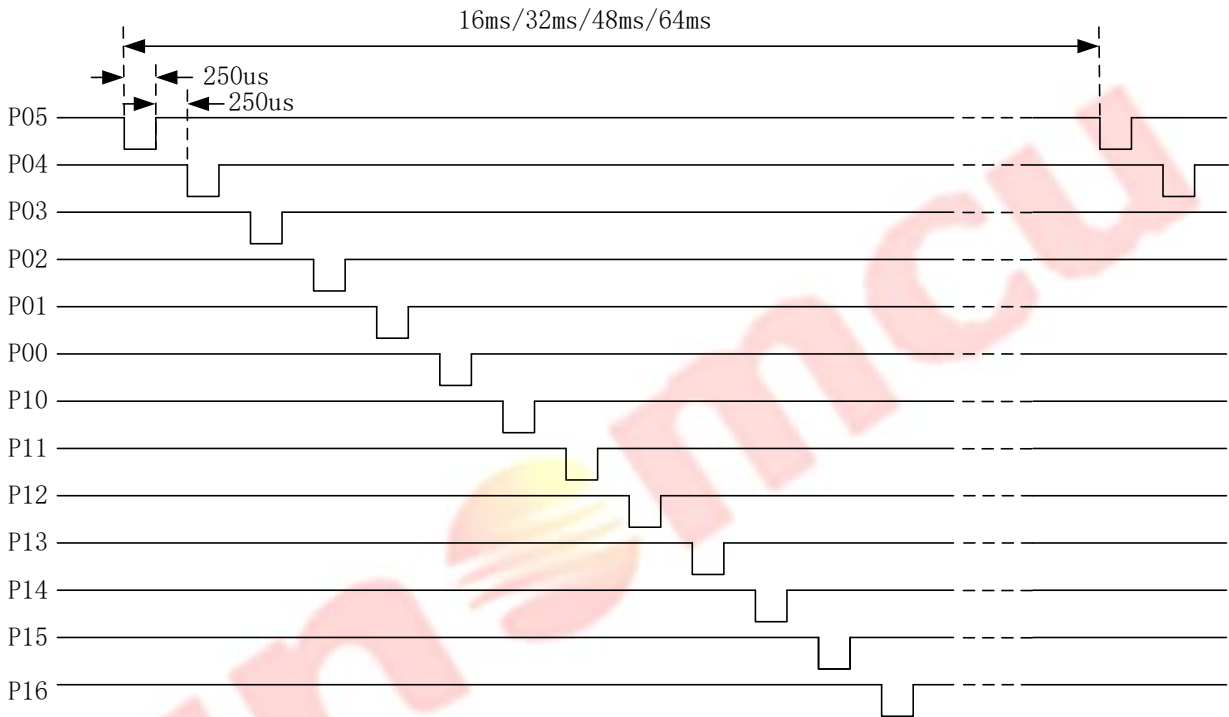
WDT 溢出时间固定为 256ms@VDD=3V。

注：WDT 溢出时间为典型值，实际值偏差大，必须保证清 WDT 时间小于典型值的 1/4。

8 键盘扫描电路

8.1 键盘扫描概述

芯片的 P05~P00 和 P10~P16 可设置为键盘扫描模式，当系统进入 HOLD 模式时，硬件自动按照下图设置相应端口为输出低电平或者输入上拉状态。键盘扫描时钟为系统低频时钟 FLOSC（即 FLIRC），扫描周期可通过寄存器位 WSEL 选择为 16ms、32ms、48ms 或 64ms，未设置为键盘扫描模式的端口不会输出波形但不会影响下图的时序。



8.2 键盘扫描相关寄存器

键盘扫描寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DKW	DKWE	RSEL	LSEL1	LSEL0	WSEL1	WSEL0	DSEL1	DSEL0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7] **DKWE** – 键盘扫描使能位

0: 关闭键盘扫描;

1: 开启键盘扫描;

注: DKWE 设置为 1 时, 系统执行 STOP 指令后 LIRC 将自动开启。

BIT[6] **RSEL** – 端口上拉电阻选择位
 0: 端口内部上拉电阻为 100KΩ;
 1: 端口内部上拉电阻为 40KΩ;

BIT[5:4] **LSEL[1:0]** – P05 端口输出拉电流选择位

LSEL[1:0]	P05 输出拉电流
00	1mA
01	2mA
10	4mA
11	8mA

BIT[3:2] **WSEL[1:0]** – 键盘扫描周期选择位

WSEL[1:0]	键盘扫描周期
00	16ms
01	32ms
10	48ms
11	64ms

BIT[1:0] **DSEL[1:0]** – P06 端口输出灌电流选择位

DSEL[1:0]	ISEL 配置	P06 输出灌电流
00	125mA	125mA
01	250mA/375mA	250mA
10	250mA/375mA	375mA
11	500mA	500mA

注: 寄存器位 DSEL 与配置字 ISEL 需按上表中内容进行匹配设置, 才能正确选择驱动电流。

8.3 键盘扫描操作步骤

- (1) 设置 DKWP0 和 DKWP1, 将相应端口设置为键盘扫描模式;
- (2) 设置 PUP0 和 PUP1, 开启相应端口的上拉电阻;
- (3) 设置 DKWE, 开启键盘扫描;
- (4) 关闭中断总使能位 GIE;
- (5) 执行 STOP 指令;
- (6) 等待端口唤醒后, CPU 将执行 STOP 指令后的下一条指令;
- (7) 设置 DKWP0 和 DKWP1, 将相应端口设置为通用 I/O 端口;

注: 若上述操作中第 (3) 步不使能 DKWE, 则芯片将只能由端口 (设置为键盘扫描模式) 的下降沿触发唤醒, 此方法可使芯片支持矩阵型键盘。

9 中断

芯片的中断源包括外部中断（INT0~INT1）。可通过中断总使能位 GIE 屏蔽所有中断。

CPU 响应中断的过程如下：

- ◇ CPU 响应中断源触发的中断请求时，自动将当前指令的下一条要执行指令的地址压栈保存，自动清 0 中断总使能位 GIE 以暂停响应后续中断。与复位不同，硬件中断不停止当前指令的执行，而是暂时挂起中断直到当前指令执行完成。
- ◇ CPU 响应中断后，程序跳到中断入口地址（0008H）开始执行中断服务程序，中断服务程序应先保存累加器 A 和状态寄存器 PFLAG，然后处理被触发的中断。
- ◇ 中断服务程序处理完中断后，应先恢复累加器 A 和状态寄存器 PFLAG，然后执行 RETIE 返回主程序。此时芯片将自动恢复 GIE 为 1，然后从堆栈取出 PC 值，从中断产生时当前指令的下一条指令继续执行。

注：要使用外部中断功能，需将相应端口设为输入状态。

9.1 外部中断

芯片有 2 路外部中断源 INT0/INT1，可选择上升沿、下降沿或电平变化等触发方式。外部中断触发时，中断标志 INTnIF（n=0-1）将被置 1，若中断总使能位 GIE 为 1 且外部中断使能位 INTnIE（n=0-1）为 1，则产生外部中断。

9.2 中断相关寄存器

中断使能寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTE	-	-	-	-	INT1IE	INT0IE	-	-
R/W	-	-	-	-	R/W	R/W	-	-
初始值	-	-	-	-	0	0	-	-

BIT[3] **INT1IE** – INT1 中断使能位
 0: 屏蔽 INT1 中断；
 1: 使能 INT1 中断；

BIT[2] **INT0IE** – INT0 中断使能位
 0: 屏蔽 INT0 中断；
 1: 使能 INT0 中断；

中断标志寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTF	-	-	-	-	INT1IF	INT0IF	-	-
R/W	-	-	-	-	R/W	R/W	-	-
初始值	-	-	-	-	0	0	-	-

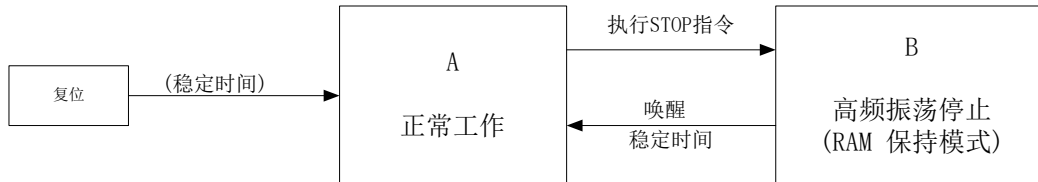
BIT[3] **INT1IF** – INT1 中断标志位
 0: 未触发 INT1 中断;
 1: 已触发 INT1 中断, 需软件清 0;

BIT[2] **INT0IF** – INT0 中断标志位
 0: 未触发 INT0 中断;
 1: 已触发 INT0 中断, 需软件清 0;

10 RAM 保持模式

芯片支持 RAM 保持模式，当 CPU 执行 STOP 指令，系统进入低功耗模式后将开启 RAM 保持模式，此时振荡器停止，RAM 的内容保持不变。系统唤醒后将退出 RAM 保持状态。

RAM 保持模式及工作状态转换图



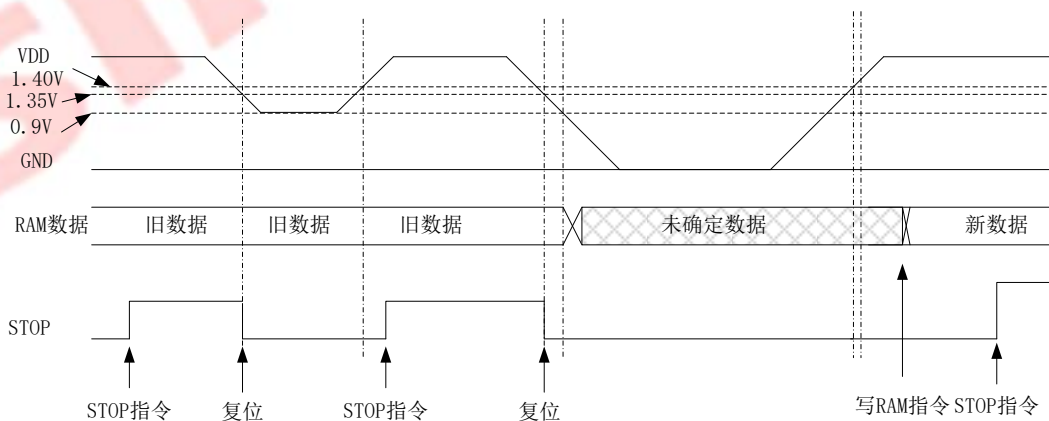
稳定时间：等待2048个FLIRC周期后，CPU开始正常工作

当执行 STOP 指令，进入 RAM 保持模式后，功耗降低，矩阵键盘功耗典型值为 $0.1\mu\text{A}@VDD=3\text{V}$ ，最大值为 $1\mu\text{A}@VDD=3\text{V}$ ，键盘扫描功耗典型值为 $0.5\mu\text{A}@VDD=3\text{V}$ ，最大值为 $3\mu\text{A}@VDD=3\text{V}$ 。

当电压下降至 1.35V ，上电复位开启，芯片复位且退出低功耗模式，RAM 数据保持不变，所有 I/O 初始化为输入状态，因输入电平不确定导致功耗也不确定。

当电压下降至 0.9V ，芯片退出 RAM 保持模式，此时 RAM 数据不确定。

RAM 保持模式时序图



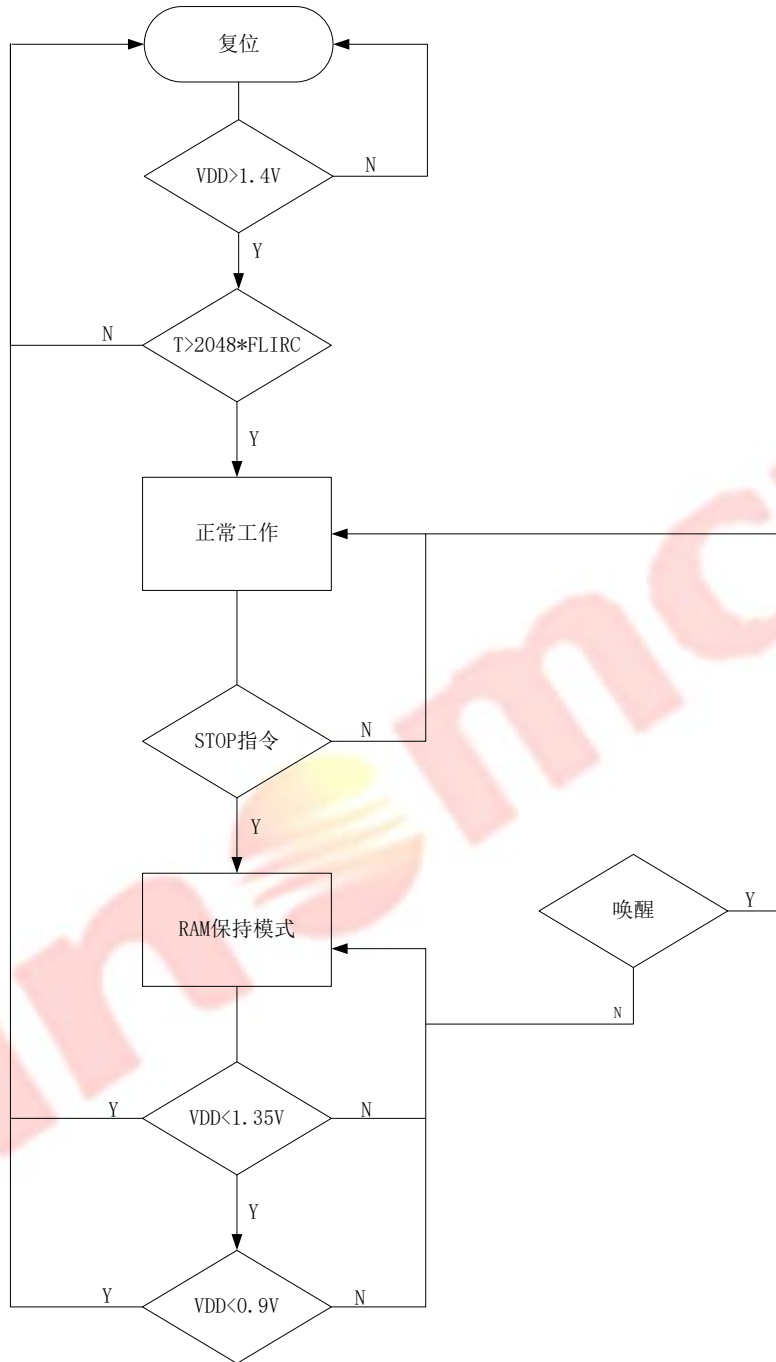
注：

1.40V: 上电复位释放电压

1.35V: 上电复位产生电压

0.9V: RAM 保持数据最低电压

RAM 保持模式流程图



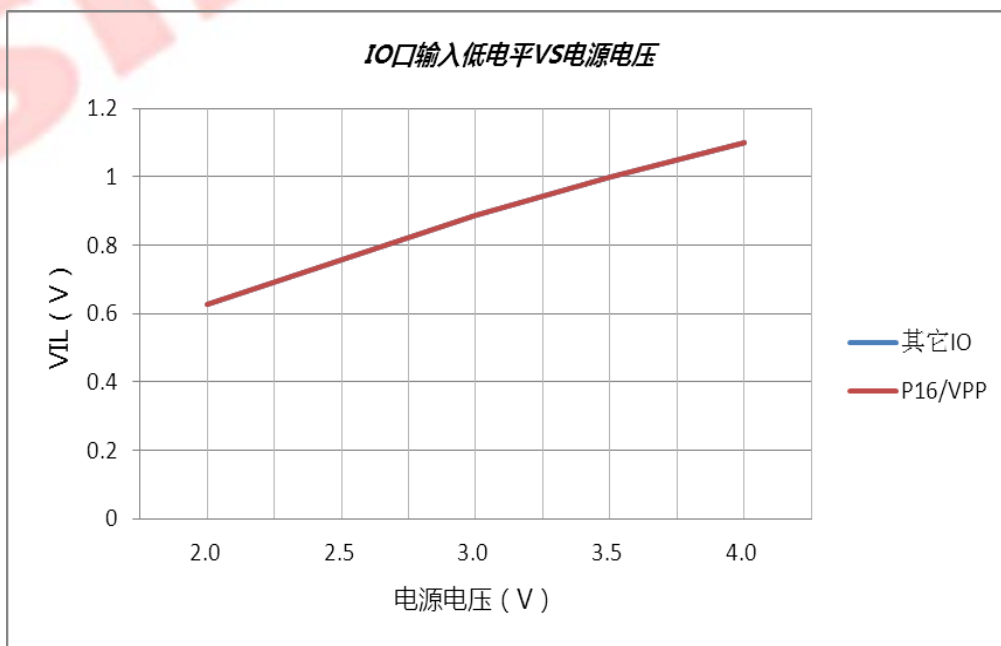
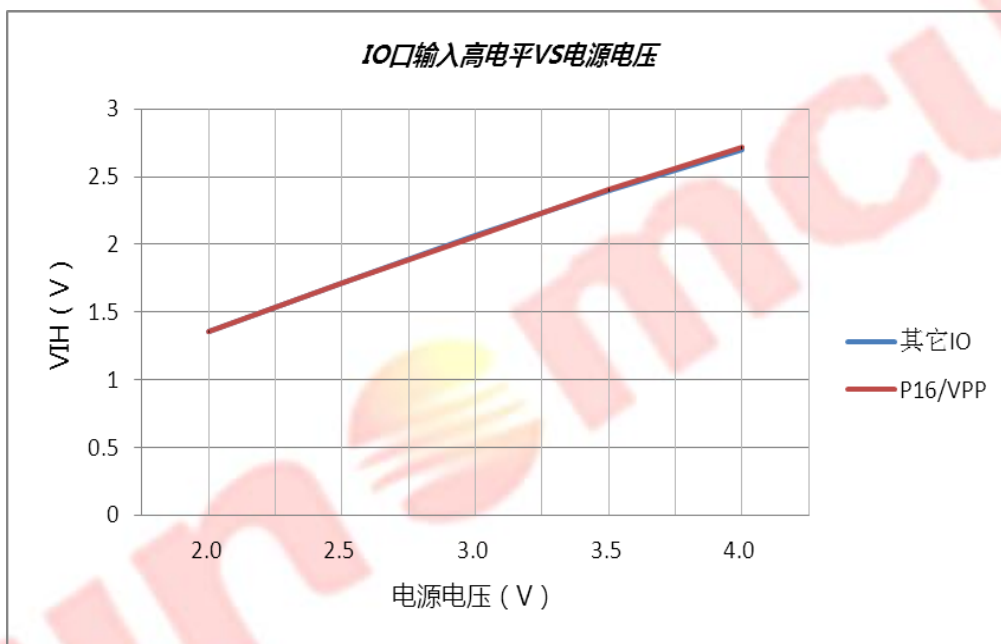
11 特性曲线

注:

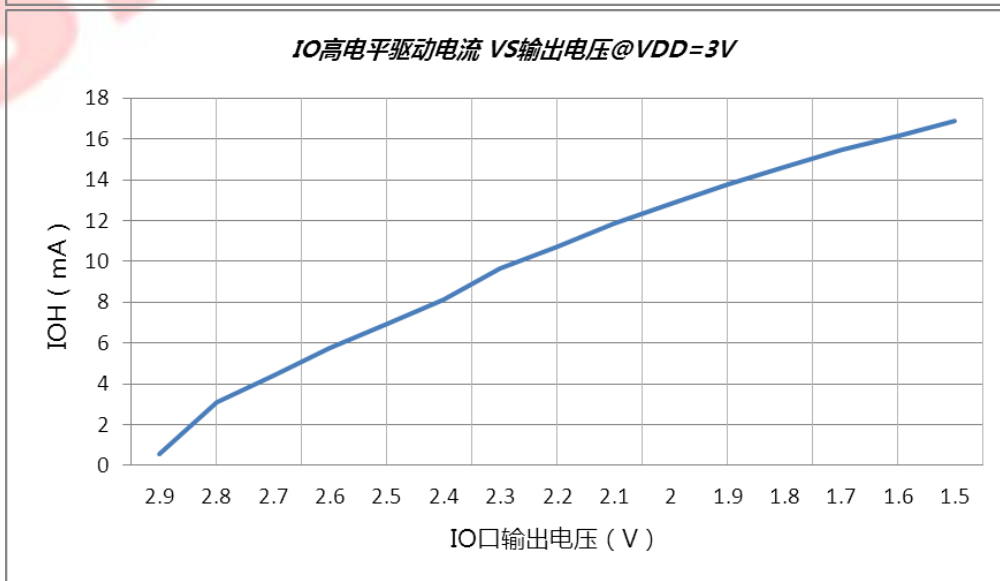
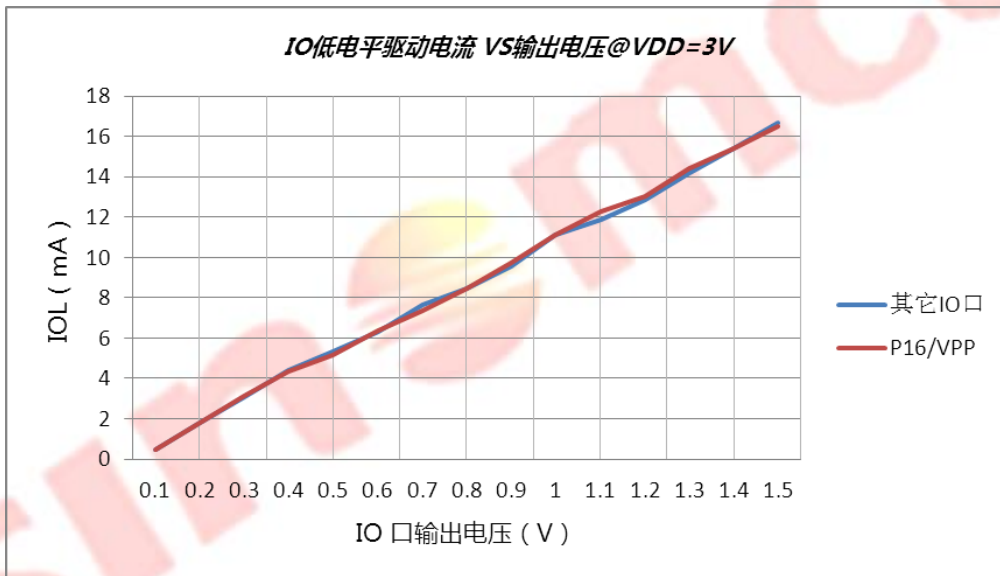
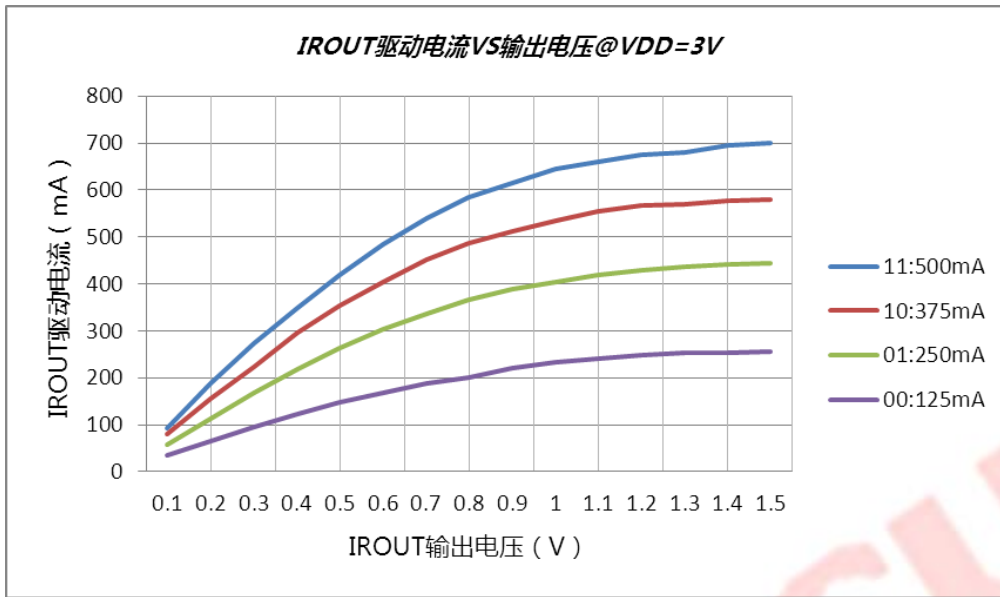
1. 特性曲线图中数据均来自抽样实测, 仅作为应用参考, 部分数据因生产工艺偏差, 可能与实际芯片不符; 为保证芯片能正常工作, 请确保其工作条件符合电气特性参数说明;
2. 若图文中无特别说明, 则电压特性曲线的温度条件为 $T=25^{\circ}\text{C}$, 温度特性曲线的电压条件为 $V_{DD}=3\text{V}$;

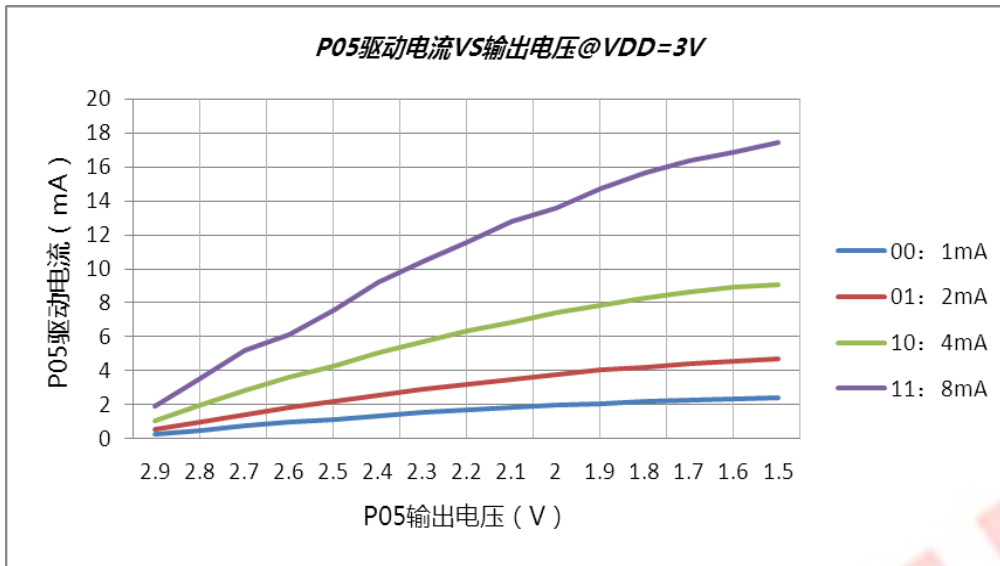
11.1 I/O 特性

输入 SMT 阈值电压 VS 电源电压

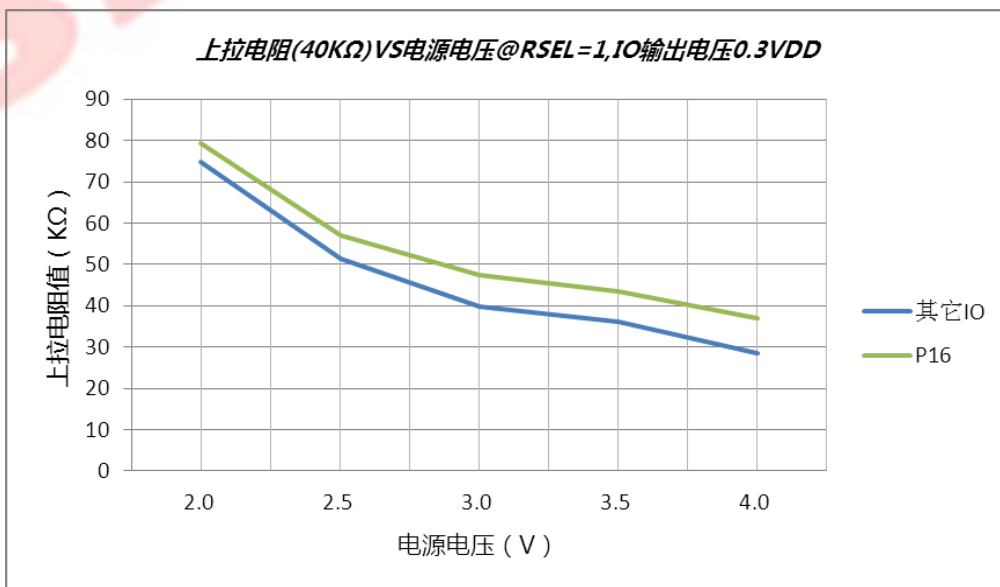
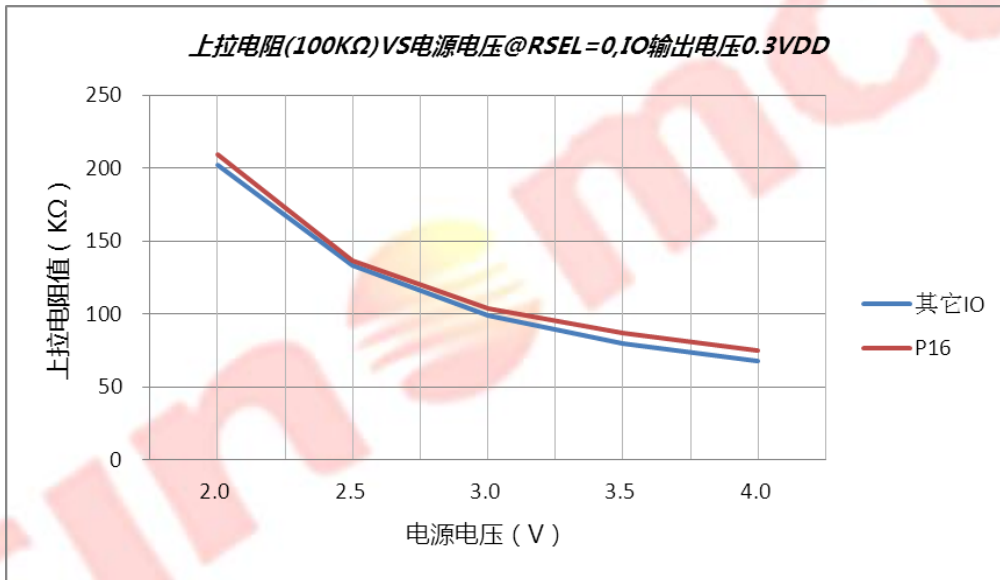


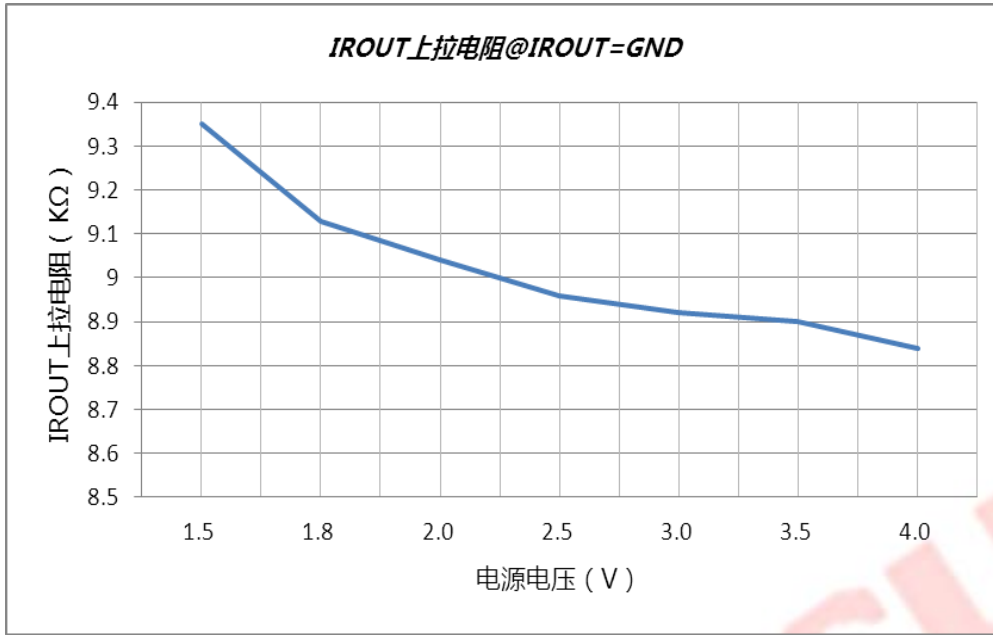
I/O 输出 驱动电流 VS 端口电压 (VDD=3V)





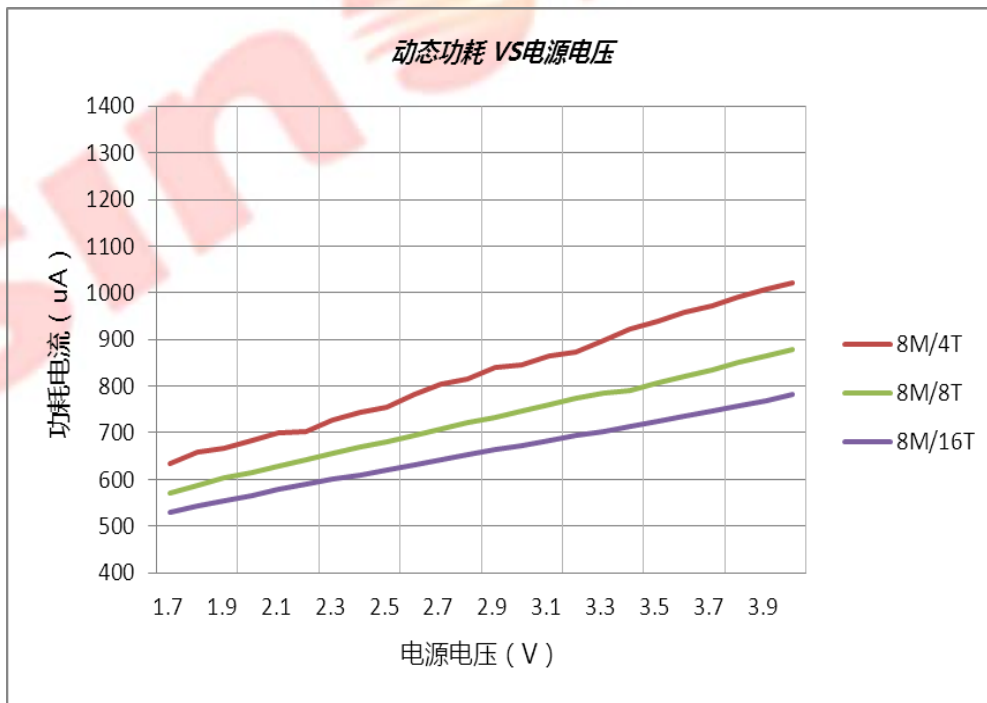
上拉电阻值 VS 电源电压





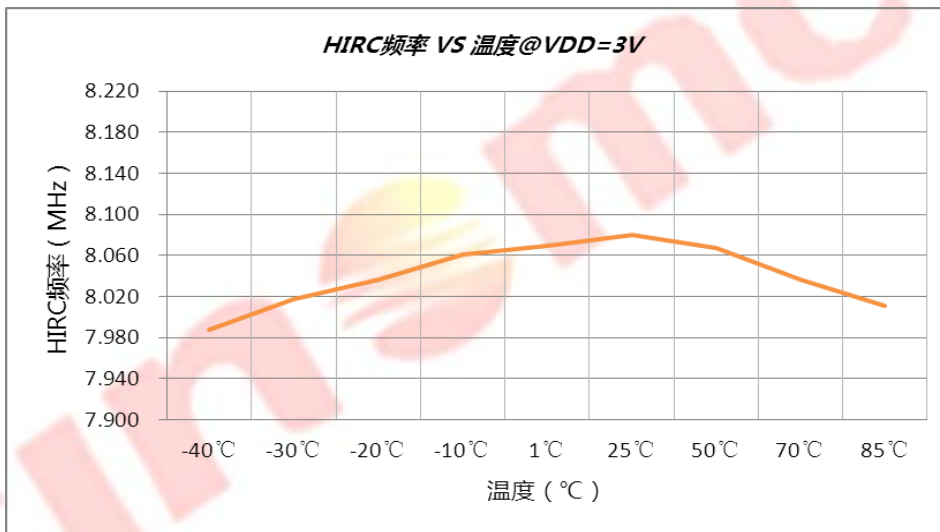
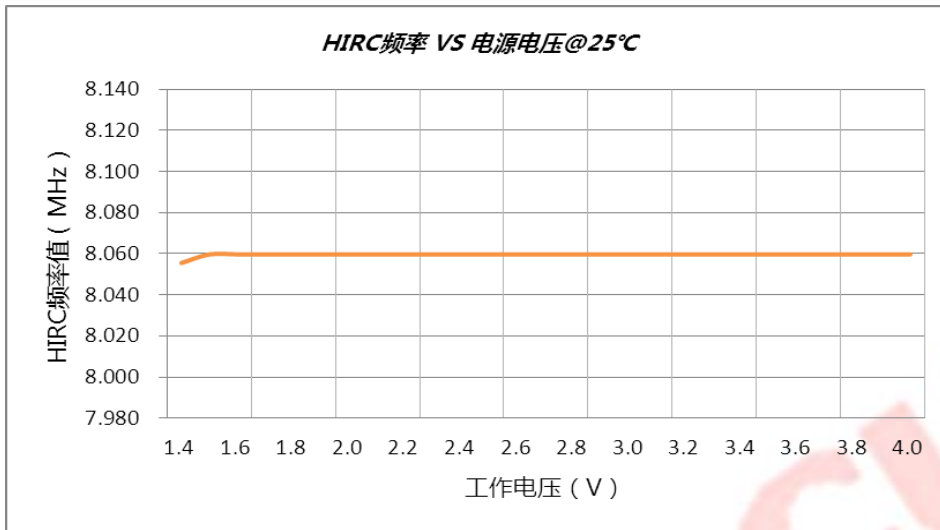
11.2 功耗特性

运行模式 功耗 VS 电源电压

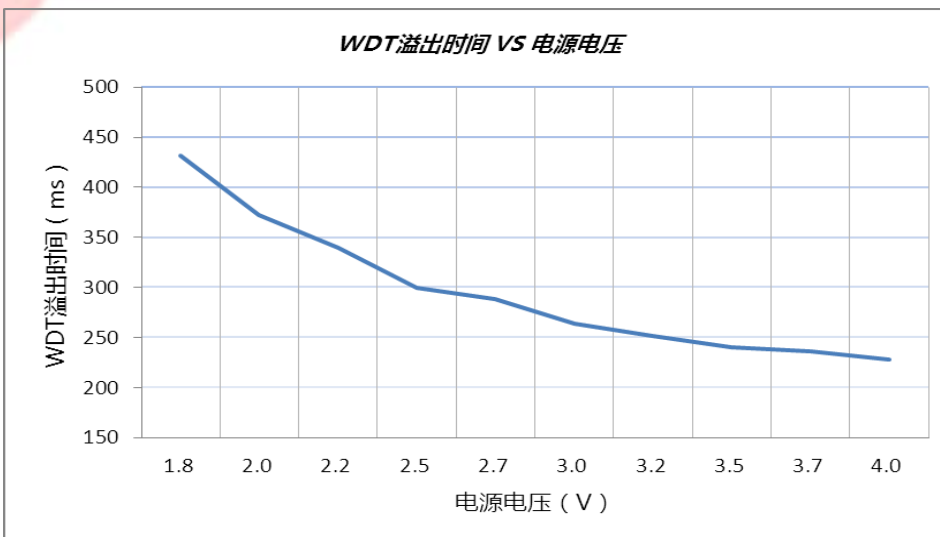


11.3 模块特性

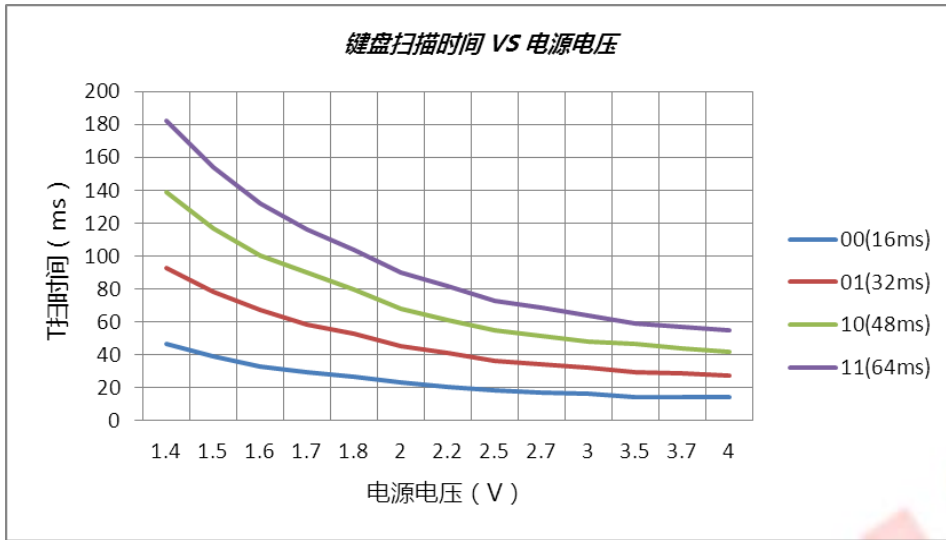
HIRC 频率 VS 电源电压/温度



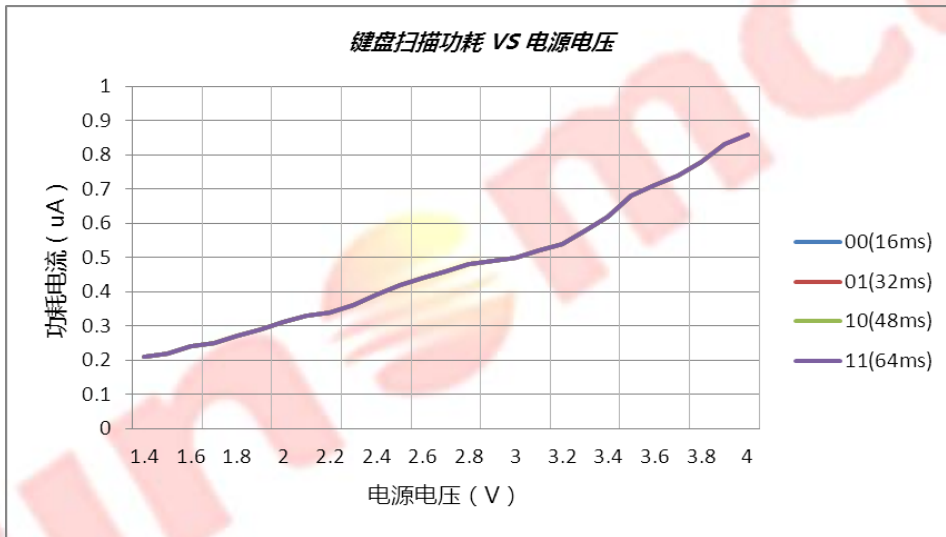
WDT 溢出时间 VS 电源电压



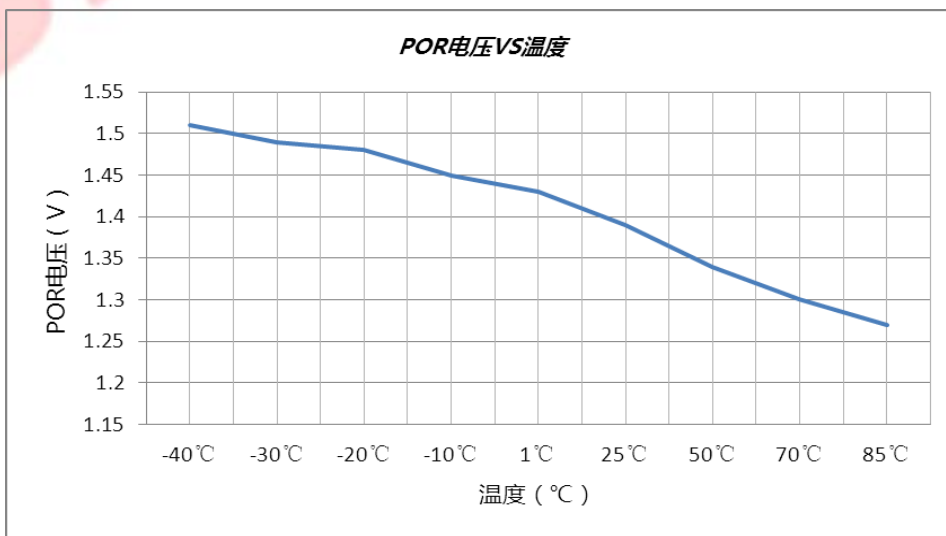
键盘扫描时间 VS 电源电压



键盘扫描功耗 VS 电源电压

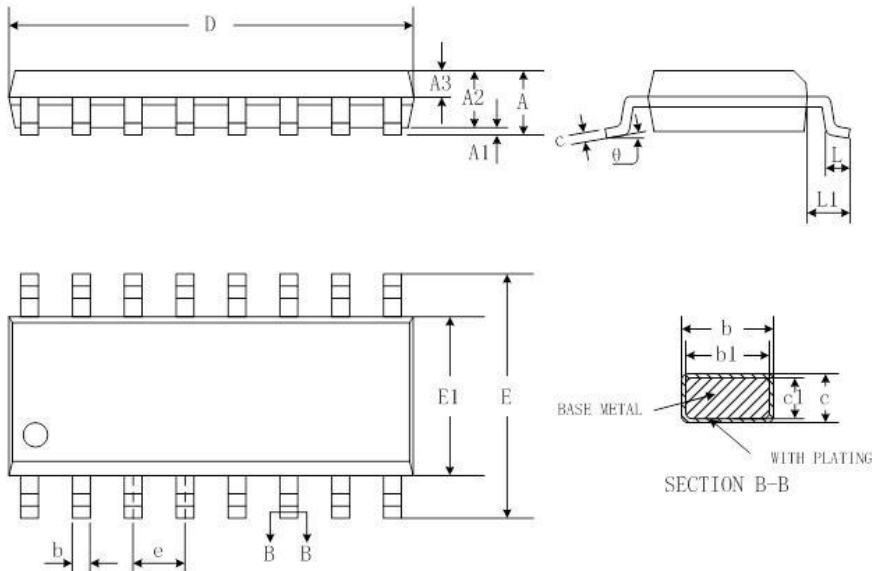


POR 电压 VS 温度



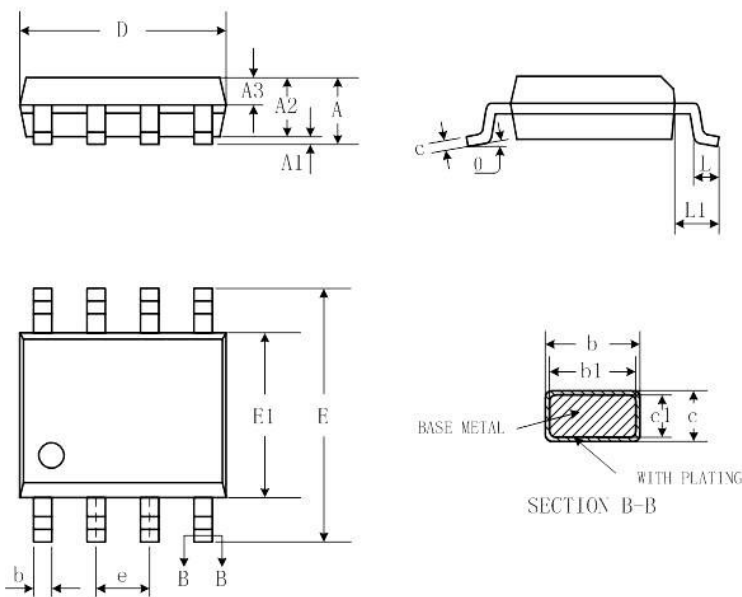
12 封装尺寸

12.1 SOP16



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	9.70	9.90	10.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°

12.2 SOP8



SYMBOL	MILLIMETER		
	MIN	TYP	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°

13 修订记录

版本	修订日期	修订内容
V1.0	2013-09-25	初版发布;
V1.3	2014-02-17	变更文档名, 产品名称由 MC31P11 变更为 MC31P5120;
V1.7	2018-11-19	修订笔误; 增加寄存器 FSR、IROUT 驱动电流选择、P06 端口应用等注释; 去除 FCPU 的 2 分频功能;
V2.0	2020-06-03	调整文档格式与排版; 增加编程端口说明; 新增低功耗模式未用引脚设置的注释;
V2.1	2021-04-20	调整 HIRC 频率特性参数;