

A280 用户手册

SinoMCU 8 位单片机

2016/9/12



SINOmcu
晟矽微电子

上海晟矽微电子股份有限公司

Shanghai SinoMCU Microelectronics Co., Ltd.

目录

1	产品简介	4
1.1	产品特性	4
1.2	订购信息	5
1.3	系统框图	5
1.4	引脚排列	6
1.5	引脚说明	6
2	中央处理器	7
2.1	指令集	7
2.2	程序存储器 (OTP)	9
2.3	数据存储器	10
2.4	堆栈	11
2.5	烧录配置选项	12
2.6	系统控制寄存器	15
3	系统时钟	17
3.1	内置高频 RC 振荡器	17
3.2	内置低频 RC 振荡器	17
3.3	工作模式	17
3.4	休眠模式	18
4	复位	19
4.1	复位条件	19
4.2	上电复位	20
4.3	外部复位	20
4.4	低电压复位	20
4.5	看门狗复位	20
5	IO 口	21
5.1	IO 工作模式	21
5.2	上拉、下拉电阻和开漏控制	21
6	定时器	23
6.1	定时器 T0	23
6.2	定时器 T1	25
6.3	WDT 定时器	28
7	中断	29
7.1	外部中断	29
7.2	定时器中断	29
7.3	键盘中断	29
7.4	中断相关寄存器	30
8	电气参数	31
8.1	极限参数	31
8.2	直流电气参数	31
8.3	交流电气参数	34
9	特性曲线图	35
9.1	IO 输出高电平驱动电流 VS 输出电平	35

9.2	IO 输出低电平驱动电流 VS 输出电平.....	35
9.3	输入高低电平 VS 电源电压.....	36
9.4	上拉电阻 VS 电源电压.....	38
9.5	下拉电阻 VS 电源电压.....	39
9.6	内部 16MHz 动态功耗 VS 电源电压.....	39
9.7	内部 8MHz 动态功耗 VS 电源电压.....	40
9.8	内部 4MHz 动态功耗 VS 电源电压.....	40
9.9	内部 2MHz 动态功耗 VS 电源电压.....	41
9.10	内部 1MHz 动态功耗 VS 电源电压.....	41
9.11	内部 455KHz 动态功耗 VS 电源电压.....	42
9.12	LIRC 动态功耗 VS 电源电压.....	42
9.13	LIRC 动态功耗 VS 温度.....	43
9.14	STOP 功耗 ISB1 VS 温度.....	43
9.15	STOP 功耗 ISB1 VS 电源电压.....	44
9.16	LVD 静态功耗 ISB2 VS 电源电压.....	44
9.17	LVR 静态功耗 ISB3 VS 电源电压.....	45
9.18	LVD、LVR 静态功耗 ISB4 VS 电源电压.....	46
9.19	WDT 静态功耗 ISB5 VS 温度.....	46
9.20	WDT 静态功耗 ISB5 VS 电源电压.....	47
9.21	LVD 电压 VS 温度.....	47
9.22	HIRC=16MHz 频率.....	51
9.23	HIRC=18MHz 频率.....	52
9.24	HIRC=14MHz 频率.....	53
9.25	HIRC=455KHz 频率.....	54
9.26	POR 电压 VS 温度.....	56
9.27	LIRC=32KHz 频率.....	56
9.28	最低工作电压 VS 系统时钟 FCPU 关系图.....	57
10	封装外形尺寸.....	58
11	版本修订记录.....	59

1 产品简介

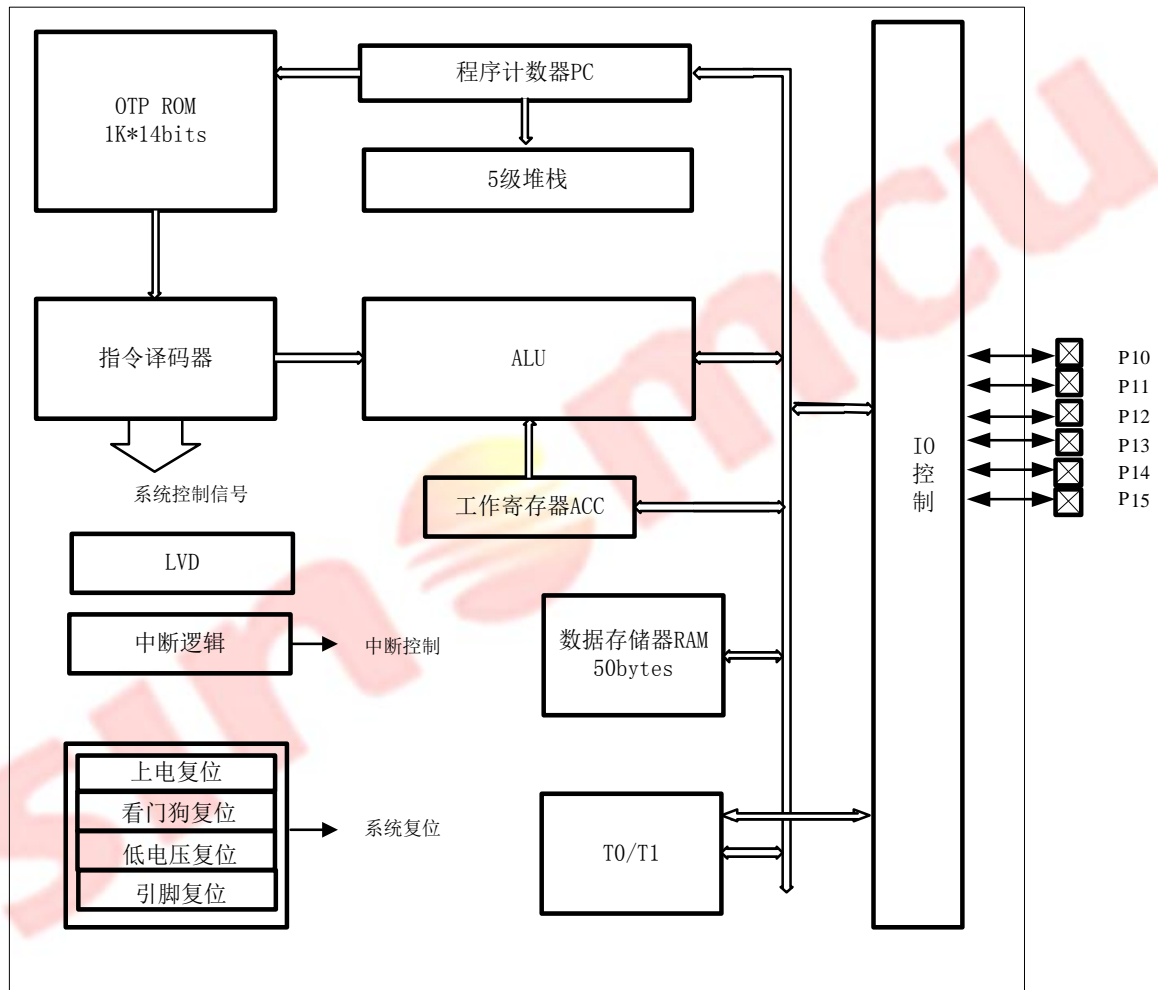
1.1 产品特性

- ◇ 8 位 RISC CPU 内核
- ◇ 程序存储器空间 (OTP)
 - ✓ 5 级深度硬件堆栈
 - ✓ 1K*14bits 程序存储器空间 (OTP), 烧写 1 次
 - ✓ 0.5K*14bits 程序存储器空间 (OTP), 烧写 2 次
- ◇ 数据存储器空间 (SRAM)
 - ✓ 50 字节通用数据寄存器空间
- ◇ 4 个 IO+1 开漏 IO+1 开漏输出
 - ✓ 6 位 P1 端口, 其中 P13 为开漏(与编程高压 VPP 复用), 可程序选择上拉
 - ✓ 其中 P14 为开漏输出, 无上拉功能
- ◇ 3 种工作模式
 - ✓ 高频运行模式: 系统在高频时钟下运行
 - ✓ 低频运行模式: 系统在低频时钟下运行 (5 μ A@FLIRC=32KHz)
 - ✓ 休眠模式: CPU 停止运行, 高频振荡器停止工作
- ◇ 定时器
 - ✓ 内部自振式看门狗计数器 (WDT)
 - ✓ 1 个带有蜂鸣器和 PWM 功能的 8 位定时器 1
- ◇ 中断
 - ✓ 定时器 0 中断
 - ✓ 定时器 1 中断
 - ✓ 外部中断
 - ✓ 键盘中断
- ◇ 时钟振荡模式
 - ✓ 内嵌高频振荡器 (16MHz)
 - ✓ 内嵌低频振荡器 (32KHz)
- ◇ 外部复位引脚 RSTB (P13)
- ◇ 1.2V 上电复位电压 (POR)
- ◇ 7 级低电压复位 LVR (1.5V、1.8V、2.0V、2.3V、2.7V、3.0V、3.6V)
- ◇ 7 级内部低电压检测 LVD (1.8V、2.4V、3.0V、3.3V、3.6V、3.8V、4.0V)
- ◇ 工作电压
 - ✓ 2.7V-5.5V (Fcpu=0~8MHz)
 - ✓ 2.4V-5.5V (Fcpu=0~4MHz)
 - ✓ 2.0V-5.5V (Fcpu=0~2MHz)
 - ✓ 2.0V-5.5V (Fcpu=0~1MHz)
 - ✓ 2.0V-5.5V (Fcpu=0~500KHz)
 - ✓ 1.8V-5.5V (Fcpu=0~32KHz/2)
- ◇ 封装形式: SOP8、SOT23-6

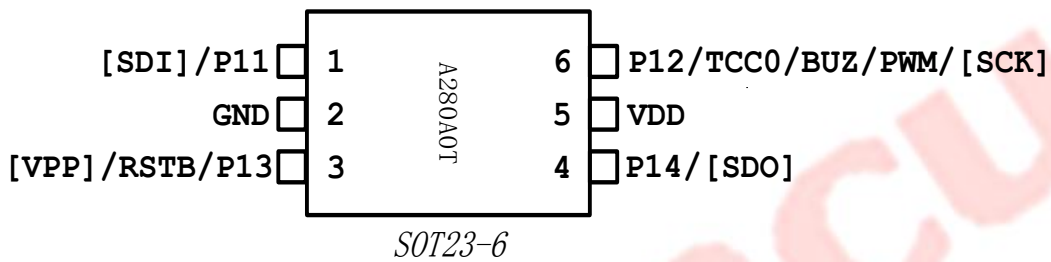
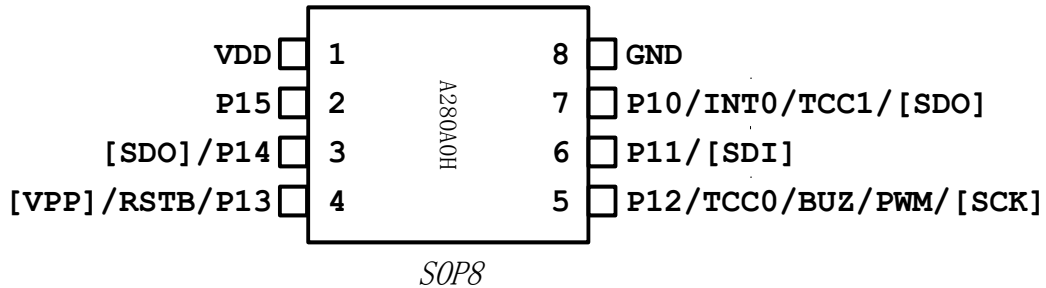
1.2 订购信息

产品名称	封装形式	其他
A280A0H	SOP8	
A280A0T	SOT23-6	

1.3 系统框图



1.4 引脚排列



1.5 引脚说明

引脚名	I/O	描述
P10/INT0/TCC1/[SDO]	IO	IO, 上下拉, 开漏
	I	外部中断输入
	I	T1 时钟输入
	O	编程数据输出
P11/[SDI]	IO	IO, 上下拉, 开漏
	I	编程数据输入
P12/TCC0/BUZ/PWM/[SCK]	IO	IO, 上下拉, 开漏
	I	T0 时钟输入
	O	蜂鸣器输出
	O	PWM 输出
P13/RSTB/[VPP]	I	编程时钟输入
	IO	IO, 上拉, 开漏
	P	外部复位端口 编程高压输入
P14/[SDO]	O	开漏输出
	O	编程数据输出 (需外接上拉)
P15	IO	IO, 上拉, 开漏
VDD	P	VDD
GND	P	GND

2 中央处理器

2.1 指令集

A280 的指令是精简指令集。下表是指令汇总表。

助记符	说明	操作	周期数	影响
ADDAR R	寄存器 R 内容和 ACC 相加, 结果存到 ACC	R+ACC→ACC	1	C,DC,Z
ADDRA R	寄存器 R 内容和 ACC 相加, 结果存到 R	R+ACC→R	1	C,DC,Z
ADCAR R	带 C 标志的加法, 结果存到 ACC	R+ACC+C→ACC	1	C,DC,Z
ADCRA R	带 C 标志的加法, 结果存到 R	R+ACC+C→R	1	C,DC,Z
RSUBAR R	寄存器 R 内容和 ACC 相减, 结果存到 ACC	R-ACC→ACC	1	C,DC,Z
RSUBRA R	寄存器 R 内容和 ACC 相减, 结果存到 R	R-ACC→R	1	C,DC,Z
RSBCAR R	寄存器 R 内容和 ACC 相减(带 C 标志), 结果存到 ACC	R-ACC-/C→ACC	1	C,DC,Z
RSBCRA R	寄存器 R 内容和 ACC 相减(带 C 标志), 结果存到 R	R-ACC-/C→R	1	C,DC,Z
ANDAR R	寄存器 R 内容和 ACC 与操作, 结果存到 ACC	R and ACC→ACC	1	Z
ANDRA R	寄存器 R 内容和 ACC 与操作, 结果存到 R	R and ACC→R	1	Z
ORAR R	寄存器 R 内容和 ACC 或操作, 结果存到 ACC	R or ACC→ACC	1	Z
ORRA R	寄存器 R 内容和 ACC 或操作, 结果存到 R	R or ACC→R	1	Z
XORAR R	寄存器 R 内容和 ACC 异或操作, 结果存到 ACC	R xor ACC→ACC	1	Z
XORRA R	寄存器 R 内容和 ACC 异或操作, 结果存到 R	R xor ACC→R	1	Z
COMAR R	对 R 取反, 结果存到 ACC	R 取反→ACC	1	Z
COMR R	对 R 取反, 结果存到 R	R 取反→R	1	Z
CLRA	对 ACC 清零	0→ACC	1	Z
CLRR R	对 R 清零	0→R	1	Z
RLAR R	寄存器 R 循环左移(带 C 标志), 结果存到 ACC	R[7]→C R[6:0]→ACC[7:1] C→ACC[0]	1	C
RLR R	寄存器 R 循环左移(带 C 标志), 结果存到 R	R[7]→C R[6:0]→R[7:1] C→R[0]	1	C
RRAR R	寄存器 R 循环右移(带 C 标志), 结果存到 ACC	C→ACC[7] R[7:1]→ACC[6:0] R[0]→C	1	C
RRR R	寄存器 R 循环右移(带 C 标志), 结果存到 R	C→R[7] R[7:1]→R[6:0] R[0]→C	1	C
SWAPAR R	交换 R 的高低字节, 结果存到 ACC	R[7:4]→ACC[3:0] R[3:0]→ACC[7:4]	1	-
SWAPR R	交换 R 的高低字节, 结果存到 R	R[7:4]→R[3:0] R[3:0]→R[7:4]	1	-
MOVAR R	将 R 存到 ACC	R→ACC	1	Z
MOVR R	将 R 存到 R	R→R	1	Z
MOVRA R	将 ACC 存到 R	ACC→R	1	-
INCAR R	R 加 1, 结果存到 ACC	R+1→ACC	1	Z
INCR R	R 加 1, 结果存到 R	R+1→R	1	Z

DECAR R	R 减 1, 结果存到 ACC	R-1→ACC	1	Z
DECR R	R 减 1, 结果存到 R	R-1→R	1	Z
JZAR R	R 加 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	R+1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
JZR R	R 加 1, 结果存到 R; 结果为 0, 则跳过下一条指令	R+1→R, 结果为 0, 则 PC+2→PC	1 或 2	-
DJZAR R	R 减 1, 结果存到 ACC; 结果为 0, 则跳过下一条指令	R-1→ACC, 结果为 0, 则 PC+2→PC	1 或 2	-
DJZR R	R 减 1, 结果存到 R; 结果为 0, 则跳过下一条指令	R-1→R, 结果为 0, 则 PC+2→PC	1 或 2	-
BCLR R,b	对 R 的第 b 位清零	0→R[b]	1	-
BSET R,b	对 R 的第 b 位置 1	1→R[b]	1	-
JBCLR R,b	如 R 的第 b 位为 0, 则跳过下一条指令	如 R[b]=0, 则 PC+2→PC	1 或 2	-
JBSET R,b	如 R 的第 b 位为 1, 则跳过下一条指令	如 R[b]=1, 则 PC+2→PC	1 或 2	-
ADDAI K	立即数 K 和 ACC 相加, 结果存到 ACC	K+ACC→ACC	1	C,DC,Z
ISUBAI K	立即数和 ACC 相减, 结果存到 ACC	K-ACC→ACC	1	C,DC,Z
ANDAI K	立即数 K 和 ACC 与操作, 结果存到 ACC	K and ACC→ACC	1	Z
ORAI K	立即数 K 和 ACC 或操作, 结果存到 ACC	K or ACC→ACC	1	Z
XORAI K	立即数和 ACC 异或, 结果存到 ACC	K xor ACC→ACC	1	Z
MOVAI K	将立即数存到 ACC	K→ACC	1	-
RETAI K	从子程序返回, 并将立即数存到 ACC	TOS→PC K→ACC	2	-
RETURN	从子程序返回	TOS→PC	2	-
RETIE	从中断返回	TOS→PC 1→GIE	2	-
CALL K	子程序调用	PC+1→TOS K→PC	2	-
GOTO K	无条件跳转	K→PC	2	-
NOP	空操作	空操作	1	-
DAA	加法后, 将 ACC 的值调整到十进制	ACC(十六进制)→ACC(十进制)	1	C
DSA	减法后, 将 ACC 的值调整到十进制	ACC(十六进制)→ACC(十进制)	1	-
CLRWDT	清看门狗定时器	0→WDT	1	TO,PD
STOP	进入休眠模式	0→WDT 进入休眠模式	1	TO,PD

2.2 程序存储器 (OTP)

1K*14bits 的程序存储器空间，程序存储器空间支持 2 种烧录模式，1K 字烧录的程序存储器空间为 0000H – 03FFH；0.5K 字两次烧录的程序空间为 0000H – 01FFH。

2.3 数据存储器

数据寄存器分为三个区，快速通用寄存器区GPR（48Byte空间）和特殊功能寄存器区SFR和IOS区，具体地址分配参照下表。SFR区中GPR0和GPR1可作通用寄存器使用。

数据存储器区地址映射表：

	地址	描述
SFR	00H	INDF
	01H	TOCNT
	02H	PCL
	03H	STATUS
	04H	FSR
	05H	GPR0
	06H	P1
	07H	GPR1
	08H	MCR
	09H	KBIM
	0AH	PCLATH
	0BH	PDCON
	0CH	ODCON
	0DH	PUCON
	0EH	INTECON
0FH	INTFLAG	
GPR	10H-3FH	通用数据区

	地址	IOS 区
SFR	41H	T0CR
	42H	保留
	43H	保留
	44H	保留
	45H	保留
	46H	DDR1
	47H	保留
	48H	保留
	49H	保留
	4AH	保留
	4BH	TM0CR
	4CH	T1CR
	4DH	T1CNT
	4EH	T1LOAD
	4FH	T1DATA

数据寄存器地址组成

HSB	13	12	11	10	9	8	7	6	5	4	3	2	1	0	LSB
	0	0	0	0	0	0	0	来自指令的 7 位地址							直接寻址模式
	0	0	0	0	0	0	0	FSR							间接寻址模式

直接寻址模式：以指令的低7位作为数据存储器地址

例：通过直接寻址模式把 55H 数据写入 10H 地址

```
MOVAI          55H
MOVRA          10H    ; 把数据 55H 写入 10H 地址数据存储器中
```

间接寻址模式：当访问INDF时，FSR作为数据存储器地址

例：通过间接寻址模式把 55H 数据写入 10H 地址

```
MOVAI          10H
MOVRA          FSR
MOVAI          55H
MOVRA          INDF    ; 把数据 55H 写入 FSR 指向数据存储器中
```

2.4 堆栈

5级堆栈深度，当程序响应中断或执行子程序调用指令时CPU会将PC自动压栈；当运行子程序返回指令时，栈顶数据赋予PC。

2.5 烧录配置选项

用户配置字简称OPBIT是OTP中的几个特殊字，用于对系统功能进行配置。OPBIT在烧写用户程序时通过专用烧写器来设置。A280的OPBIT定义如下。

名称	符号	说明
OTP 容量选择	MODE	<ul style="list-style-type: none"> ➤ 1K 字 OTP 模式 ➤ 0.5K 字 MTP 模式，第一次烧录 ➤ 0.5K 字 MTP 模式，第二次烧录
系统复位电压选择位	VLVRS	<ul style="list-style-type: none"> ➤ 1.2V(关闭，实际 POR=1.2V) ➤ 1.5V ➤ 1.8V ➤ 2.0V ➤ 2.3V ➤ 2.7V ➤ 3.0V ➤ 3.6V
外部复位使能	MCLRE	<ul style="list-style-type: none"> ➤ 屏蔽外部复位功能 ➤ 使能外部复位功能
内部高频振荡 HIRC 频率选择	FHIRCS	<ul style="list-style-type: none"> ➤ $F_{sys} = HIRC/1$ (16MHz，烧写器可调整频点范围为 14MHz~18MHz，解释见表后注释) ➤ $F_{sys} = HIRC/2$ ➤ $F_{sys} = HIRC/4$ ➤ $F_{sys} = HIRC/8$ ➤ $F_{sys} = HIRC/16$ ➤ $F_{sys} = HIRC/32$(烧写器调整至 455KHz) ➤ $F_{sys} = HIRC/64$ ➤ $F_{sys} = HIRC/128$
指令周期选择	FCPUS	<ul style="list-style-type: none"> ➤ 1 个指令周期为 2 个机器周期 ➤ 1 个指令周期为 4 个机器周期
看门狗溢出时间及 上电复位时间选择	TWDT	<ul style="list-style-type: none"> ➤ $PWRT = TWDT$ (无预分频) = 18ms ➤ $PWRT = TWDT$ (无预分频) = 4.5ms ➤ $PWRT = TWDT$ (无预分频) = 288ms ➤ $PWRT = TWDT$ (无预分频) = 72ms ➤ $PWRT = 140\mu s; TWDT$ (无预分频) = 18ms ➤ $PWRT = 140\mu s; TWDT$ (无预分频) = 4.5ms ➤ $PWRT = 140\mu s; TWDT$ (无预分频) = 288ms

		<ul style="list-style-type: none"> ➢ PWRT = 140us;TWDT (无预分频) = 72ms
WDT 使能	WDTE	<ul style="list-style-type: none"> ➢ 关闭 WDT ➢ 使能 WDT
代码保护使能	ENCR	<ul style="list-style-type: none"> ➢ 使能代码保护功能 ➢ 屏蔽代码保护功能
OTP 低功耗模式选择	ROTP	<ul style="list-style-type: none"> ➢ OTP 低功耗模式关闭 ➢ OTP 低功耗模式打开
IO 输出开启速度选择	SPDS	<ul style="list-style-type: none"> ➢ 快 ➢ 慢 功能说明见表后面注释
IO 作为输出口时， 读端口方式	RDPORT	<ul style="list-style-type: none"> ➢ 从寄存器读 ➢ 从端口读
端口施密特使能	SMTEN	<ul style="list-style-type: none"> ➢ 屏蔽端口施密特功能 ➢ 使能端口施密特功能
芯片兼容选择	MCUSEL	<ul style="list-style-type: none"> ➢ 义隆 ➢ 菲林 功能差异表见表后面注释
端口施密特阈值选择	SMTSEL	<ul style="list-style-type: none"> ➢ 1.77V/1.1V ➢ 0.7VDD/0.3VDD
时钟滤波选择位	FILS	<ul style="list-style-type: none"> ➢ 有滤波 ➢ 无滤波
P13 端口模式选择	ODSEL	<ul style="list-style-type: none"> ➢ P13 为输入/开漏输出口 ➢ P13 为输入口
振荡器模式选择	OSCM	<ul style="list-style-type: none"> ➢ 内部低频 RC 振荡器 32KHz ➢ 内部高频 RC 振荡器
上拉电阻选择位	RESSEL	<ul style="list-style-type: none"> ➢ 80KΩ ➢ 20KΩ
LVR 休眠模式选择位	LVRPD	<ul style="list-style-type: none"> ➢ 休眠模式下不关闭 LVR ➢ 休眠模式下关闭 LVR
TMR1 自动重载 选择位	LOADS	<ul style="list-style-type: none"> ➢ 写 T1LOAD 溢出后重载 ➢ 写 T1LOAD 立即重载

注：

1、IO 输出开启速度选择位（SPDS）说明

- 正常开启表示 VDD=5V 时，IO 空载时翻转速度 3ns，优点 IO 可输出高速翻转的方波，缺点输出高低转换时会产生较大的过充尖峰，容易干扰 VDD。
- 低速开启表示 VDD=5V 时，IO 空载时翻转速度 25ns，优点输出高低转换时会产生较小的过充尖峰，不容易干扰 VDD，缺点 IO 无法高速翻转的方波，最高频率为 25MHz。

2、内部高频振荡 HIRC 频率选择

内部高频振荡器频率范围为 14MHz~18MHz，调整步长非线性，以中心频率 16MHz 为基准，低频段步长约为 0.6%，中频段步长约为 0.3%，高频段步长约为 0.15%。频率从低至高，步长先疏后密。通用烧写器选择的内部高频振荡 HIRC 为 16MHz。若要选择从 14MHz 到 18MHz 内其它频率点（包括 14MHz 和 18MHz 两个频点），需申请特制烧写器，通用烧写器不支持。

3、义隆和菲林差异表

功能	义隆	菲林
复位地址	000H	1K 模式对应地址为 3FFH ; 0.5K 模式对应地址为 1FFH
键盘中断允许位 (KBIM)	无	有
外部中断触发沿	下降沿	上升沿或下降沿
指令操作 GIE	只能用 BSET 或 BCLR 指令操作	无指令操作限制
程序指针计数器	<p>无 PCLATH 寄存器</p> <p>操作指令： ADDRA PCL 指令</p> <p>$PC = \{PCL[9:8], PCL[7:0]\} + ALU[7:0]$</p> <p>其它指令</p> <p>$PC = \{PCL[9:8], \{PCL[7:0] + ALU[7:0]\}\}$</p>	<p>有 PCLATH 寄存器</p> <p>操作指令： $PC = \{PCLATH[1:0], ALU[7:0]\}$ (ALU 运算结果)</p>

2.6 系统控制寄存器

间接寻址寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INDF	INDF7	INDF6	INDF5	INDF4	INDF3	INDF2	INDF1	INDF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

BIT[7:0] **INDFn** – 间接寻址寄存器 0

INDF: INDF 不是物理寄存器，对 INDF 寻址时间上是对 FSR 指向的数据存储器地址进行访问，从而实现间接寻址模式。

数据指针寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	-	-	FSR5	FSR4	FSR3	FSR2	FSR1	FSR0
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	0	0	0	0	0	0

BIT[7:0] **FSRn** – 数据指针寄存器

FSR:间接寻址模式指针。

程序指针计数器低位

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7:0] **PCn** – 程序指针计数器低 8 位

程序指针计数器高位

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCLATH	-	-	-	-	-	-	PCH1	PCH0
R/W	-	-	-	-	-	-	R/W	R/W
初始值	-	-	-	-	-	-	0	0

BIT[1:0] **PCHn** – 程序指针计数器高 2 位缓冲器 (n=1-0)

程序指针计数器 (PC) 有以下几种操作模式

顺序运行指令: $PC=PC+1$

分支指令GOTO/CALL: $PC=INST[9:0]$ (指令码低10位)

子程序返回指令RETIE/RETURN/RETAI: $PC=TOS$ (堆栈栈顶)

对PCL操作指令: $PC = \{PCLATH[1:0], ALU[7:0](ALU运算结果)\}$

CPU状态寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	RST	-	-	TO	PD	Z	DC	C
R/W	R/W	-	-	R	R	R/W	R/W	R/W
初始值	0	-	-	1	1	X	X	X

BIT[7] RST 唤醒源标志

- 0: 芯片通过其它唤醒源唤醒
- 1: 芯片通过 P1 电平变换唤醒

BIT[6:5] 未用

BIT[4] TO 看门狗溢出标志

- 0: 发生 WDT 溢出
- 1: 上电复位, 执行 CLRWDT 或 STOP 指令

BIT[3] PD 休眠模式标志

- 0: 执行 STOP 指令
- 1: 上电复位, 执行 CLRWDT

BIT[2] Z 零标志

- 0: 算术或逻辑运算的结果不为零
- 1: 算术或逻辑运算的结果为零

BIT[1] DC 半进位标志

- 0: 加法运算时低四位没有进位/减法运算时有向高四位借位
- 1: 加法运算时低四位有进位/减法运算时没有向高四位借位

BIT[0] C 进位标志

- 0: 加法运算时没有进位/减法运算时有借位发生/移位后移出逻辑 0
- 1: 加法运算时有进位/减法运算时没有借位发生/移位后移出逻辑 1

3 系统时钟

A280 系统时钟通过 OPBIT 中 OSCM 选择高频 RC 振荡器、低频 RC 振荡器。
 指令周期 Fcpu 由 OPBIT 的 FCPUS 配置为 2 个或 4 个振荡周期。

3.1 内置高频 RC 振荡器

A280 的内置高频 RC 振荡器有 250KHz、455KHz、1MHz、2MHz、4MHz、8MHz、16MHz 七种可选。

3.2 内置低频 RC 振荡器

A280 的内置低频 RC 振荡器频率为 32KHz，低速 RC 振荡器提供 WDT 时钟。

3.3 工作模式

A280 支持高速工作模式、低速工作模式、休眠模式共有 3 种工作模式。

工作模式	进入条件
高速工作模式	系统时钟为高频振荡器
低速工作模式	系统时钟为低频振荡器
休眠模式	执行 STOP 指令

系统时钟选择

	高速工作模式	低速工作模式	休眠模式
高频振荡器	工作	停止	停止
低频振荡器	工作	工作	停止

3.4 休眠模式

STOP 指令可使 MCU 进入休眠模式，同时对 MCU 会产生以下影响：

- (1) 系统主时钟的振荡器停止振荡
- (2) RAM 内容保持不变
- (3) 所有的输入输出端口保持原态不变
- (4) 所有的内部操作全部停止(WDT 不受影响)

以下情况使 MCU 退出休眠模式：

- (1) 有外部中断请求发生
- (2) 有键盘中断请求发生
- (3) 有 WDT 溢出生
- (4) 任何形式的系统复位发生

休眠模式下，系统停止了几乎所有的操作，所以整体功耗水平非常低。

注1：进入休眠模式并不会自动打开总中断，但只要有中断请求发生就唤醒系统，如果总中断未打开系统继续执行下一条指令，否则响应中断服务。

注2：MCU 退出休眠模式后，经过振荡等待（内部高/低频等待16个周期）然后开始工作

4 复位

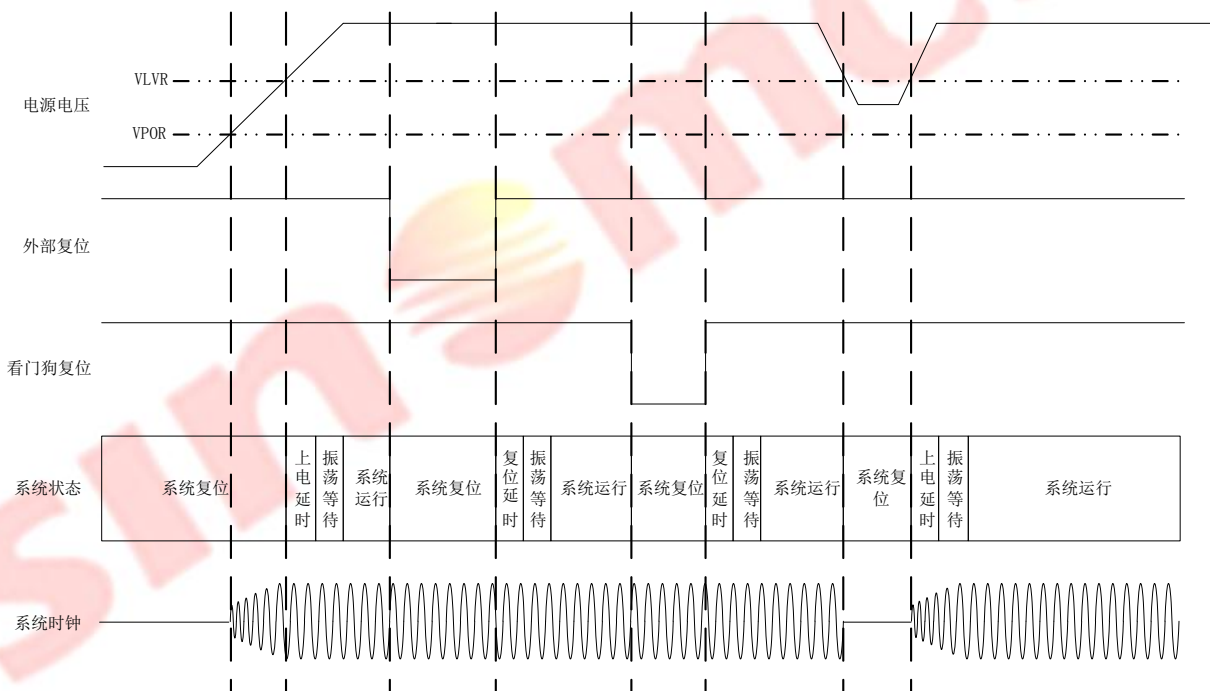
4.1 复位条件

A280 有四种复位方式

- ◇ 上电复位 POR
- ◇ 外部复位 RSTB
- ◇ 低电压复位 LVR
- ◇ 看门狗复位 WDT

任何一种复位发生时，系统将会重新从 0000H 地址处开始执行指令；另外系统还会将所有的特殊功能寄存器重置为默认初始值。

上电复位和低电压复位会关闭系统主时钟的振荡器，复位解除后才重新打开振荡器，系统会在上电延时（PWRT 设置）后经过振荡等待（内部高/低频等待 16 个周期）然后开始工作。外部复位和看门狗复位不会关闭系统主时钟振荡器，系统会在复位延时（约 0.25ms）后经过振荡等待（内部高/低频等待 16 个周期）然后开始工作。下图是复位产生和系统工作状态之间的关系示图。



4.2 上电复位

A280 的上电复位电路可以适应快速、慢速上电的情况，并且当芯片上电过程中出现电源电压抖动时都能保证系统可靠的复位。

上电复位过程系统工作步骤：

- ◇ 等待电压高于 VPOR 并保持稳定
- ◇ 开启内部低频振荡器加载 OPBIT，并根据 OPBIT 设置开启相应振荡器并进行相应时间的上电延时
- ◇ 如果外部复位功能开启，则需等待复位引脚电压高于 VIH 才开始上电延时计数
- ◇ 等待电压高于 VLVR 才开始上电延时计数
- ◇ 上电延时结束，振荡等待结束后系统开始执行指令

4.3 外部复位

外部复位功能是否开启可以通过 OPBIT 的 MCLRE 配置，选择外部复位功能后复位引脚的内部上拉电阻自动有效。外部复位引脚 RSTB 是施密特结构的，低电平有效。当外复位引脚为高电平时，系统正常运行；为低电平时，系统产生复位。

4.4 低电压复位

A280 的 LVR 电压有 7 级（详见烧录配置选项），通过 OPBIT 的 VLVR5 进行配置。电压检测电路有一定的回滞特性，通常回滞电压为 0.1V 左右，则当电源电压下降到 LVR 电压时 LVR 复位有效，而电压需要上升到 LVR 电压+0.1V 时 LVR 复位才会解除。

4.5 看门狗复位

看门狗复位是一种对程序正常运行的保护机制。正常情况下，用户软件需要按时对 WDT 定时器进行清零操作，保证 WDT 不溢出。若出现异常状况，程序未按时对 WDT 定时器清零，WDT 会溢出从而产生看门狗复位，系统重新初始化，返回受控状态。

5 IO口

5.1 IO 工作模式

A280 有 4 个通用双向 IO 口 (P15、P12-P10)、1 个开漏 IO 口 (P13) 和 1 个开漏输出口 (P14)。每一个 IO 口都有相应的数据寄存器 (P1) 和方向寄存器 (DDR1) 控制, 功能如下表所示。

R/W	DDR	功能
W	1	IO 口处于输入状态; 数据写到数据寄存器中, 端口状态不受影响
W	0	IO 口处于输出状态; 数据写到数据寄存器中, 端口状态与数据寄存器同时改变

当 IO 处于输出时, 读 IO 时可以通过 OPBIT 的 RDPORT 选读输出寄存器还是读端口状态。

端口数据寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P1	-	-	P15D	P14D	P13D	P12D	P11D	P10D
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	X	X	X	X	X	X

BIT[7:0] P1nD – P1 口数据位 (n=5-0)

端口方向寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DDR1	-	-	DDR15	DDR14	DDR13	DDR12	DDR11	DDR10
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	-	1	1	1	1	1	1

BIT[7:0] DDR1n – P1 口方向寄存器 (n=5-0)

1: 作为输入口

0: 作为输出口

注 1: P13 可通过 OPBIT 的 MCLRE 设置为外部复位管脚, 此时端口施密特有效, 并且上拉电阻有效。

注 2: P13 可通过 OPBIT 的 ODSEL 设置为输入/开漏输出, 端口方向由 DDR13 设置, 作输入时上拉电阻可通过 PUCON 中 P13PU 设置。

注 3: P14 仅有开漏输出功能, 无输入功能

5.2 上拉、下拉电阻和开漏控制

P1 口可通过 PUCON 选择是否接上拉电阻, 上拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P12-P10 口可通过 PDCON 选择是否接下拉电阻, 下拉电阻在端口置为输入状态时有效, 置为输出状态时无效。P1 口可通过 ODCON 控制 P1 端口是否使能开漏输出。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PDCON	-	P12PD	P11PD	P10PD	-	-	-	-
R/W	-	R/W	R/W	R/W	-	-	-	-
初始值	-	1	1	1	-	-	-	-

BIT[7:0] P1nPD – P1 口下拉电阻选择 (n=2-0)

1: P1n 端口下拉电阻无效

0: P1n 端口下拉电阻有效

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PUCON	-	-	P15PU	-	P13PU	P12PU	P11PU	P10PU
R/W	-	-	R/W	-	R/W	R/W	R/W	R/W
初始值	-	-	1	-	1	1	1	1

BIT[7:0] P1nPU – P1 口上拉电阻选择 (n=5,3-0)

1: P1n 上拉电阻无效

0: P1n 上拉电阻有效

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ODCON	-	-	P15OD	P14OD	-	P12OD	P11OD	P10OD
R/W	-	-	R/W	R/W	-	R/W	R/W	R/W
初始值	-	-	0	0	-	0	0	0

BIT[7:0] P1nOD – P1 口开漏输出选择 (n=5-4、2-0)

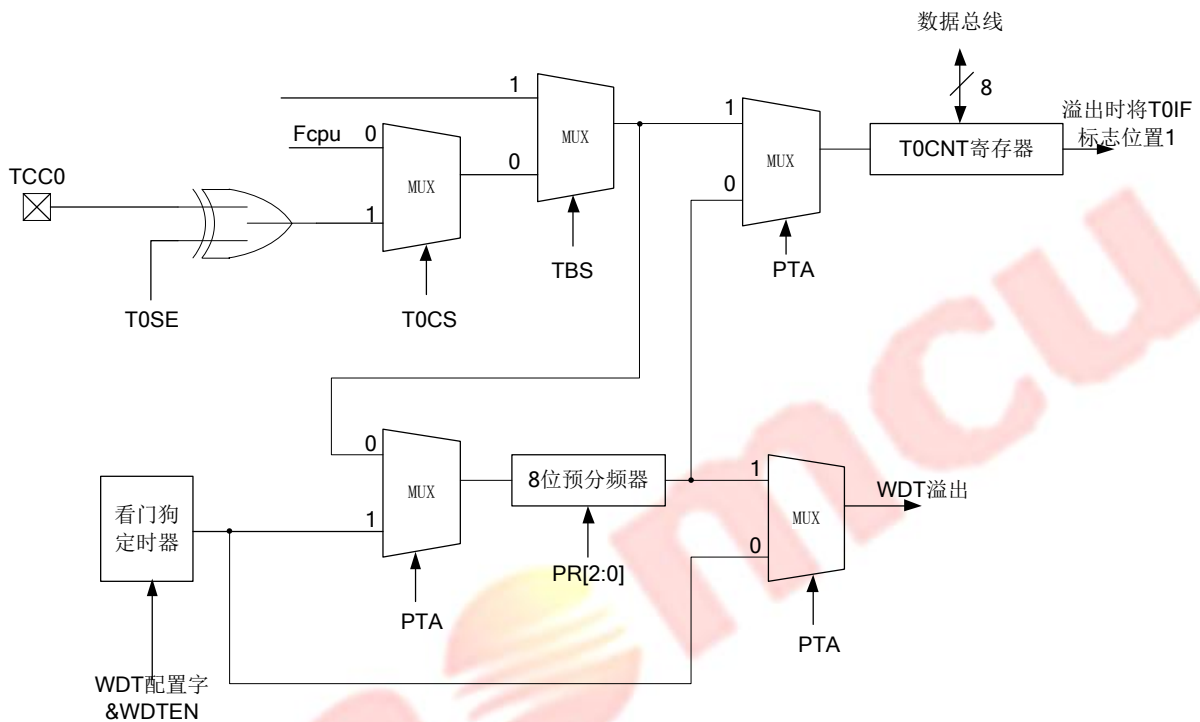
1: P1n 端口使能开漏输出

0: P1n 端口为普通推挽输出口

注: P14 仅有开漏输出功能, 无推挽输出功能

6 定时器

6.1 定时器 T0



A280 的定时器 T0 由 8 位计数器 TOCNT，控制寄存器 TOCR 组成。

TOCNT 的时钟 T0CK 来自系统主时钟 Fcpu 或外部管脚 TCC0。预分频器为定时器 T0 与 WDT 定时器共用，当 TOPTA=0 时，预分频器分配给 T0 使用；TOPTA=1 时，预分频器分配给 WDT 使用。分频系数由 TOPR[2:0] 决定。

TOCNT 是一个递增计数器，它的值可以读写，当计数到从 FFH 溢出到 0 时，产生 T0 溢出信号，将中断标志位 TOIF 置 1。

T0 计数周期公式： $T_{T0} = \text{分频数} / F_{\text{cpu}}$

与定时器 T0 相关的寄存器说明

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TOCR	-	INTOM	TOPTS	TOSE	TOPTA	TOPR2	TOPR1	TOPRO
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	-	0	1	1	1	1	1	1

BIT[7] 保留

BIT[6] **INTOM** – 外部中断触发方式

0: 外部中断下降沿触发中断

1: 外部中断上升沿触发中断

BIT[5] **TOPTS** – T0 时钟源选择

0: T0 时钟源为 CPU 运行时钟

1: T0 时钟源为 TCC0

BIT[4] **TOSE** – TCC0 计数方式

0: TCC0 上升沿计数

1: TCC0 下降沿计数

BIT[3] **TOPTA** – 预分频器分配

0: 预分频器分配给 T0

1: 预分频器分配给 WDT

BIT[2:0] **TOPR[2:0]** – T0 预分频倍数选择

T0 和 WDT 共用预分频器的分频率的选择位，系统复位时被置为 111B。TOPR[2:0]的值和分频倍数的对应关系见下表。

TOPR[2]	TOPR [1]	TOPR [0]	T0	WDT
0	0	0	2	1
0	0	1	4	2
0	1	0	8	4
0	1	1	16	8
1	0	0	32	16
1	0	1	64	32
1	1	0	128	64
1	1	1	256	128

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMOCR	TBS	-	-	-	-	-	T1IE	T1IF
R/W	R/W	-	-	-	-	-	R/W	R/W
初始值	0	-	-	-	-	-	0	0

BIT[7] **TBS** – T0 时钟选择

0: T0 计数时钟由 TOPTS 决定

1: T0 以外部低频振荡器作为计数时钟

BIT[1] **T1IE** – 定时器 1 中断使能

0: 屏蔽定时器 1 中断

1: 使能定时器 1 中断

BIT[0] **T1IF** – 定时器 1 中断标志

0: 未发生定时器 1 中断

1: 发生定时器 1 中断（需软件清零）

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TOCNT	T0C7	T0C6	T0C5	T0C4	T0C3	T0C2	T0C1	T0C0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	X	X	X	X	X	X	X	X

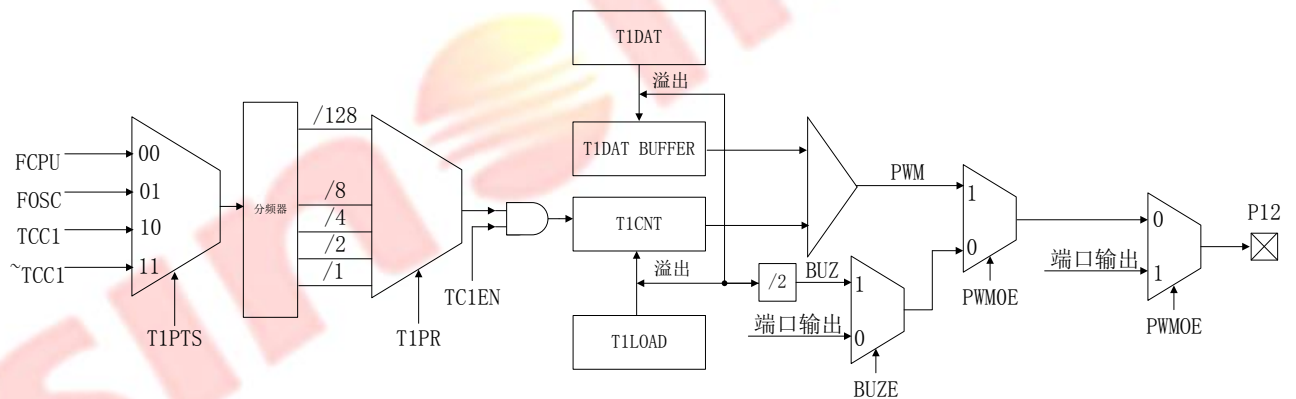
BIT[7:0] **T0C[7:0]** – TOCNT 的值，这是一个读写寄存器，用于设定定时时间。

注：当 T0 需要 1 分频时，把预分频器分给 WDT；当 WDT 需要 1 分频时，把预分频器分给 T0；但无法实现两者都是 1 分频。

6.2 定时器 T1

定时/计数器 T1 包含 1 个可编程预分频器、控制寄存器、重载寄存器及比较寄存器。

- 可通过预分频比设置频率
- 通过重载寄存器设置周期
- 通过比较寄存器设置 PWM 占空比（仅 PWM 模式）
- BUZ 功能
- 溢出中断功能
- 溢出唤醒功能



T1PTS 可选择 T1 的时钟源，T1PR 可选择 T1 的预分频比，所选中的时钟源通过预分频器后产生 T1CNT 的时钟。

当 T1CNT 递减到 0 时，此时产生 T1 溢出中断请求标志 T1IF 置 1，重载寄存器值自动置入 T1CNT，T1DATA 的值写入缓冲器 T1DATA BUFFER 用于新的占空比波形生成，BUZ 信号反相。

通过 T1PR 可选择时钟源的分频比，可选择范围为 1-128 分频，对 T1CNT 的写操作将使内部预分频计数清零，分频比保持不变。

当 PWMOE=1 时，将输出 PWM 波形，当 T1CNT 计数到与 T1DATA 相等时，PWM 输出置 1；当 T1CNT 计数溢出时，PWM 输出清 0，PWM 占空比的计算如下：

$$\text{PWM 高电平时间} = (\text{T1DATA}) * \text{T1CNT 计数时钟周期}$$

$$\text{PWM 周期 (T1 的溢出周期)} = (\text{T1LOAD}+1) * \text{T1CNT 的计数周期}$$

$$\text{PWM 占空比} = (\text{T1DATA} / (\text{T1LOAD}+1))$$

当 BUZOE=1 且 PWMOE=0 时，输出 BUZ 信号，BUZ 信号的输出频率为 T1 溢出频率的 2 分频。

与定时器 T1 相关的寄存器说明如下

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1CR	TC1EN	PWME	BUZE	T1PTS1	T1PTS0	T1PR2	T1PR1	T1PR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7] **TC1EN** – T1 使能控制

0: 关闭 T1

1: 启动 T1

BIT[6] **PWME** – PWM 选择

0: 禁止 PWM 输出，P12 端口作为 I/O 口

1: 允许 PWM 输出 (PWMOE=0)，P12 端口输出 PWM 信号

BIT[5] **BUZE** – BUZ 选择

0: 禁止 BUZ 输出，P12 端口作为 I/O 口

1: 允许 BUZ 输出 (PWME=0)，P12 端口输出 BUZ 信号

BIT[4:3] **T1PTS[1:0]** – T1 时钟源选择

T1PTS[1:0]	T1 时钟源
00	FCPU
01	FOSC
10	TCC1 上升沿
11	TCC1 下降沿

BIT[2:0] **T1PR[2:0]** – T1 预分频倍数选择

T1PR2	T1PR1	T1PR0	T1CNT
0	0	0	1
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1CNT	T1C7	T1C6	T1C5	T1C4	T1C3	T1C2	T1C1	T1C0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	1	1	1	1	1	1

BIT[7:0] **T1C[7:0]** – T1CNT 的值，这是一个读写寄存器。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1LOAD	T1LOAD7	T1LOAD6	T1LOAD5	T1LOAD4	T1LOAD3	T1LOAD2	T1LOAD1	T1LOAD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	1	1	1	1	1	1	1	1

BIT[7:0] **T1LOAD[7:0]** – T1LOAD 的值，这是一个读写寄存器，用于设置 T1 重载值。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1DAT	T1DAT7	T1DAT6	T1DAT5	T1DAT4	T1DAT3	T1DAT2	T1DAT1	T1DAT0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始值	0	0	0	0	0	0	0	0

BIT[7:0] **T1DAT[7:0]** – 这是一个读写寄存器，用于设置 PWM 高电平时间。

注:当TCIEN=0 时，写T1LOAD 将自动加载到T1CNT；当TCIEN=1 时，写T1LOAD 时不自动加载到T1CNT，在T1 溢出时自动加载到T1CNT

6.3 WDT 定时器

WDT 定时器的时钟源于低频 RC 振荡器，并可以选择是否经过预分频器。WDT 定时器可以用来产生 WDT 复位或唤醒休眠模式。WDT 振荡器是否开启由 OPBIT 的 WDTE 配置和软件的 WDTEN 位共同决定。只有 WDTEN 为 0 时，WDT 定时器被软禁止；为 1 时软使能，若要 WDT 使能还需要 OPBIT 的 WDTE 使能。

因为 WDT 定时器的时钟源与系统主时钟无关，所以，即使系统进入休眠模式，WDT 定时器仍会工作，但在休眠模式下 WDT 只能产生唤醒信号，并不会产生复位信号。在正常工作下，当 WDT 计数溢出时，芯片复位。

WDT 的基本溢出时间由 OPBIT 的 TWDT 决定，无分频的周期范围是 4.5ms~288ms。WDT 和 T0 共用分频器，当分频器给 T0 时，WDT 为 1 分频（无分频）；反之当分频器给 WDT 时 T0 为 1 分频（无分频），由 TOPTA (T0CR[3]) 位决定。若要更长的时间可对 WDT 分频，分频后 WDT 溢出时间为基本溢出时间的分频倍数，例如基本时间选 18ms，然后软件配置为 4 分频，则溢出时间为 $18*4=72ms$ 。

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
MCR	WDTEN	EIS	LVDF	-	LVDSEL2	LVDSEL1	LVDSELO	LV DEN
R/W	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
初始值	1	0	0	-	0	0	0	0

BIT[7] **WDTEN** – 看门狗使能位

0: 看门狗关闭

1: 看门狗开启

BIT[6] **EIS**– 外部中断源使能位

0: 外部中断源无效

1: 外部中断源有效

BIT[5] **LVDF**– LVD 标志位

0: VDD 高于 LVDSEL 电压值或 LVD 关闭

1: VDD 低于 LVDSEL 电压值

BIT[3:1] **LVDSEL**– LVD 电压选择位

000: 1.8V

001: 2.4V

010: 3.0V

011: 3.3V

100: 3.6V

101: 3.8V

110: 4.0V

111: 4.0V

BIT[0] **LV DEN**– LVD 使能位

0: LVD 关闭

1: LVD 开启

7 中断

A280 的中断有外部中断、键盘中断和定时器中断。外部中断、键盘中断和定时器中断可被 INTECON 的 GIE 位屏蔽。

中断响应过程如下

- ✓ 当发生中断请求时，CPU 将相关下一条要执行的指令的地址压栈保存（累加器 ACC 和状态寄存器需要软件保护），对中断屏蔽位 GIE 清 0，禁止中断响应。与复位不同，硬件中断不停止当前指令的执行，而是暂时挂起中断直到当前指令执行完成。
- ✓ CPU 执行中断时，程序跳到中断向量 0008H 地址开始执行中断代码，中断代码应该先保存累加器 ACC 和状态寄存器，然后判断是哪一个中断响应。
- ✓ 执行中断内容后应该恢复累加器 ACC 和状态寄存器，然后执行 RETIE 返回主程序。这时，从堆栈取出 PC 的值，然后从中断发生时的那条指令的后一条指令继续执行。

A280 的中断向量地址是 0008H。

7.1 外部中断

A280 有 1 路外部中断源 INT0(P10)，可以通过 INTM 位设置为上升沿触发、下降沿触发两种模式，当外部中断触发时，外部中断标志 INTIF 将被置 1，若中断总使能位 GIE 为 1 且外部中断使能位 INTIE 为 1 且外部中断源使能位 EIS 为 1，则产生外部中断。

注：要使用外部中断 INT0，还必须将 P10 口设成输入状态。

7.2 定时器中断

定时器 T0 或 T1 溢出时会置位中断标志 T0IF 或 T1IF，若中断总使能位 GIE 为 1 且定时器中断使能位 T0IE 或 T1IE 为 1，则产生定时器中断。

7.3 键盘中断

A280 有 5 路键盘中断源，5 路中断源可以通过 KBIM 寄存器单独屏蔽，任意一路未被屏蔽的中断源电平发生变换时，触发键盘中断请求，键盘中断标志 (KBIF) 将被置 1，若中断总使能位 GIE 为 1 且键盘中断使能位 (KBIE) 为 1，则产生键盘中断。

7.4 中断相关寄存器

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTECON	GIE	-	-	-	-	INTIE	KBIE	TOIE
R/W	R/W	-	-	-	-	R/W	R/W	R/W
初始值	0	-	-	-	-	0	0	0

- BIT[7] GIE** – 总中断使能
0: 屏蔽所有中断
1: 中断源是否产生中断有相应的控制位决定
- BIT[2] INTIE** –外部中断使能
0: 屏蔽外部中断
1: 使能外部中断
- BIT[1] KBIE** – 键盘中断使能
0: 屏蔽键盘中断
1: 使能键盘中断
- BIT[0] TOIE** – 定时器 0 溢出中断使能
0: 屏蔽定时器 0 溢出中断
1: 使能定时器 0 溢出中断

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTFLAG	-	-	-	-	-	INTIF	KBIF	TOIF
R/W	-	-	-	-	-	R/W	R/W	R/W
初始值	-	-	-	-	-	0	0	0

- BIT[2] INTIF** –外部中断标志
0:未发生外部中断
1:发生外部中断，需软件清零
- BIT[1] KBIF** – 键盘中断标志
0:未发生键盘中断
1:发生键盘中断，需软件清零
- BIT[0] TOIF** – 定时器 0 中断标志
0: 未发生定时器 0 中断
1: 发生定时器 0 中断（需软件清零）

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
KBIM	-	-	KBIM5	-	KBIM3	KBIM2	KBIM1	KBIM0
R/W	-	-	R/W	-	R/W	R/W	R/W	R/W
初始值	-	-	0	-	0	0	0	0

- BIT[7:0] KBIM_n** – P1_n 口键盘中断允许位 (n=5, 3-0)
0: 不允许键盘中断
1: 允许键盘中断

8 电气参数

8.1 极限参数

参数	符号	值	单位
工作电压	VDD	-0.3~6.0	V
输入电压	VIN	GND-0.3 ~ VDD+0.3	V
工作温度	TA	-40 ~ 85	°C
储存温度	Tstg	-65 ~ 150	°C
流过 VDD 最大电流	IVDDmax	50	mA
流过 GND 最大电流	IGNDmax	50	mA

8.2 直流电气参数

VDD=5V, TA=25°C

特性	符号	引脚	条件	最小	典型	最大	单位
工作电压	VDD		FCPU=0~8MHz (内部振荡器)	2.7	-	5.5	V
			FCPU=0~4MHz (内部振荡器)	2.2	-	5.5	V
			FCPU=0~2MHz (内部振荡器)	1.8	-	5.5	V
			FCPU=0~1MHz (内部振荡器)	1.8	-	5.5	V
			FCPU=0~500KHz (内部振荡器)	1.8	-	5.5	V
			FCPU=0~455KHz/2 (内部振荡器)	1.8	-	5.5	V
			FCPU=0~32KHz (内部振荡器)	1.6	-	5.5	V
输入漏电	ILEAK	所有输入脚	VIN=VDD,0	-1	-	1	uA
输入高电平 0	VIH0	所有输入脚(P14 除外)	SMTEN=1,SMTSEL=1 VDD=5V	2	-	-	V
			VDD=3V	1.6	-	-	V
输入低电平 0	VIL0	所有输入脚(P14 除外)	SMTEN=1,SMTSEL=1 VDD=5V	-	-	0.8	V
			VDD=3V	-	-	0.6	V
输入高电平 1	VIH1	所有输入脚(P14 除外)	SMTEN=1,SMTSEL=0 VDD=5V/3V	0.8VDD	-	-	V
输入低电平 1	VIL1	所有输入脚(P14 除外)	SMTEN=1,SMTSEL=0 VDD=5V/3V	-	-	0.2VDD	V
输入高电平 2	VIH2	所有输入脚(P14 除外)	SMTEN=0,SMTSEL=X VDD=5V	2	-	-	V
			VDD=3V	1.5	-	-	V
输入低电平 2	VIL2	所有输入脚(P14 除外)	SMTEN=0,SMTSEL=X VDD=5V	-	-	1.0	V

			VDD=3V	-	-	0.7	V
上拉电阻 1	RPU1	P10-P15 (P14 除外)	RESSEL=0,VIN=0,VDD=5V	40	80	160	KΩ
			RESSEL=0,VIN=0,VDD=3V	90	190	380	KΩ
上拉电阻 2	RPU2	P10-P15 (P14 除外)	RESSEL=1,VIN=0,VDD=5V	10	20	40	KΩ
下拉电阻	RPD	P10-P12	VIN=VDD,VDD=5V	60	125	250	KΩ
			VIN=VDD,VDD=3V	225	450	900	KΩ
输出高电平驱动电流	IOH	所有输出脚 (P14, P13 除外)	VOH=VDD-0.7V,VDD=5V	6	-	-	mA
输出低电平驱动电流	IOL	所有输出脚	VOL=0.7V,VDD=5V	10	-	-	mA
静态功耗 1	ISB1	VDD	关 LVR、LVD, 关 WDT	-	0.1	1	uA
静态功耗 2	ISB2	VDD	关 LVR, 开 LVD, 关 WDT	-	7	30	uA
静态功耗 3	ISB3	VDD	开 LVR, 关 LVD, 关 WDT	-	7	30	uA
静态功耗 4	ISB4	VDD	开 LVR、LVD, 关 WDT	-	7	30	uA
静态功耗 5	ISB5	VDD	关 LVR、LVD, 开 WDT, VDD=5V	-	0.9	3	uA
			关 LVR、LVD, 开 WDT, VDD=3V	-	0.3	2	uA
静态功耗 6	ISB6	VDD	关 LVR、LVD, VDD=5V	-	10	20	uA
			关 LVR、LVD, VDD=3V	-	3.3	7	uA
动态功耗	IDD	VDD	FCPU=8MHz@HIRC=16M/2T	-	2	-	mA
			FCPU=4MHz@HIRC=8M/2T	-	1	-	mA
			FCPU=2MHz@HIRC=4M/2T	-	550	-	uA
			FCPU=1MHz@HIRC=2M/2T	-	300	-	uA
			FCPU=500KHz@HIRC=1M/2T	-	250	-	uA
			FCPU=455KHz/2T@HIRC=455K	-	220	-	uA
			开低功耗, 开 LVR、LVD, FCPU=LIRC/2T,VDD=5V	-	9.2	-	uA
			开低功耗, 开 LVR、LVD, FCPU=LIRC/2T,VDD=3V	-	7.2	-	uA
上电复位电压	VPOR	VDD	VLVRS=000	0.9	1.2	1.5	V
低电压复位电压	VLVR	VDD	VLVRS=001	-5%	1.5	+5%	V
			VLVRS=010	-5%	1.8	+5%	V
			VLVRS=011	-5%	2.0	+5%	V
			VLVRS=100	-5%	2.3	+5%	V
			VLVRS=101	-5%	2.7	+5%	V
			VLVRS=110	-5%	3.0	+5%	V
			VLVRS=111	-5%	3.6	+5%	V
低电压检测电压	VLVD	VDD	LVDSEL=000	-5%	1.8	+5%	V
			LVDSEL=001	-5%	2.4	+5%	V
			LVDSEL=010	-5%	3.0	+5%	V

			LVDSSEL=011	-5%	3.3	+5%	V
			LVDSSEL=100	-5%	3.6	+5%	V
			LVDSSEL=101	-5%	3.8	+5%	V
			LVDSSEL=11x	-5%	4.0	+5%	V

8.3 交流电气参数

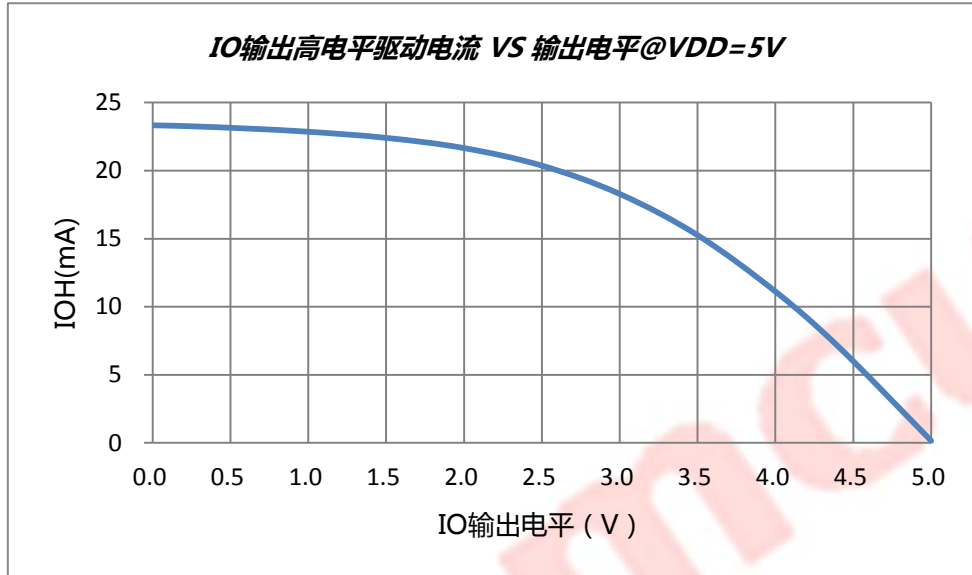
VDD=5V, TA=25°C

特性	符号	条件	最小	典型	最大	单位
内部高频 RC16M/18M/14MHz 振荡频率	FHIRC1	-	-1%	16/18/14	+1%	MHz
		TA=-40°C ~85°C VDD=2 ~5V	-2%	16/18/14	+2%	MHz
内部低频 RC 振荡频率	FLIRC	-	-50%	32	+50%	KHz

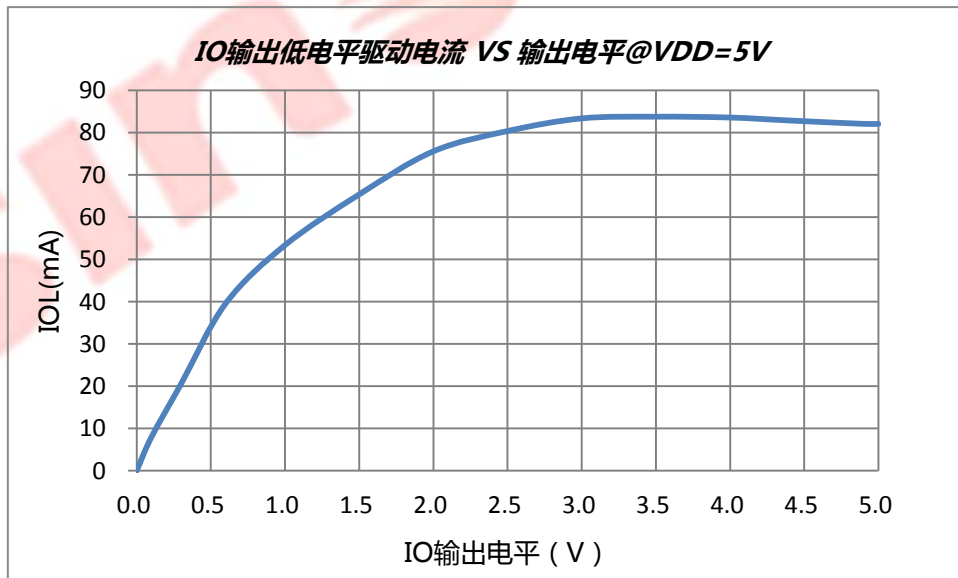
9 特性曲线图

注：本节列出的特性曲线图仅作为设计参考，部分数据可能超出芯片额定的工作条件范围，为保证芯片能正常工作，请严格按照电气特性说明。

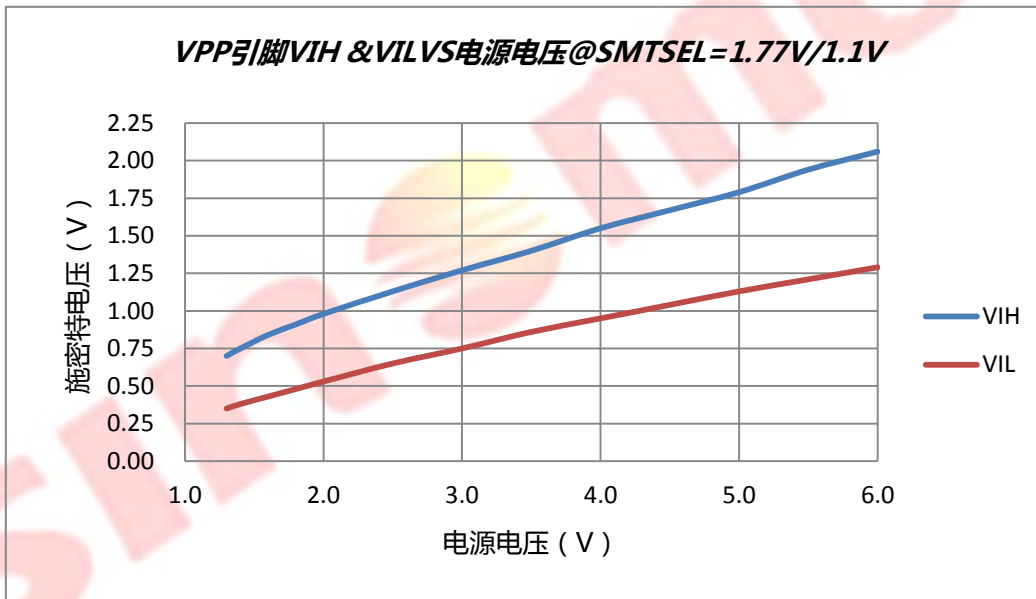
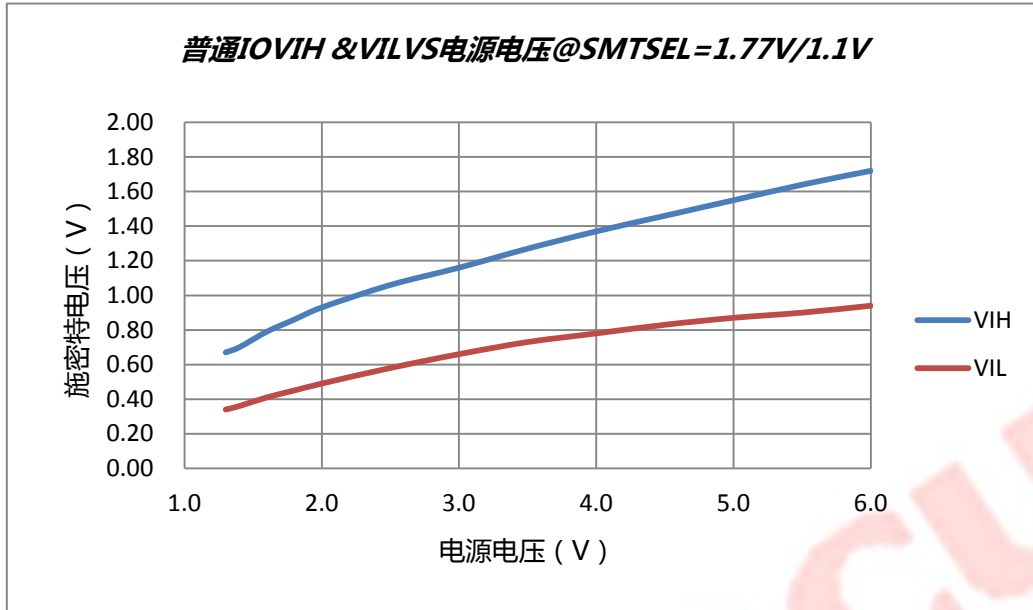
9.1 IO 输出高电平驱动电流 VS 输出电平

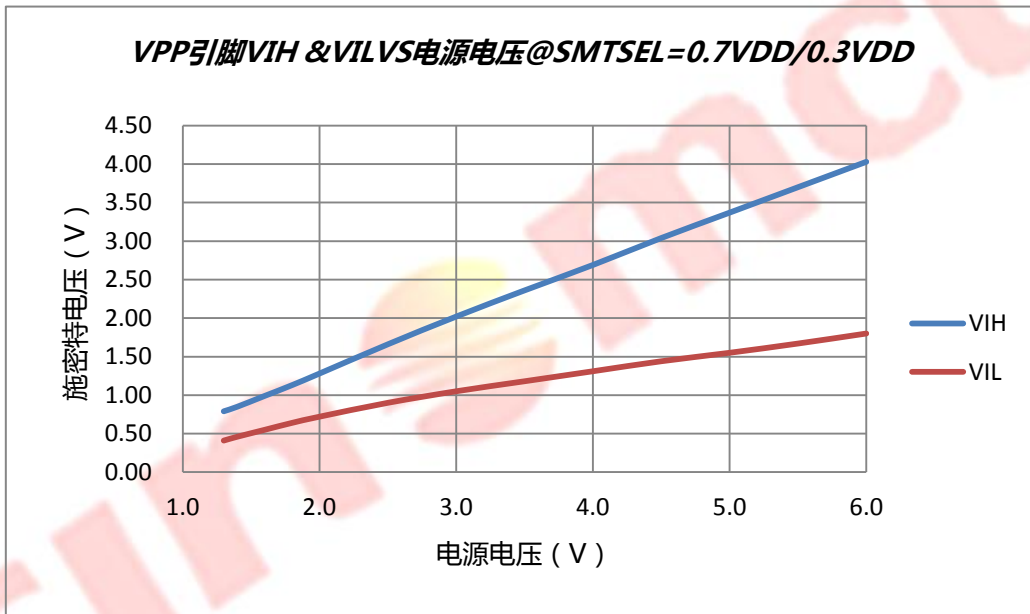
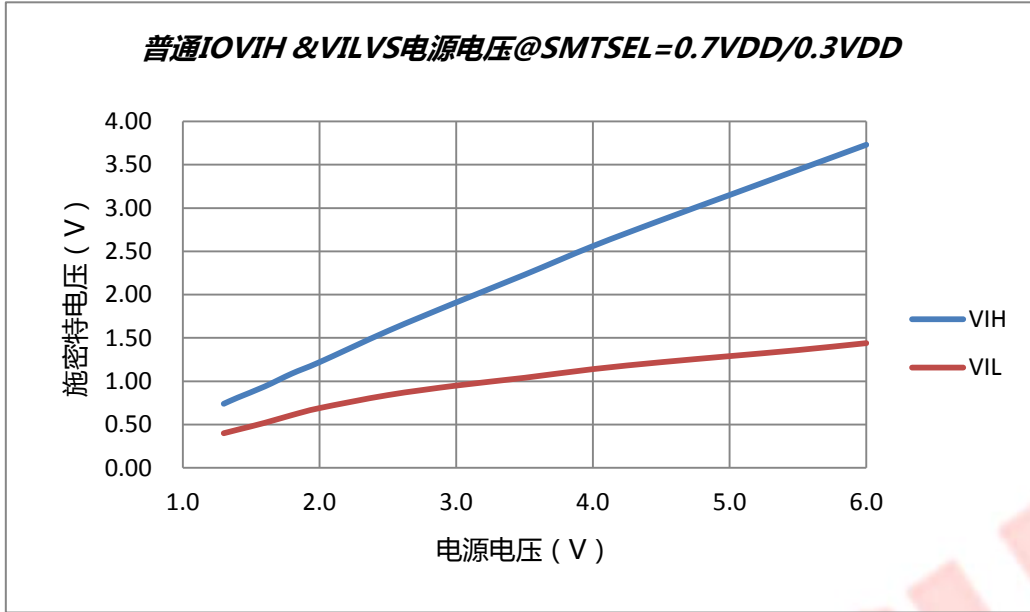


9.2 IO 输出低电平驱动电流 VS 输出电平

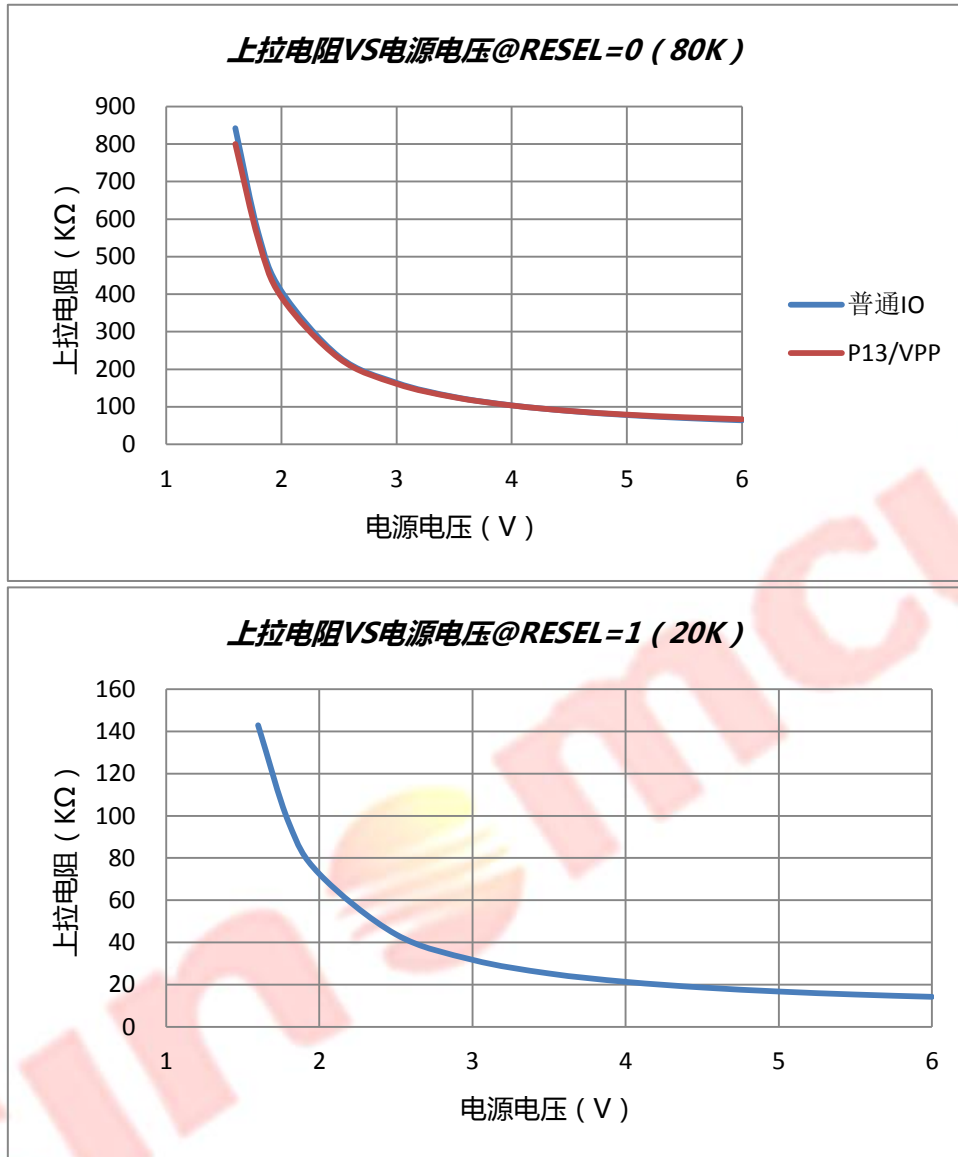


9.3 输入高低电平 VS 电源电压

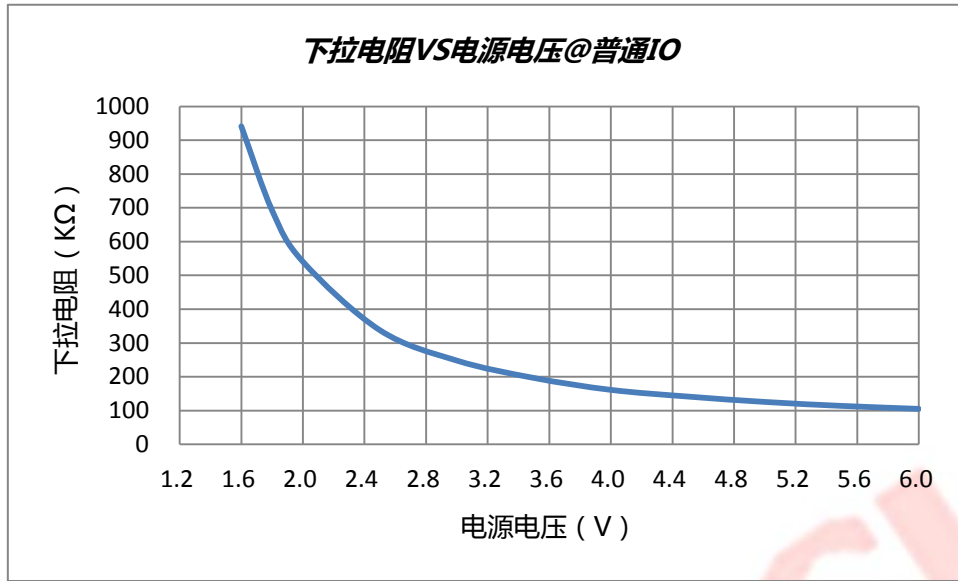




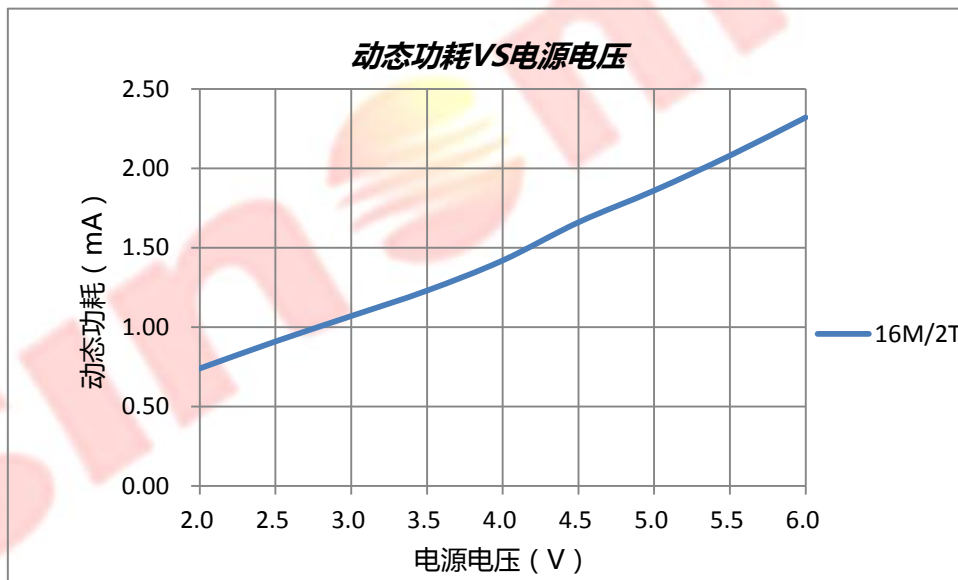
9.4 上拉电阻 VS 电源电压



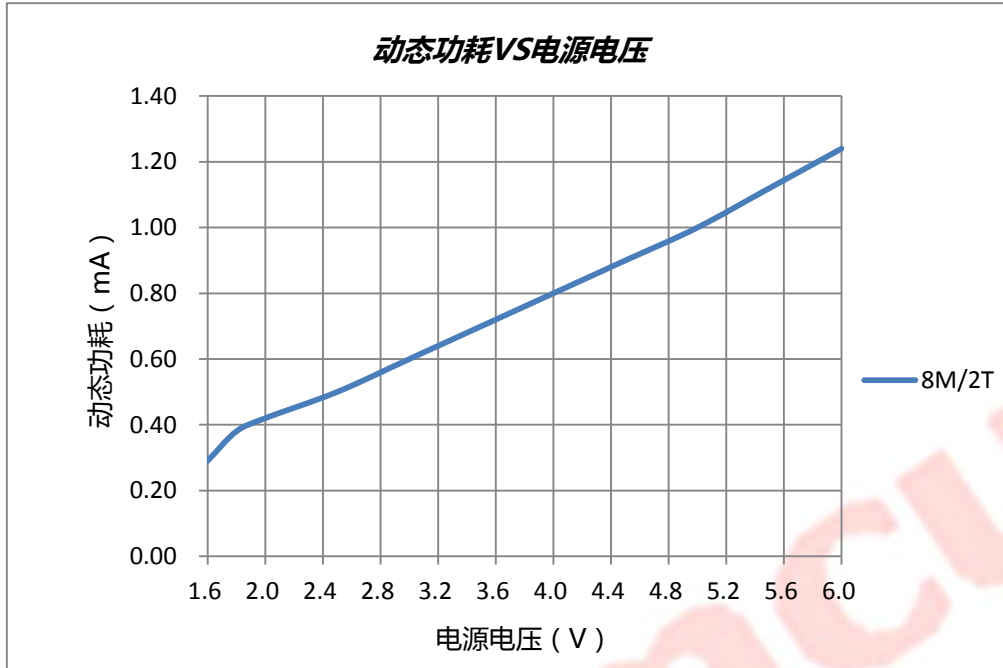
9.5 下拉电阻 VS 电源电压



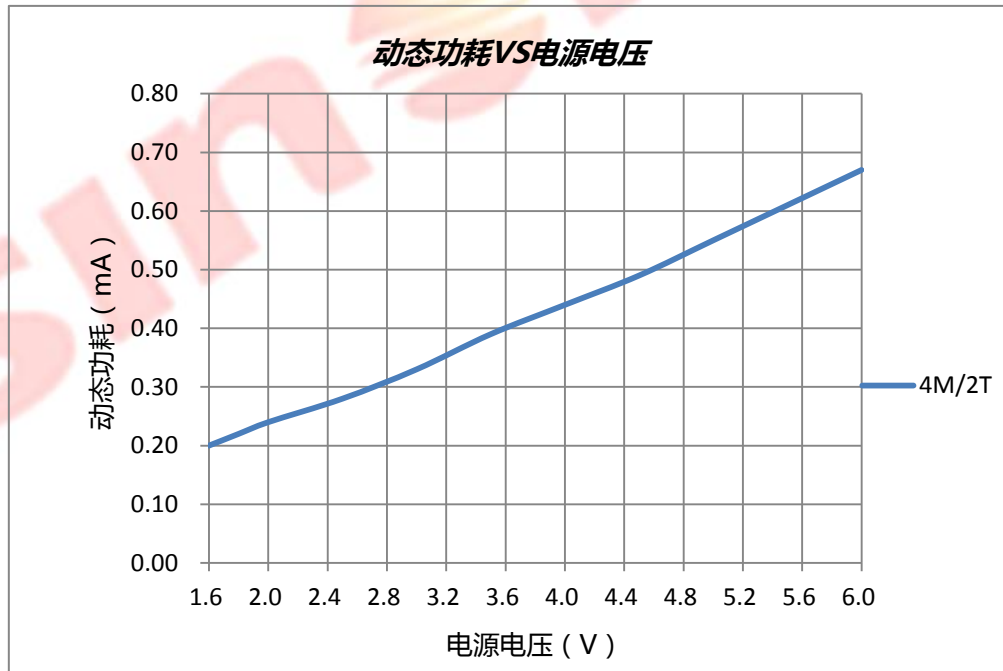
9.6 内部 16MHz 动态功耗 VS 电源电压



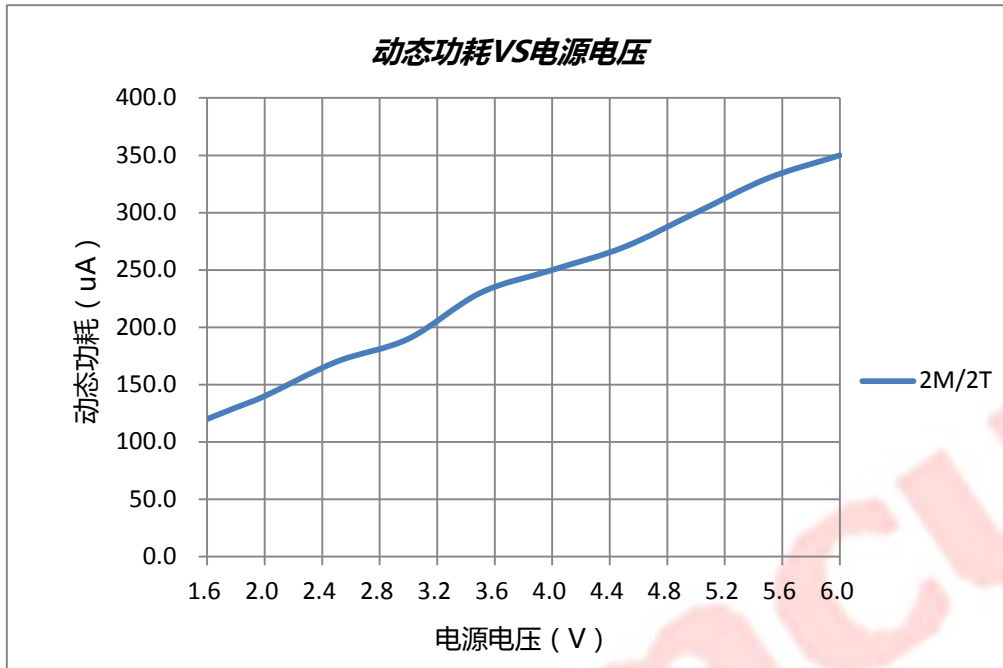
9.7 内部 8MHz 动态功耗 VS 电源电压



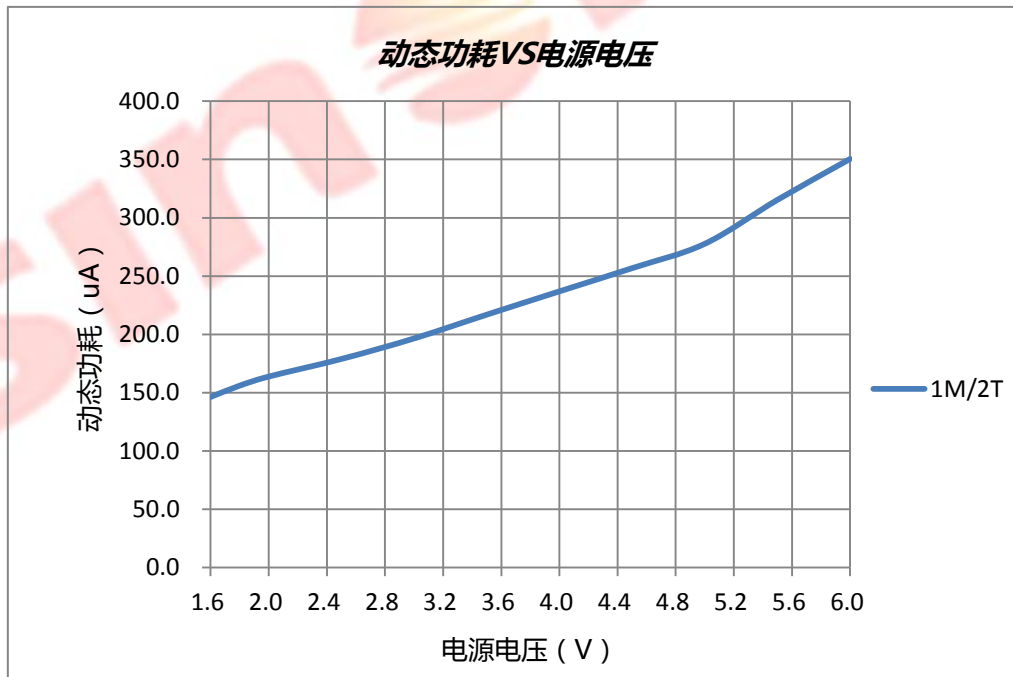
9.8 内部 4MHz 动态功耗 VS 电源电压



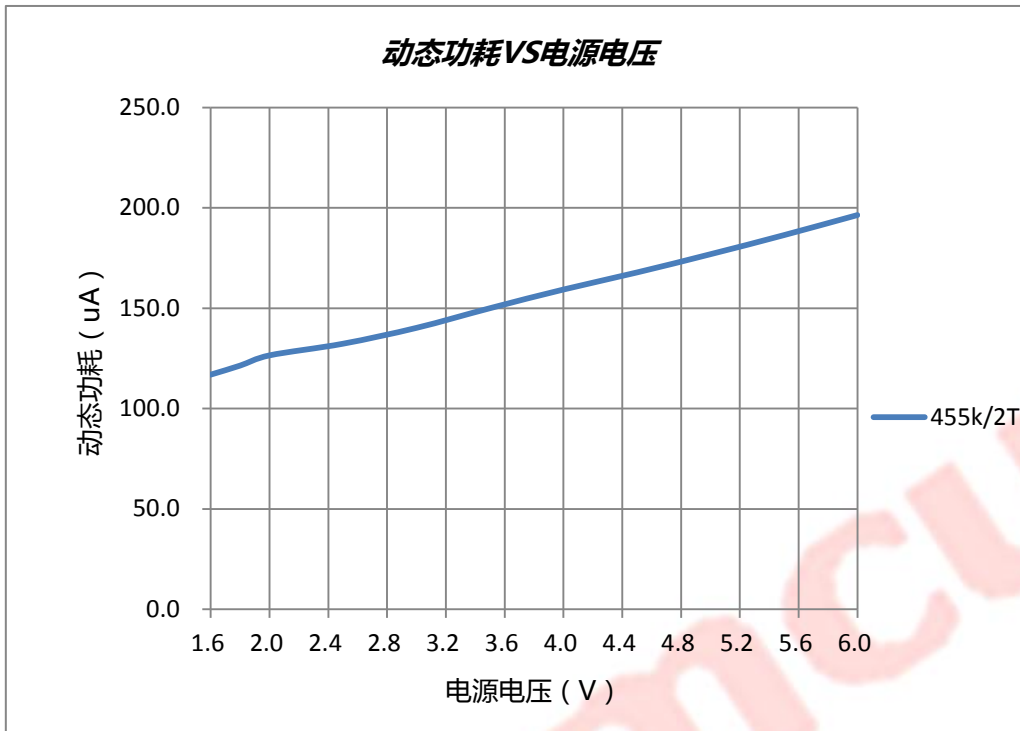
9.9 内部 2MHz 动态功耗 VS 电源电压



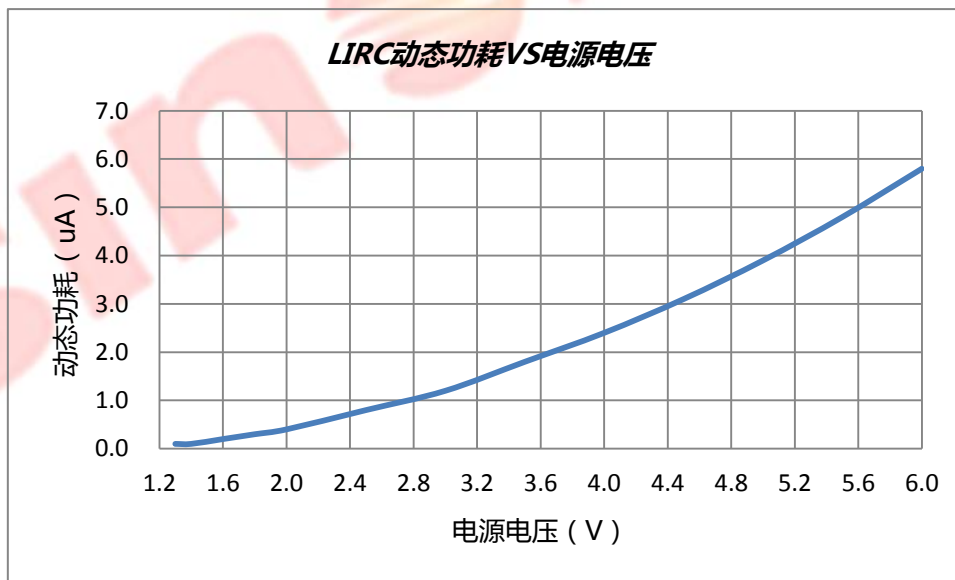
9.10 内部 1MHz 动态功耗 VS 电源电压



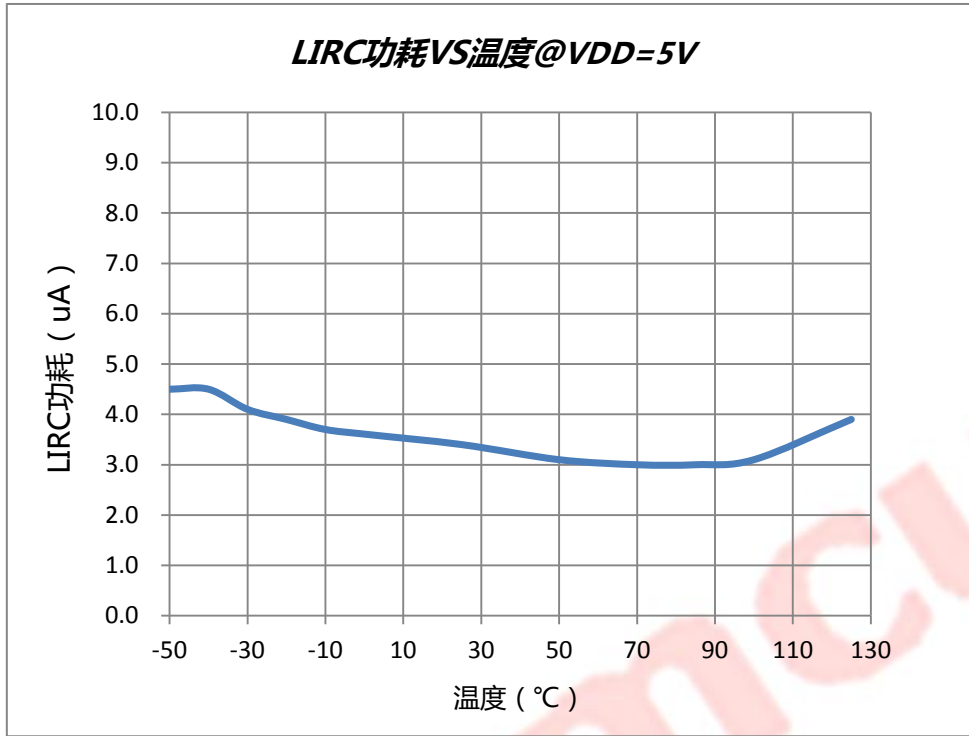
9.11 内部 455KHz 动态功耗 VS 电源电压



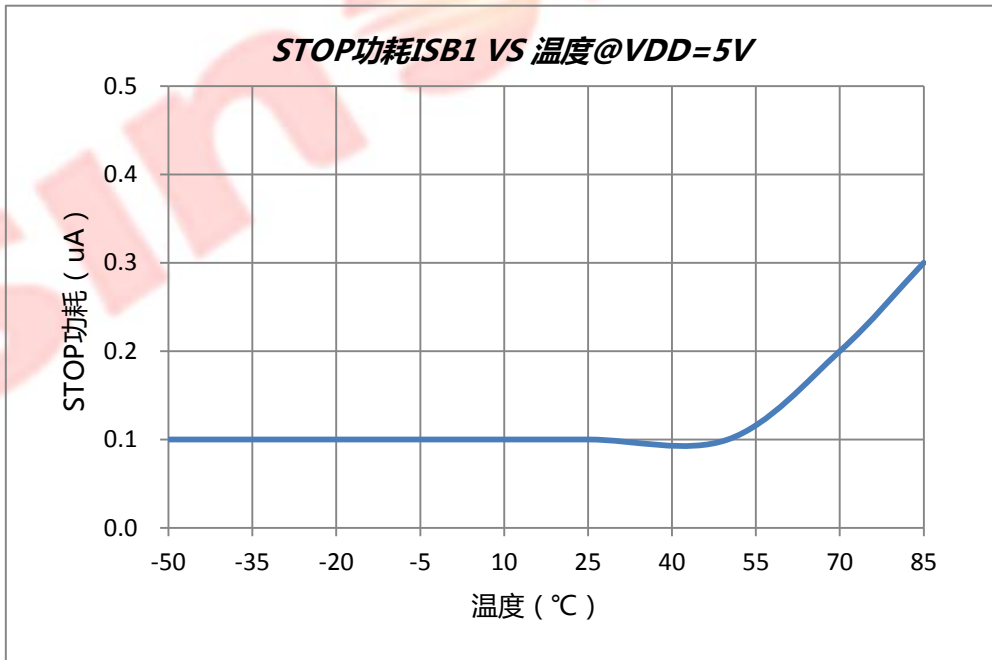
9.12 LIRC 动态功耗 VS 电源电压



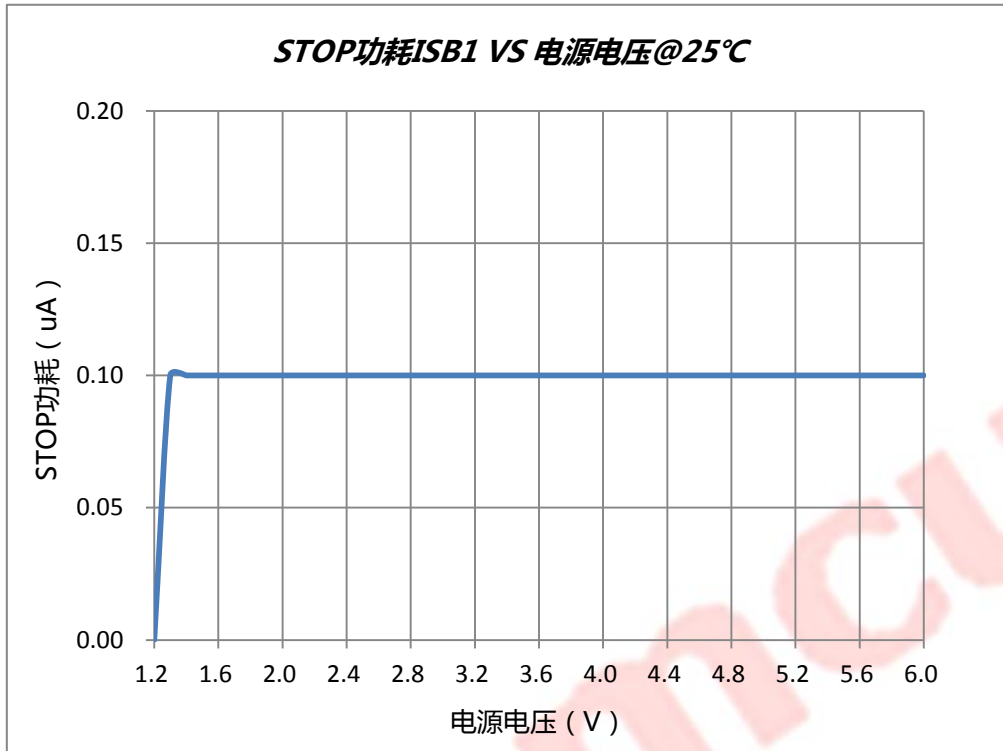
9.13 LIRC 动态功耗 VS 温度



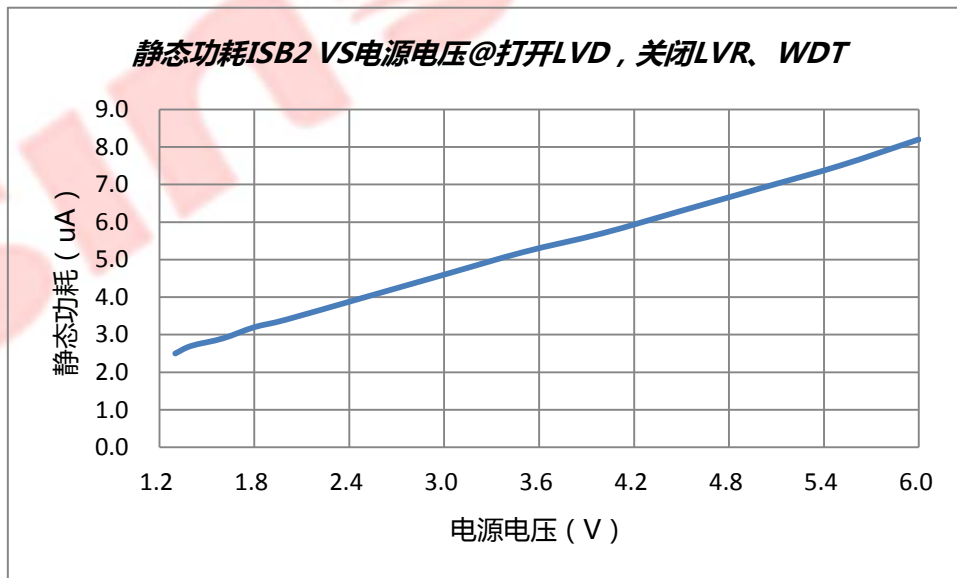
9.14 STOP 功耗 ISB1 VS 温度



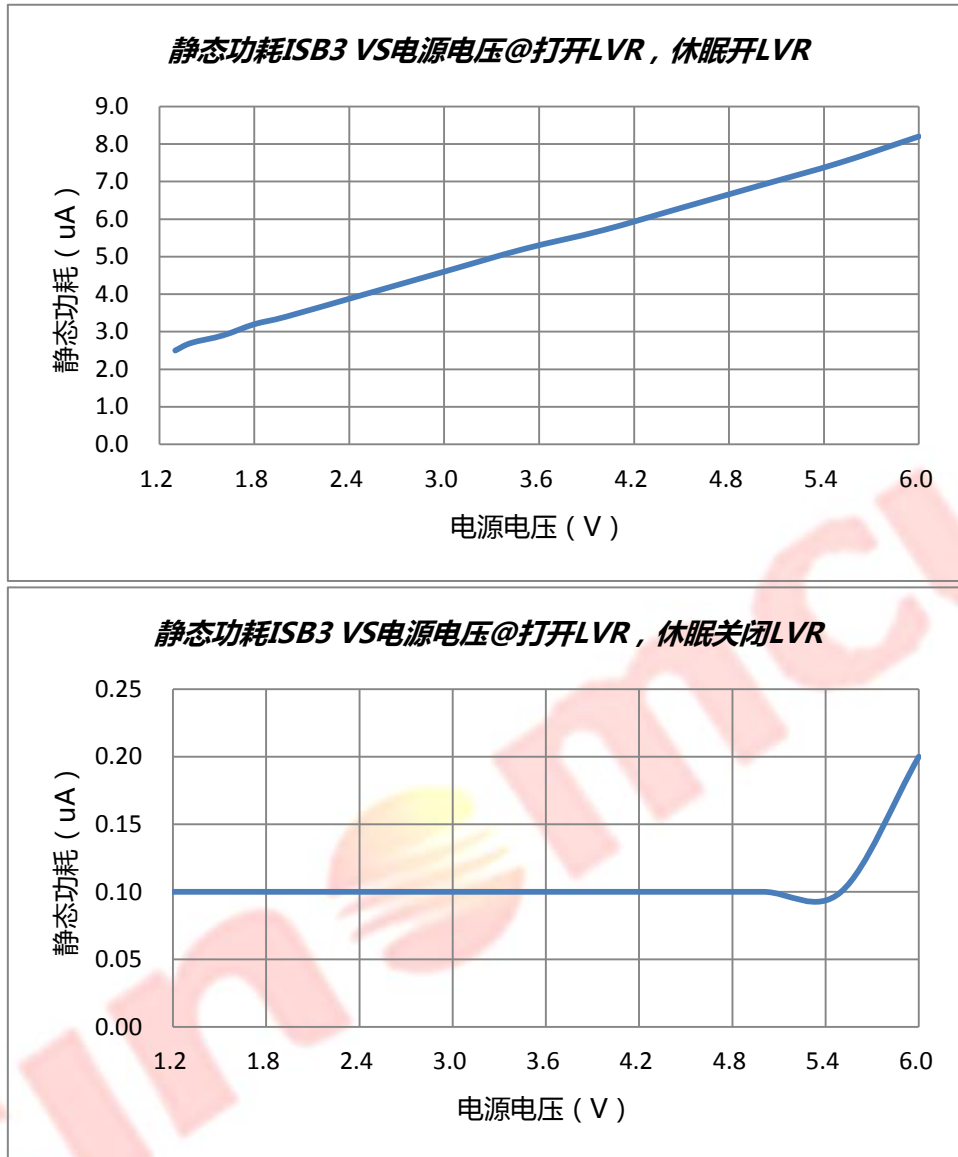
9.15 STOP 功耗 ISB1 VS 电源电压



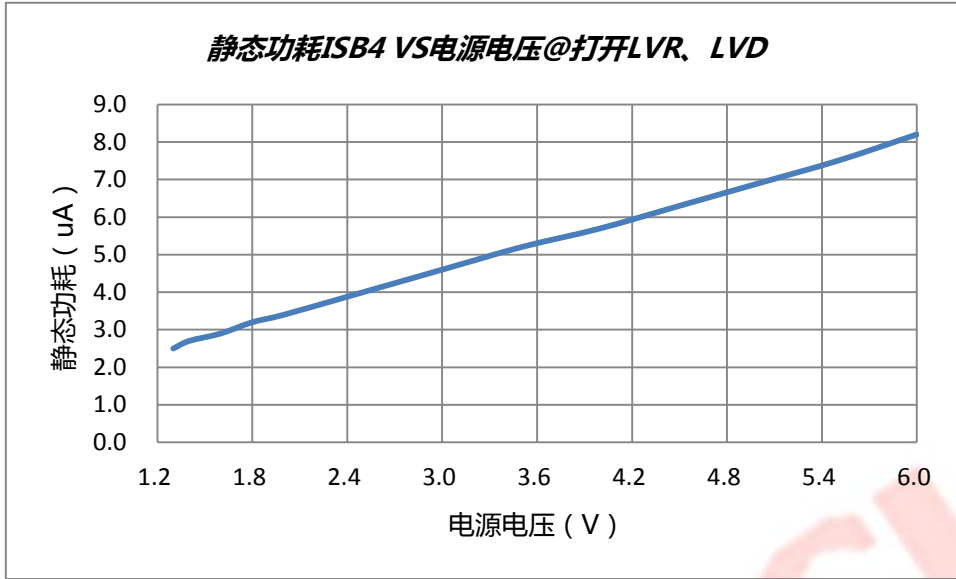
9.16 LVD 静态功耗 ISB2 VS 电源电压



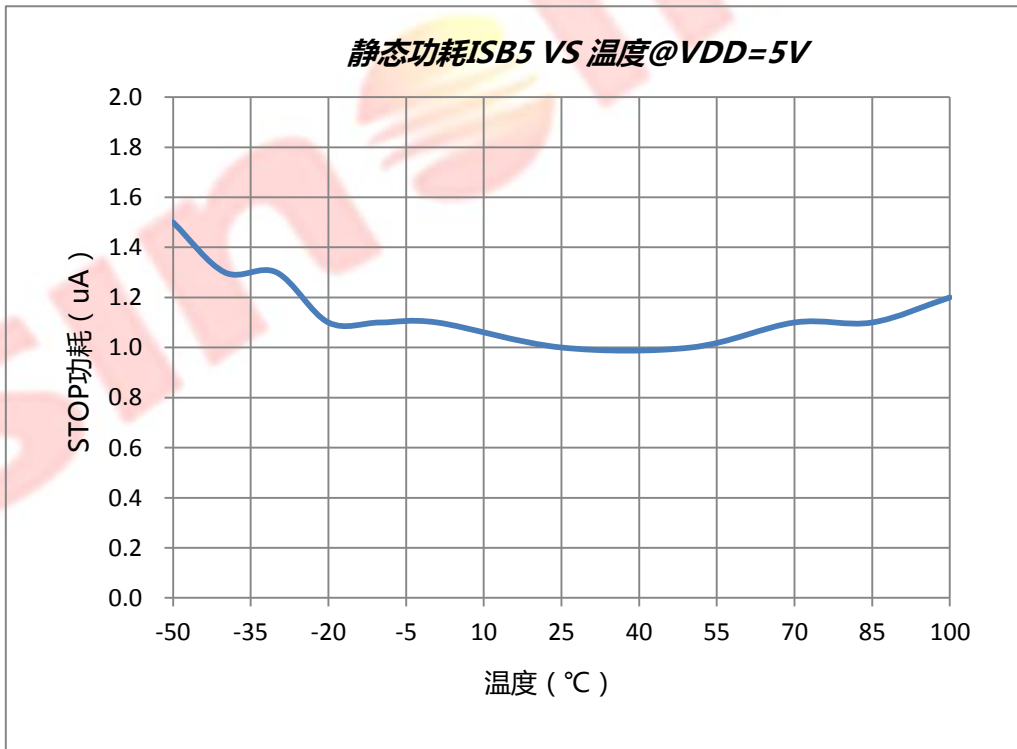
9.17 LVR 静态功耗 ISB3 VS 电源电压



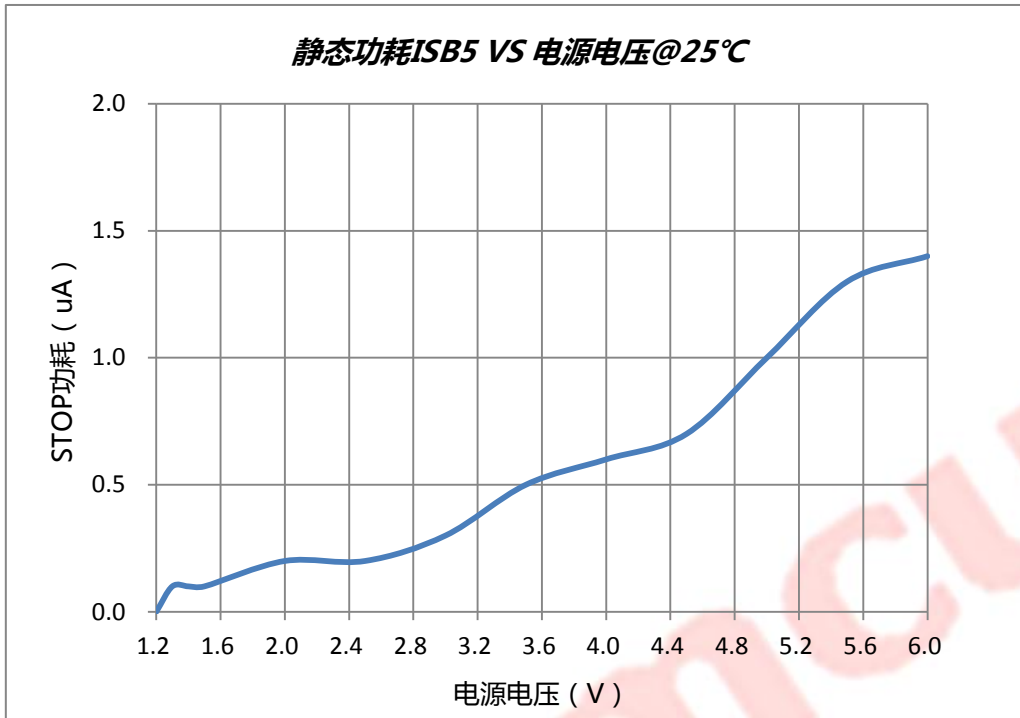
9.18 LVD、LVR 静态功耗 ISB4 VS 电源电压



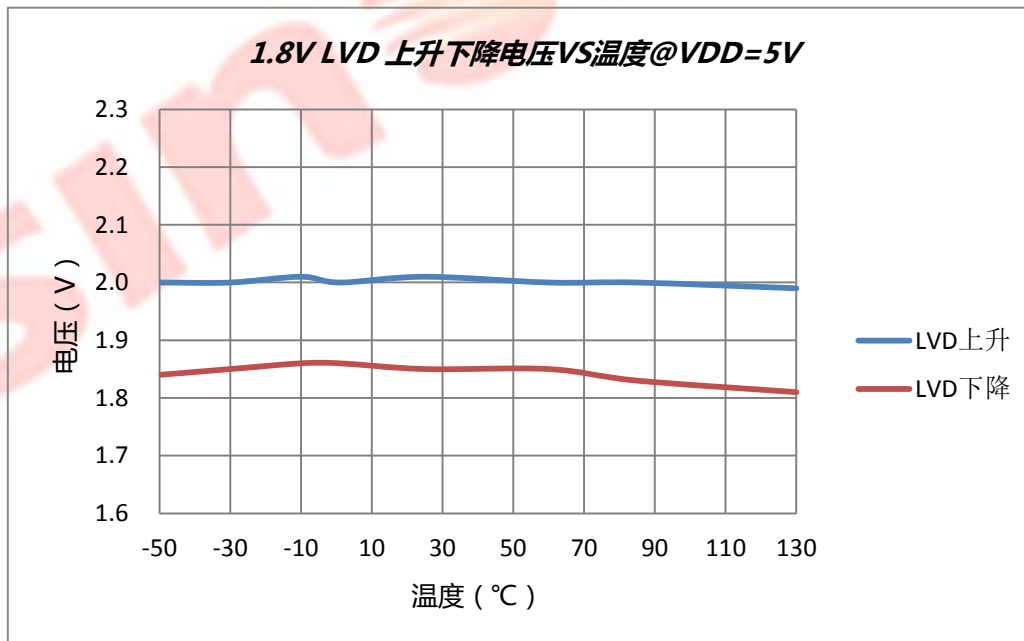
9.19 WDT 静态功耗 ISB5 VS 温度

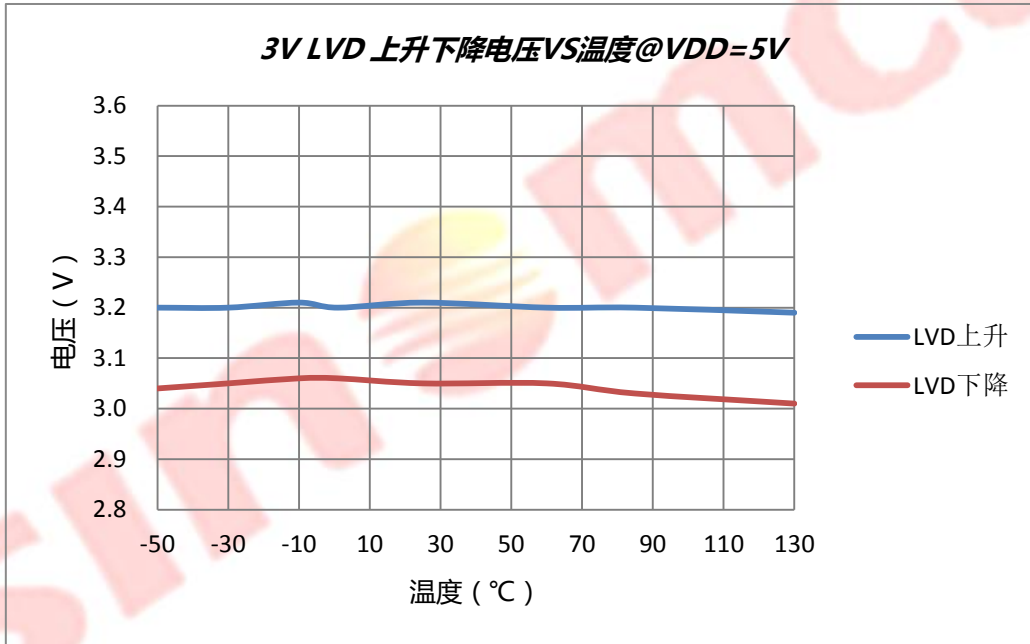
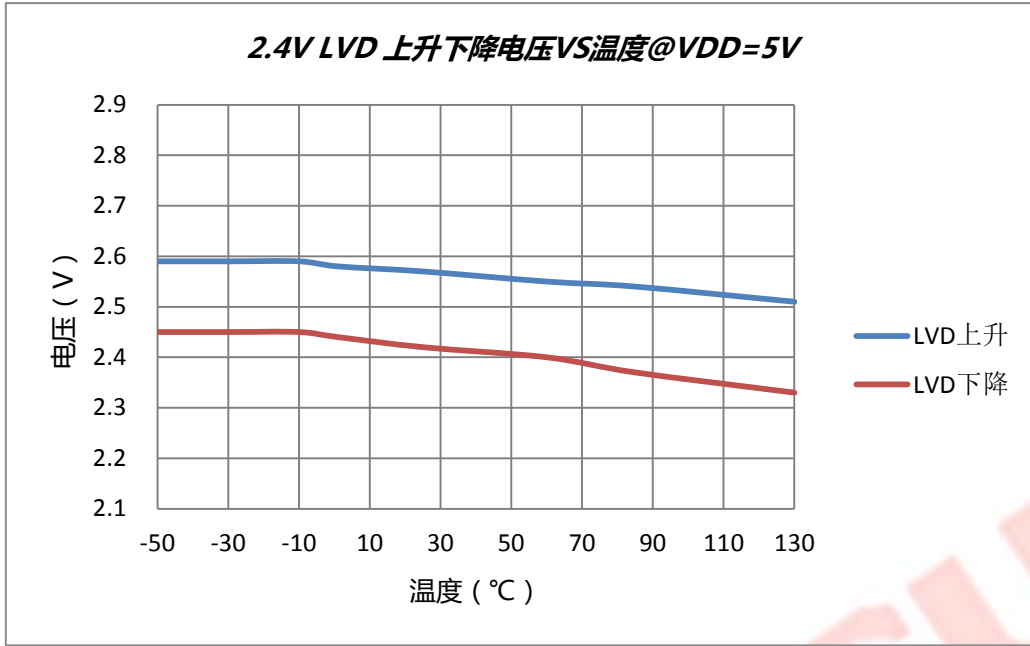


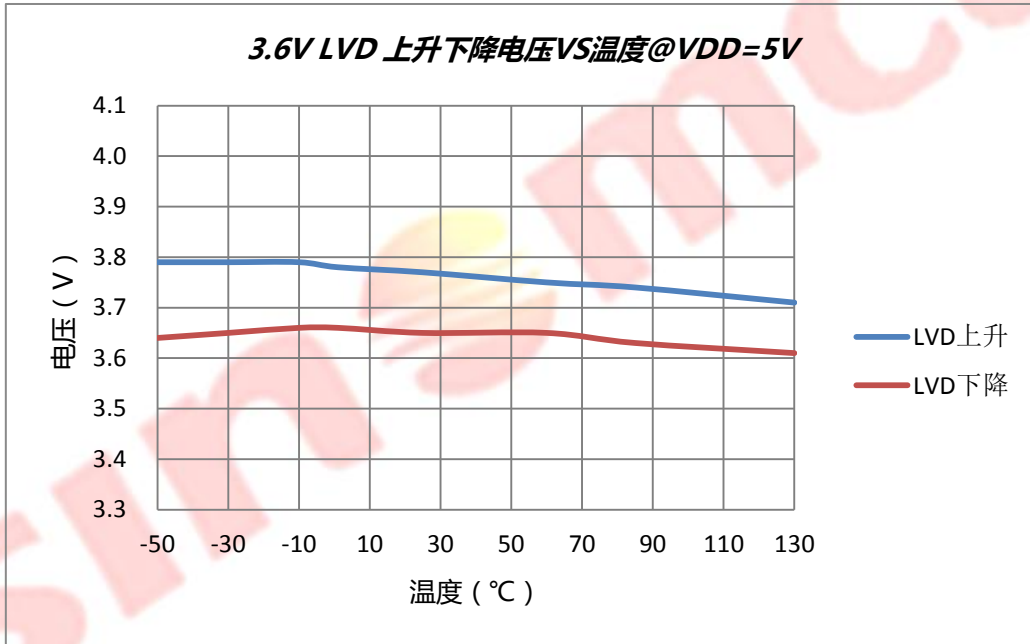
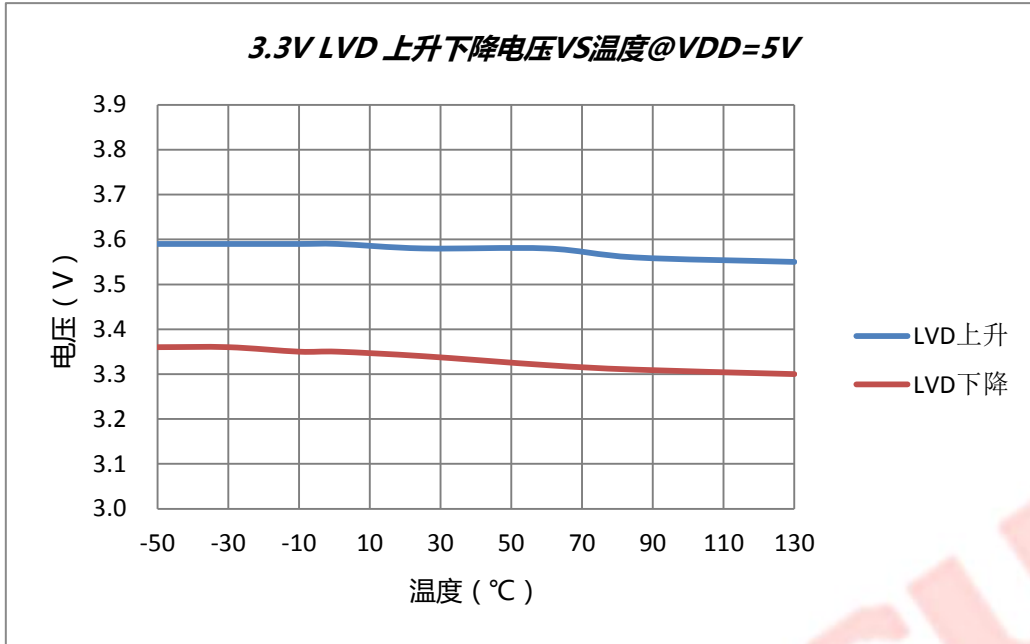
9.20 WDT 静态功耗 ISB5 VS 电源电压

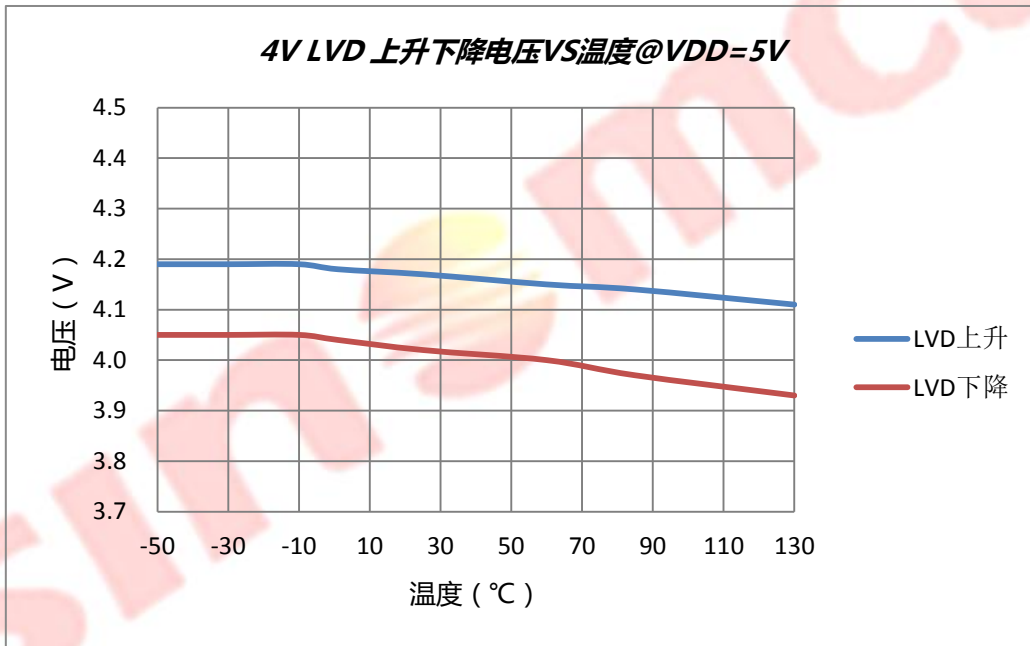
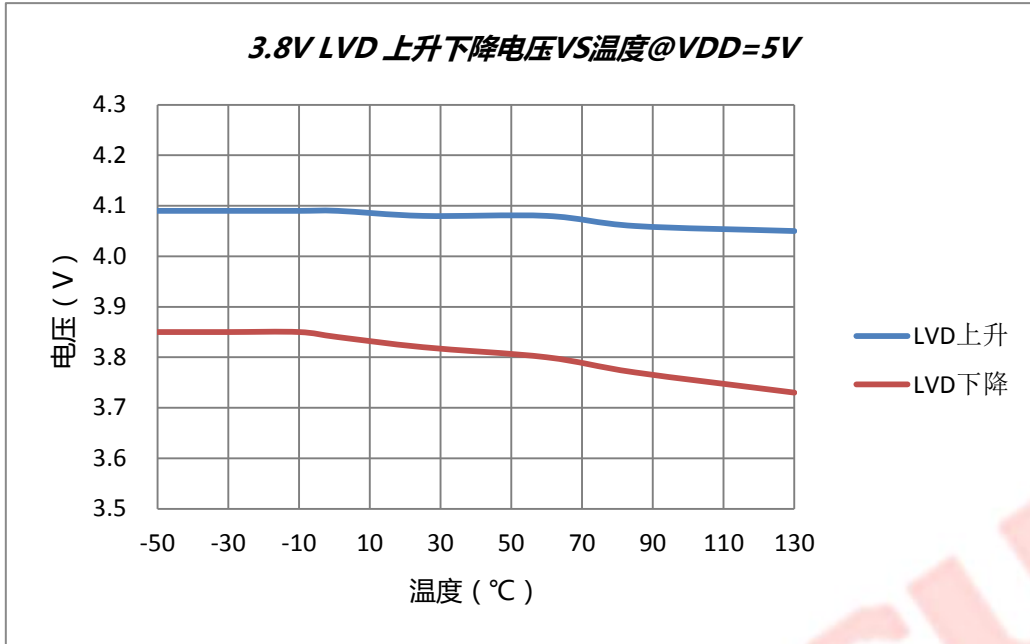


9.21 LVD 电压 VS 温度

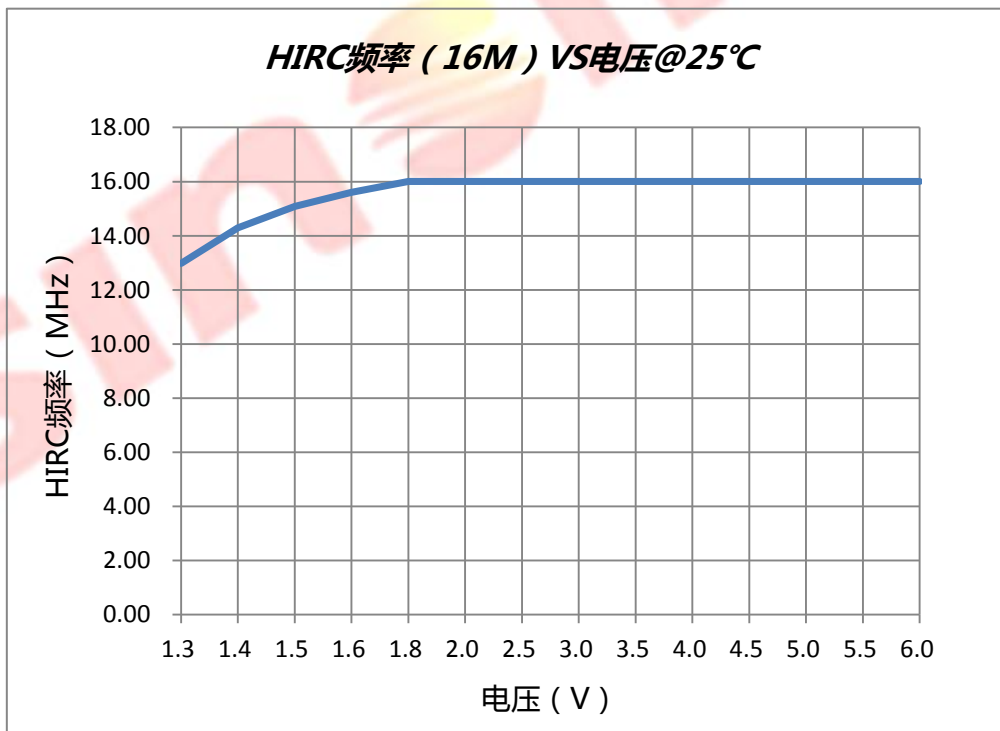
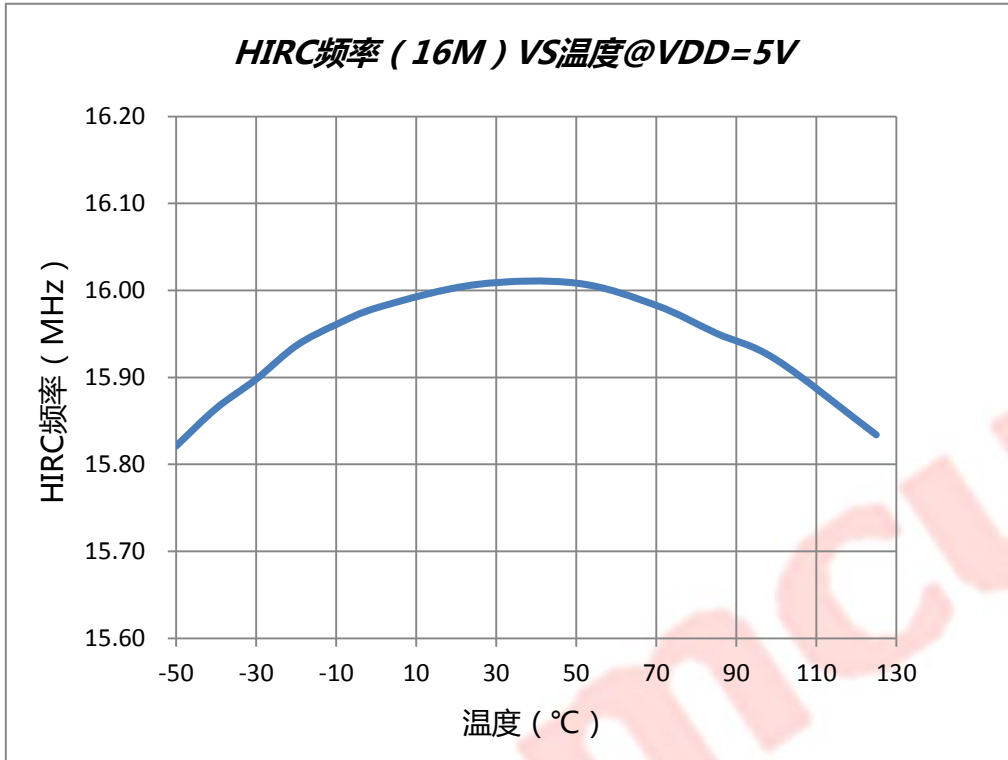


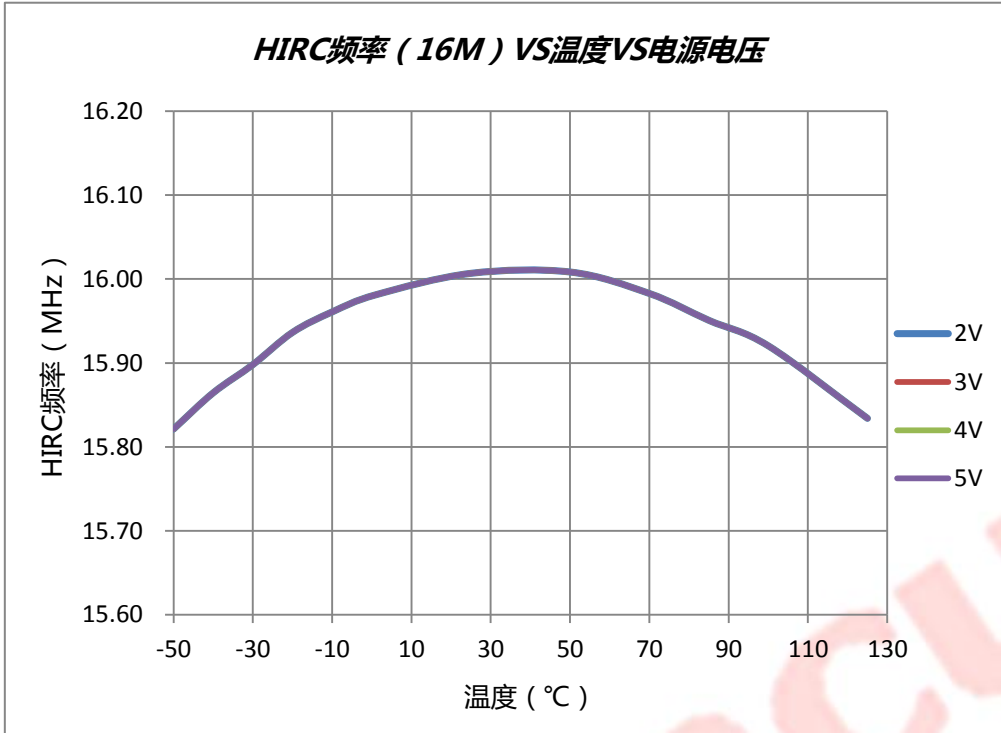




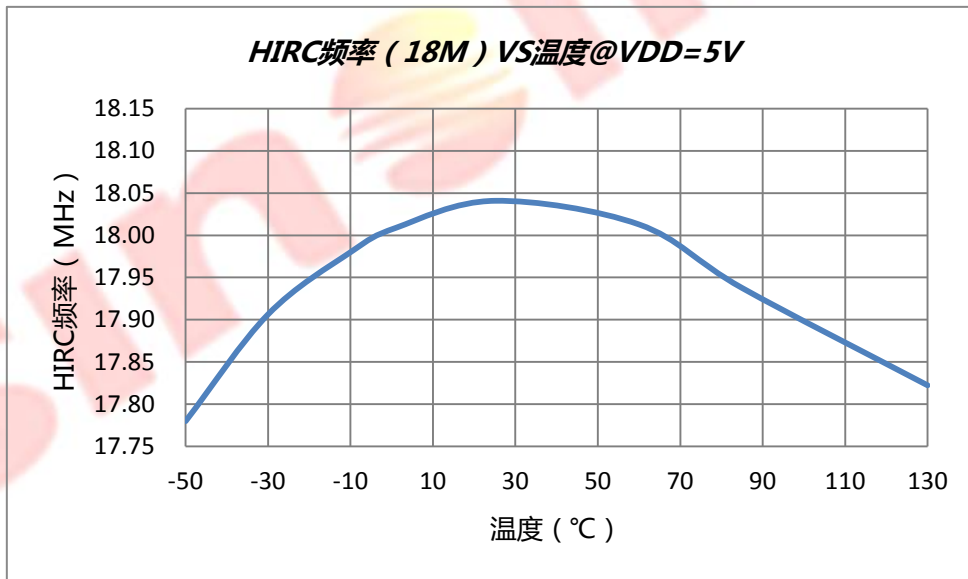


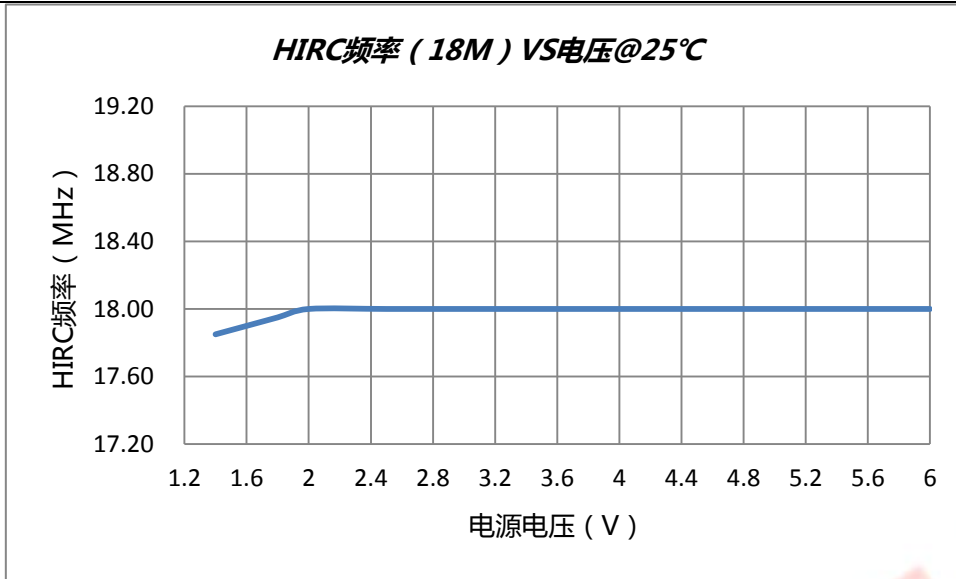
9.22 HIRC=16MHz 频率



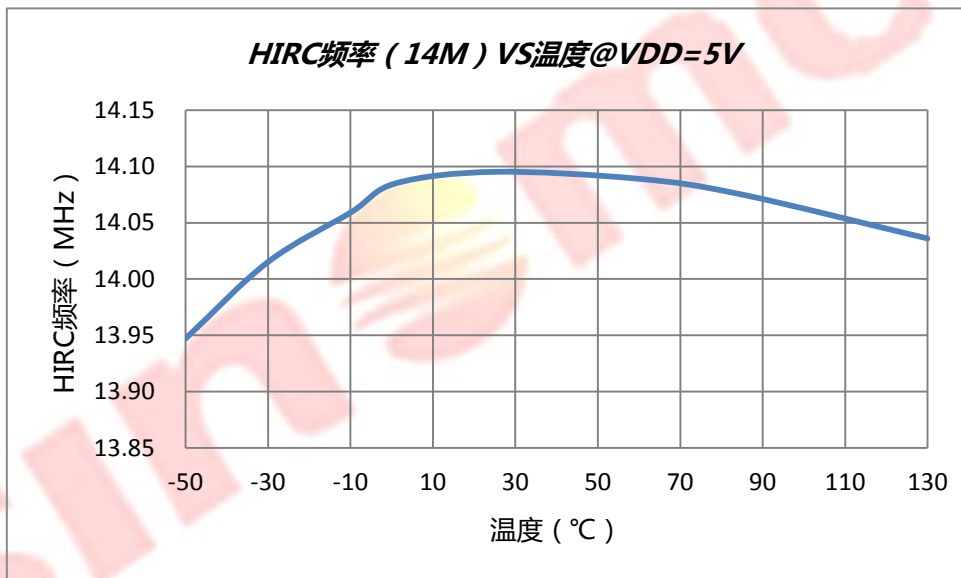


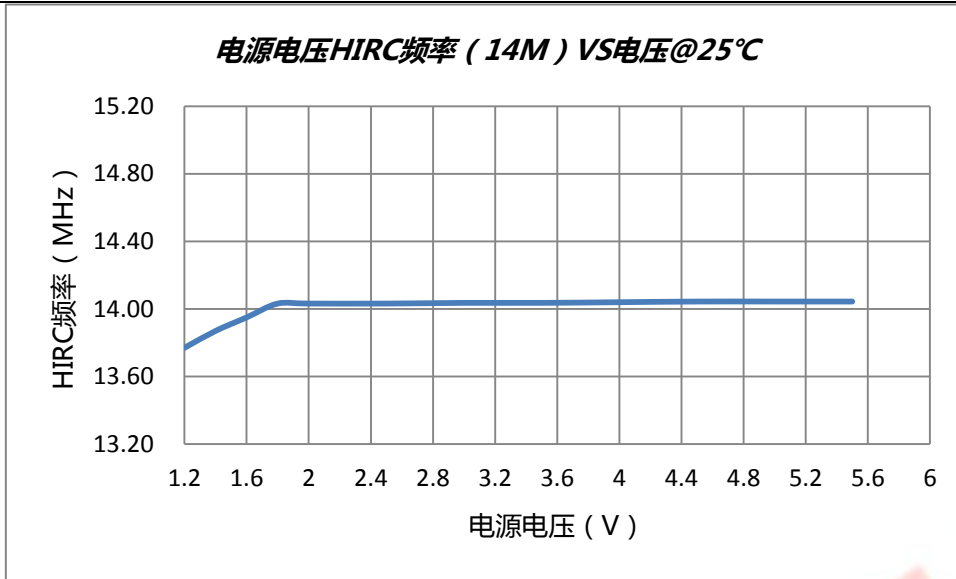
9.23 HIRC=18MHz 频率



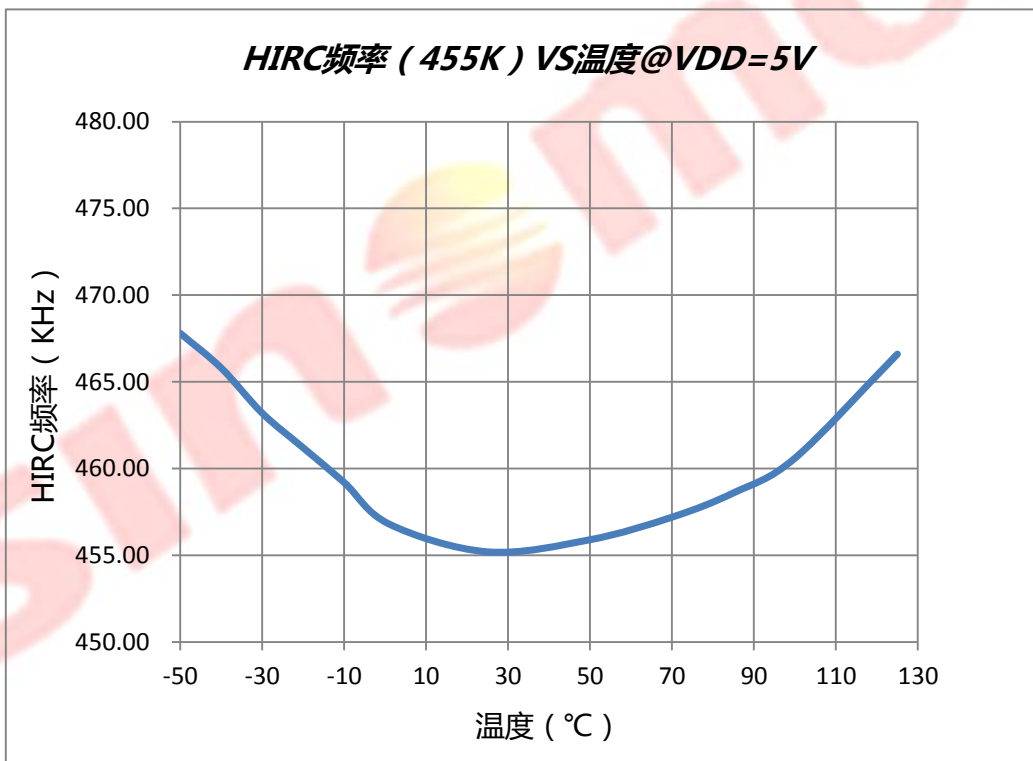


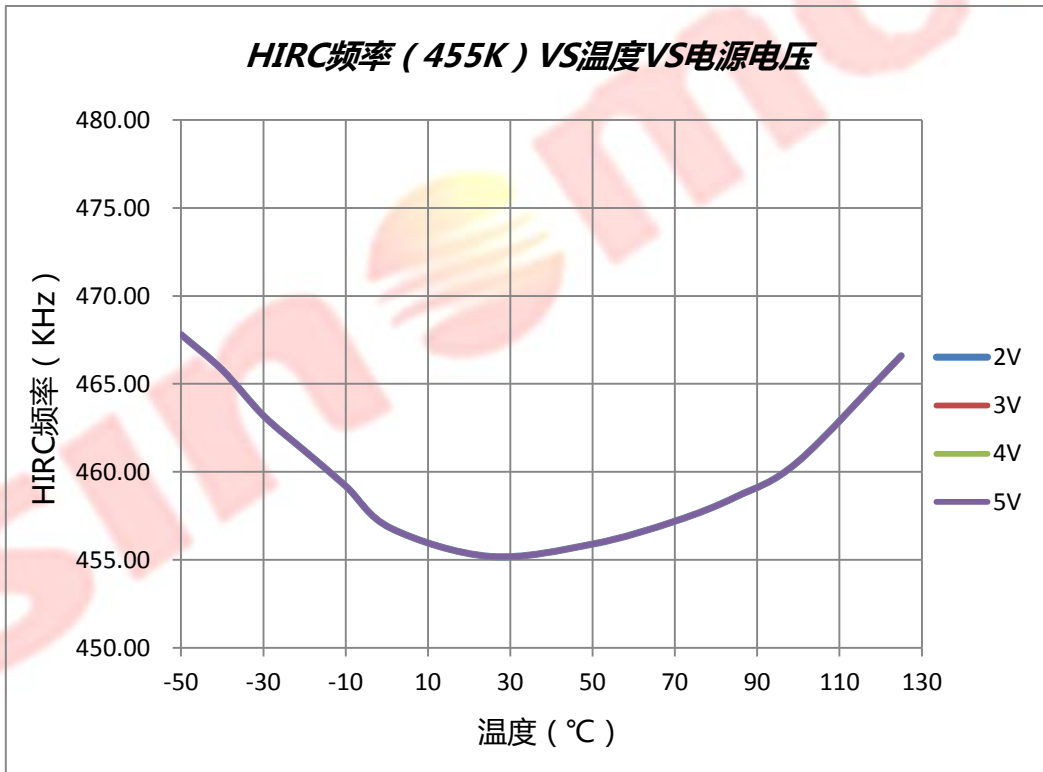
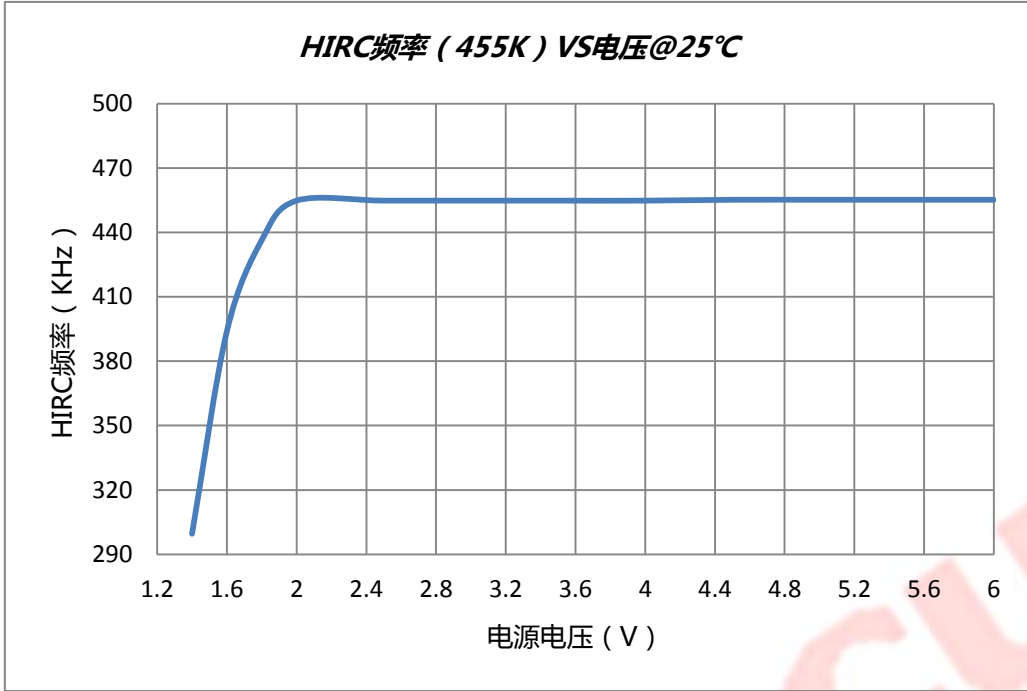
9.24 HIRC=14MHz 频率



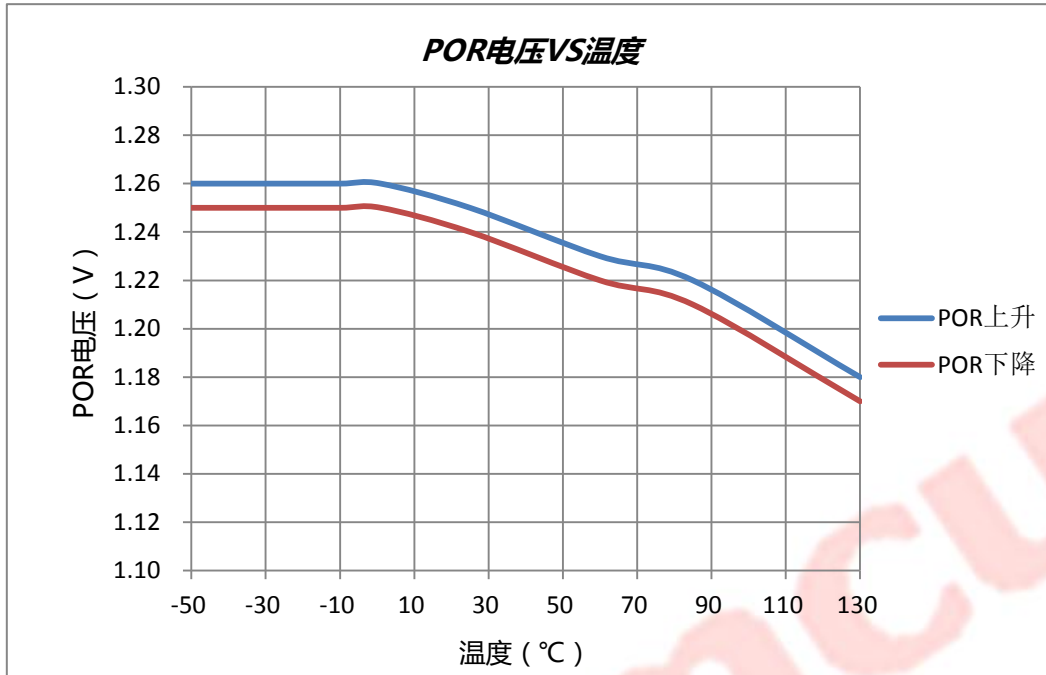


9.25 HIRC=455KHz 频率

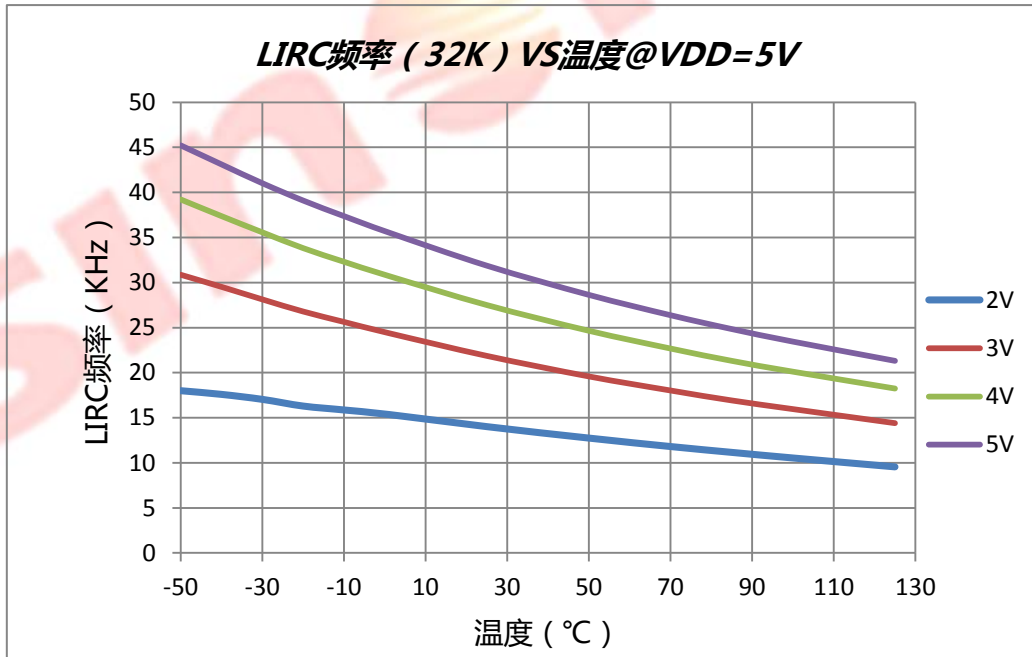




9.26 POR 电压 VS 温度



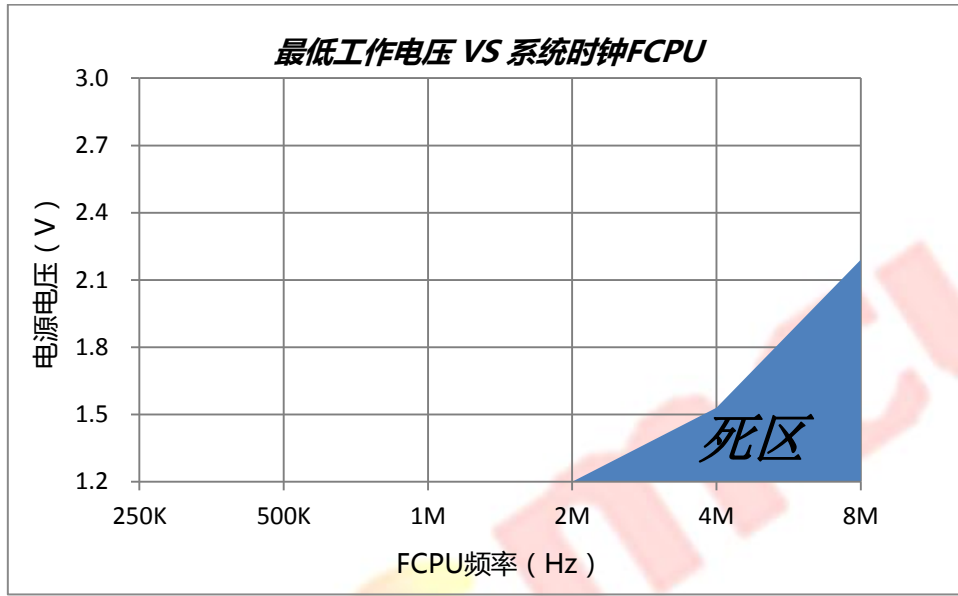
9.27 LIRC=32KHz 频率



9.28 最低工作电压 VS 系统时钟 FCPU 关系图

注：系统最低工作电压和系统工作频率 FCPU 有关，不同的工作频率 FCPU 最低工作电压不同。

如下图所示，当工作频率提高时系统正常工作电压也随之提高，但由于 POR 电压固定 (1.2V@25℃)，在系统最低工作电压和 POR 电压之间就会出现一个不能正常工作的电压区域，此区域系统不能正常工作也不会产生 POR 复位，称之为死区，必须根据不同的工作频率设置大于死区电压的 LVR 电压避免出现死区。



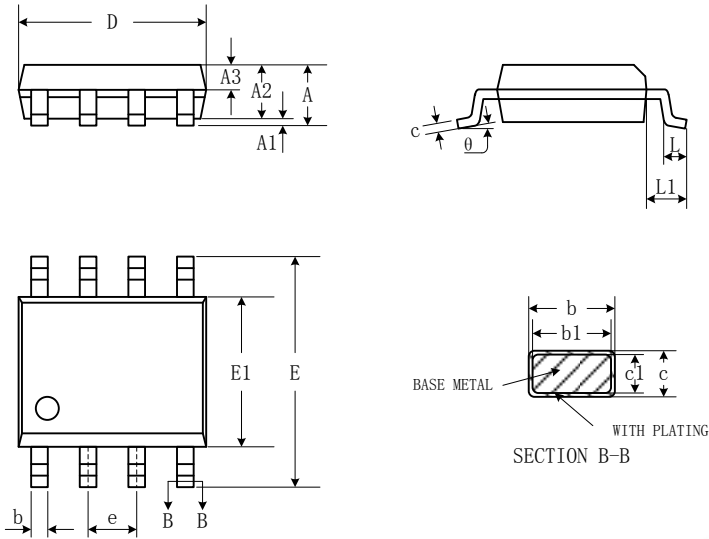
考虑到批量稳定性，建议 LVR 电压值高于死区电压 0.3V，故推荐 LVR 电压选择如下

FCPU 频率(Hz)	死区电压 (V)	推荐 LVR 电压值 (V)
8MHz	2.1	2.5
4MHz	1.6	2.0
2MHz	1.3	1.5
1MHz	1.2	1.5
500KHz	1.2	1.5
32768Hz/2	1.2	1.5

如果使用外部晶体振荡器，LVR 电压值一定要高于晶体最低起振电压值。

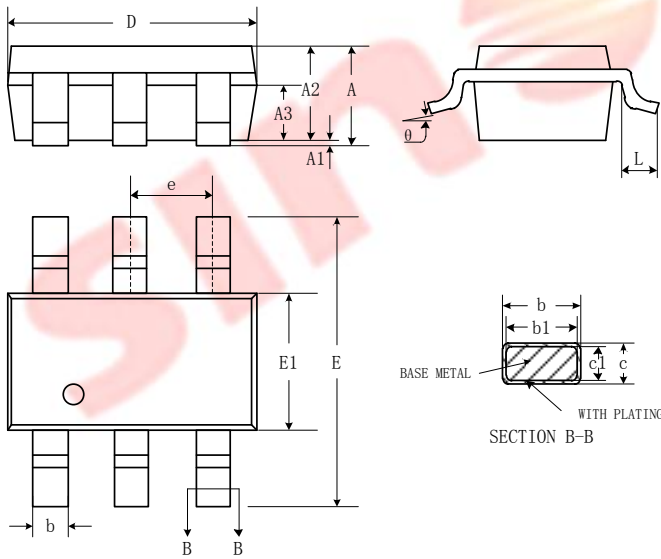
10 封装外形尺寸

SOP8



SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.77
A1	0.08	0.28
A2	1.20	1.60
A3	0.55	0.75
b	0.39	0.48
b1	0.38	0.43
c	0.21	0.26
c1	0.19	0.21
D	4.70	5.10
E	5.80	6.20
E1	3.70	4.10
e	1.27BSC	
L	0.50	0.80
L1	1.05BSC	
θ	0	8°

SOT23-6



SYMBOL	MILLIMETER	
	MIN	MAX
A	-	1.35
A1	0.04	0.15
A2	1.00	1.20
A3	0.55	0.75
b	0.30	0.50
b1	0.30	0.45
c	0.08	0.22
c1	0.08	0.20
D	2.72	3.12
E	2.60	3.00
E1	1.40	1.80
e	0.95BSC	
L	0.30	0.60
θ	0	8°

11 版本修订记录

版本号	修订日期	修订内容
V1.0	2016-08-31	新建（在 A160 的基础上修改 P14 口为开漏，并且删除外振功能）
V1.1	2016-09-12	增加 P13 没有输出高电平的驱动能力